

Tek Kanallı Analizör Dizaynı

Mustafa TEMİZ *

GİRİŞ

Bir amplifikatörden alınan çıkış sinyallerindeki voltaj şartlarının uygulanması, izlenen ve incelenen yükler olaylarda tatbik edilen enerji şartlarının aynıdır (2). Bu şartların uygulaması nükleer elektronikte kullanılan tek kanallı analizör ve diskriminatörlerle başarılıdır. Bu alet, sabit genlikli çıkış darbeleri temin eder. Bu darbeler, girişten alınan lineer giriş darbelerinin bir sonucudur.

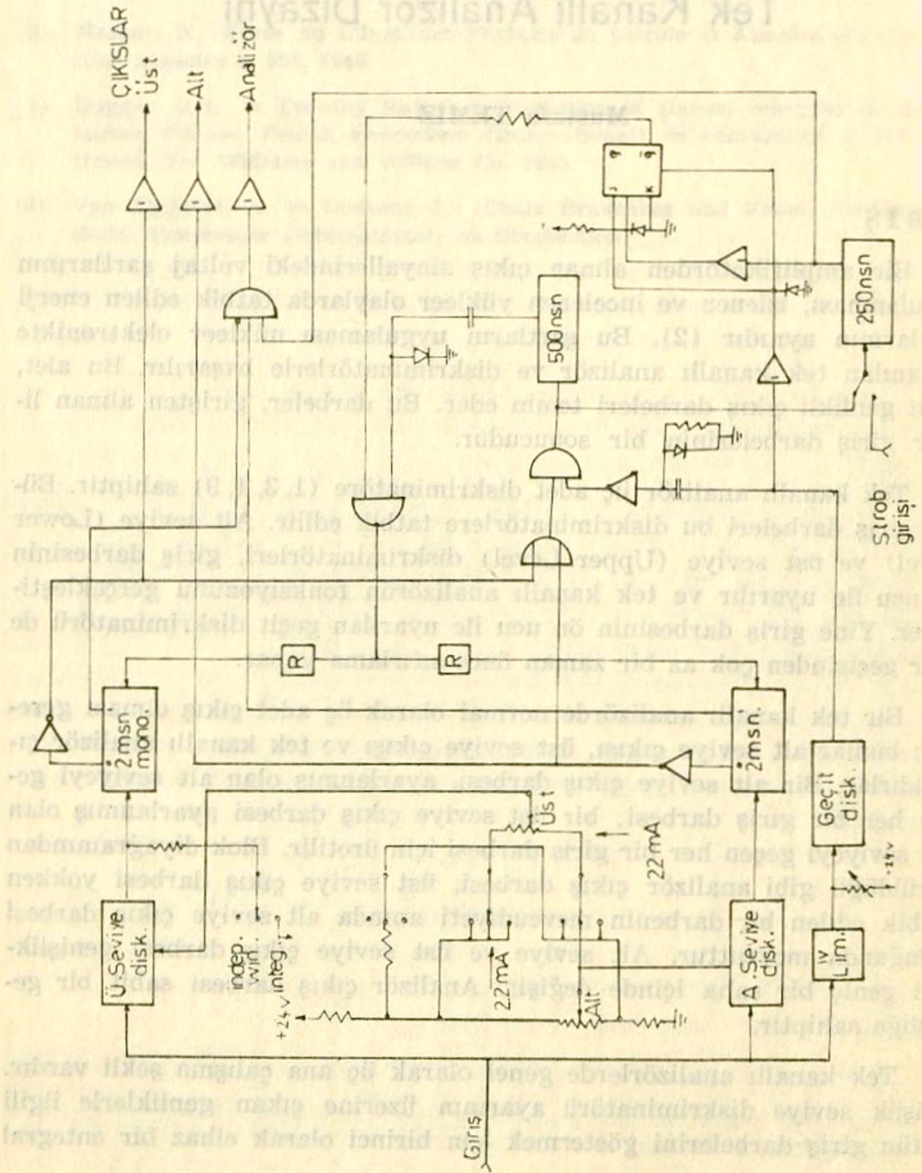
Tek kanallı analizör üç adet diskriminatöre (1, 3, 4, 9) sahiptir. Bütün giriş darbeleri bu diskriminatörlere tatbik edilir. Alt seviye (Lower Level) ve üst seviye (Upper Level) diskriminatörleri, giriş darbesinin ön ucu ile uyarılır ve tek kanallı analizörün fonksiyonunu gerçekleştirirler. Yine giriş darbesinin ön ucu ile uyarılan geçit diskriminatörü de sıfır geçişinden çok az bir zaman önce sıfırlama yapar.

Bir tek kanallı analizörde normal olarak üç adet çıkış olması gerekir; bunlar alt seviye çıkışı, üst seviye çıkışı ve tek kanallı analizör çıkışıdır. Bir alt seviye çıkış darbesi, ayarlanmış olan alt seviyeyi geçen her bir giriş darbesi; bir üst seviye çıkış darbesi ayarlanmış olan üst seviyeyi geçen her bir giriş darbesi için üretilir. Blok diyagramından görüldüğü gibi analizör çıkış darbesi, üst seviye çıkış darbesi yokken tatbik edilen bir darbenin mevcudiyeti anında alt seviye çıkış darbesi olduğunda mevcuttur. Alt seviye ve üst seviye çıkış darbesi genişlikleri geniş bir saha içinde değişir. Analizör çıkış darbesi sabit bir genişliğe sahiptir.

Tek kanallı analizörlerde genel olarak üç ana çalışma şekli vardır. Düşük seviye diskriminatörü ayarının üzerine çıkan genliklerle ilgili bütün giriş darbelerini göstermek için birinci olarak cihaz bir entegral

* S.D.M.M.A. Yet. Asis. Elekt. Yük. Müh.

moda ayarlanabilir. Sadece Lower Level (alt seviye) yi geçen fakat üst seviyeyi geçmeyen genlikteki darbeleri göstermek için cihaz pencere moduna veya bağımsız bir moda ayarlanır.



Şekil - 1. Devrenin Blok Diyagramı

TEK KANALLI ANALİZÖRÜN BLOK DİYAGRAMININ VASIFLARI ve FONKSİYONLARI ÜZERİNE TARTIŞMA

Blok diyagramında önemli olarak diskriminatörler, multivibratörler ve lojik kapılar yer almıştır.

Diskriminatörler :

- a) Üst seviye diskriminatörü
- b) Alt seviye diskriminatörü
- c) Geçit diskriminatörü

olmak üzere üç çeşittir.

Geçit diskriminatörü 100 mV a duyarlı olarak yapılır. Her bir giriş darbesinin yükselmesi esnasında uyarılır, ve giriş darbesi genliği 10 mV luk hat geriliminin içine düşerken sıfırlanır. Bipolar darbe için, ekseriya sıfır geçit zamanı olan sıfırlama anında dahilî geciktirici monostabil multivibratörünü tetikleyebilir ki, bundan 500 n.sn sonra sıfırlama darbesi temin edilsin. Şayet ya alt seviye diskriminatörü ya da üst seviye diskriminatörü bir giriş darbesine maruz ise 2 m.sn lik monostabil multivibratör tetiklenecek, eğer bunlar sıfırlanmanışlarsa, 2 m.sn lik monostabil multivibratörü tetiklenmiyecektir. Geçit diskriminatörünün sıfırlanma şartı esnasında diğer bir sıfırlama generatörü için uygun bir durum temin edilir. Şayet geçit diskriminatörünün sıfırlanmasından evvel 250 n.sn den daha fazla süren bir darbe tetiklemesi temin edilirse, alt seviye ve üst seviye diskriminatörleri darbenin düşen kenarı ve sıfırlama generatörü çıkış darbesi ile derhal sıfırlanacak ve her hangi bir çift cevaba karşı devreyi korumak için sıfır geçişindeki sıfırlama içinde kilitlenecektir.

Alt seviye diskriminatörü veya üst seviye diskriminatörünün her birindeki her bir tetikleme, 2 m.sn lik monostabil multivibratörü uyararak için kullanılır. Monostabil multivibratörü hangisi önce olursa, ya haricî sıfırlama monostabil multivibratörünü ya da 250 n.sn lik darbe üreten monostabil multivibratörü tarafından sıfırlanmaya zorlanır. Üst seviye ve alt seviye çıkış darbelerinin türevi alındığında 2 m.sn lik alt seviye monostabil multivibratöründen sonraki darbe genişlikleri, tetikleme zamanının, 250 n.sn lik darbe zamanı ve giriş darbesi genişliğinin bir fonksiyonu olarak değişecektir.

250 n.sn lik darbeler, giriş darbelerinin bir fonksiyonu olarak dahilden veya haricî bir kaynaktan tetiklenebilir. Şayet dahilî çalışma se-

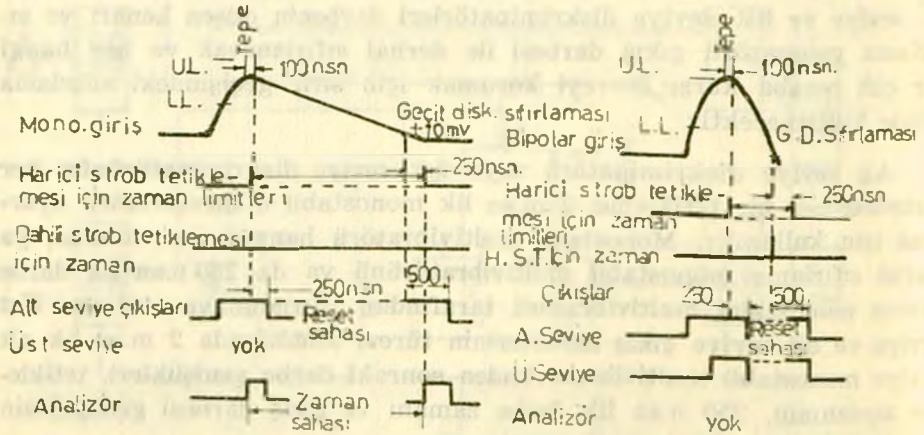
çilmişe darbeler, sıfır-geçit diskriminatörünün tekrar aynı duruma gelmesinde başlatılır. Harici tetikleme çalışmasının seçiminde tetikleyici darbesinin başlaması giriş darbesinin tepe değerinden sonra 100 n.sn den daha fazla sürmeyen bir zamanda başlar ve sıfır geçişine rastlama zamanından sonra 250 n.sn den fazla geç kalmaz.

DARBE ZAMAN MÜNASEBETLERİ

Bir dahili tetikleme kullanıldığında 250 n.sn lik darbe üretici, giriş darbesinin genliği ile uyarılmış olan diğer iki diskriminatörün hiç olmazsa bir tanesinde temin edilen, geçit diskriminatörünün sıfırlanması anında tetiklenir. Tetikleme, diskriminatörleri sıfırlayacak olan bir dahili sıfırlama geciktirici monostabil multivibratörünün tetiklenmesi ile aynı anda olur.

250 n.sn lik darbe üretici, alt seviye cevabı varken ve üst seviye cevabı yoksa bu sürenin bir analizör çıkış darbesini şekillendirmesi için 250 n.sn lik bir çıkış darbesi temin eder.

Harici tetikleme kullanıldığında 250 n.sn lik darbe üretici bir harici kaynak tarafından uyarılır ve dahili tesirlere bağlı değildir. 250 n.sn lik tetikleyici, giriş darbesi tepe değere çıkmadan evvel tetikleme yaparsa üst seviye ve alt seviye işlemleri tamamlanmadan evvel bir analizör çıkış darbesi olabilir.



Şekil - 2. Darbelerin Zaman Münasebetleri

FONKSİYONEL İŞLEMLER

Lineer giriş darbelerinin tamamı üç adet diskriminatöre tatbik edilir. Bu darbeler genlik tesbitleri için üst seviye ve alt seviye diskriminatörlerinin her birine tatbik edilir. Darbeler, istinat ettirildiği kontrol lojiğindeki giriş darbelerinin pozitif kısmının süresini tanımlayan bir çıkış darbesini tamamlamak için aynı anda 1 V luk bir limitör üzerinden geçit diskriminatörüne tatbik edilir.

Alt seviye veya üst seviye diskriminatörlerinden biri tetiklendiğinde bunun çıkışı 2 m.sn lik monostabil multivibratörü tetiklemekte kullanılır. Fakat diğer dahili geçit diskriminatörü uyarıldığında, *J - K* Master - Slave Flip - Flobunun her bir Clear ve *J* girişleri için bir pozitif seviye meydana gelir. Bu flip - flop *K* girişinden topraktır. İntegre devre normal olarak sükûnet halindedir, ve *Q* ucundan bir pozitif çıkış hasıl eder.

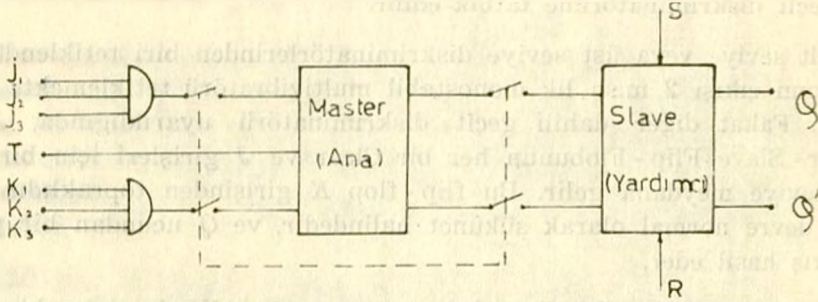
Geçit diskriminatörünün sıfırlanması anında *AND* kapısına bir darbe gelir ve bunun diğer girişi bir *OR* kapısının çıkışıdır ki, bu her bir monostabil multivibratörün uyarılmasını tayin eder. *AND* çıkışı dahili tetiklemeyi temin eder ve aynı anda gecikme monostabil multivibratörünü tetikler. Şayet *OR* kapısı, *AND* kapısına bir darbe vermezse (geçit diskriminatörünün sıfırlanması anında) iki şart ortaya çıkar. 1) Giriş darbesinin genliği ya alt seviye veya üst seviye diskriminatörünü tetikleyecek kadar büyük değildir. 2) Bir haricî tetikleme kullanılmaktadır ve 2 m.sn lik monostabil multivibratörün sıfırlanmasını ihtiva eden fonksiyonu tamamlanmıştır. Dahili geciktirme monostabil multivibratörü 500 n.sn lik periyoda sahiptir ve bir sıfırlama tetiklemesi temin eder ki, ondan sonra bu, alt seviye ve üst seviye diskriminatörlerinden her birini sıfırlamakta kullanılır.

250 n.sn lik darbe üretici 250 n.sn lik tabi periyoda sahiptir. Ya dahili ya haricî giriş darbesi ile tetiklenir. Bu devrenin çıkışı özellikle analizör çıkış darbesidir ve onun süresini kontrol eder. 250 n.sn lik çıkış darbesi *J--K FF* için clock darbesi olarak da kullanılır.

J - K MASTER - SLAVE FLİP FLOPU

Devrede *J - K* Master - Slave Flip Flop entegre devresi kullanılmıştır. Devrenin çalışmasını izlemek için bu entegre devrenin fonksiyonlarını bilmek gerekir.

J - K Master Slave Flip Flopunda (1, 3, 5, 6, 7, 8) iki adet ikili bulunmaktadır. Bunlardan Master (ana) giriş işaretlerini almakta ve tetikleme darbesi ile birlikte Slave (yardımcı) ikiliye kumanda etmektedir. Çıkış işaretleri de bu yardımcıdan alındığından durum ancak tetikleme darbesi ile değişebilir. *S* ve *R* uçları doğrudan doğruya yardımcı (Slave) ikiliye gittiğinden bu uçlarda direkt kumanda imkânı vardır. *J - K* Master Slave *FF* nun blok diyagramı aşağıdaki şekildedir.



Şekil - 3. *K - J* Master - Slave İkilisinin Blok Diyagramı

T ucundaki darbenin durumuna göre ikili içinde meydana gelen olaylar sırayla şunlardır :

1. Ana ile yardımcı birbirinden ayrılır.
2. *J - K* uçlarındaki işaret ana ikiliye alınır.
3. *J* ve *K* uçları tıkanır.
4. Ana ikilinin durumu yardımcı ikiliye aktarılır.

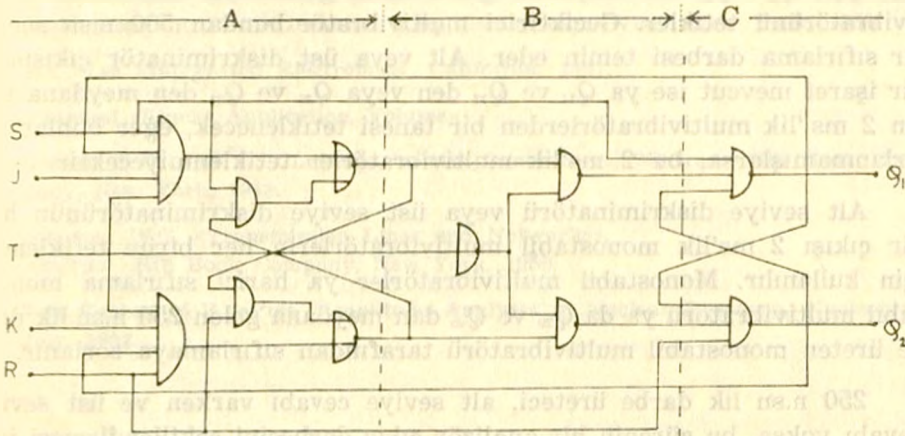
J - K ve *T* ucundaki işaret doğrudan doğruya yardımcı ikilinin durumunu değiştirebilmektedir. *T* ucundaki gerilim yükselmeye başlarken evvela ana ve yardımcı ikililer birbirinden ayrılmakta, ana ikili ancak bundan sonra *J* ve *K* nin durumuna göre konum değiştirmektedir. Ana ve yardımcı ikililerin arasındaki anahtarın kapanmasından evvel, ana ikili ile *J - K* arasındaki bağlantı açılmakta, ana ikilideki bilgi bundan sonra yardımcıya aktarılmaktadır. Bu esnada *J - K* nin durumu değişse bile bu değişikliğin bir etkisi olamaz. Ana ikili içine bilgi ancak $T=1$ olduğu zaman alınabilir ve yardımcı ancak darbenin düşen (art) kenarı ile tetiklenir.

J - K ana - yardımcı ikilinin lojik diyagramı aşağıdaki şekildedir. Bu lojik devreyi *A*, *B*, *C* olarak üçe bölelim. Bunlardan *A* kısmı ana

(Master) ikiliyi kapsar. Ana ikili iki adet *NOR* devresinden oluşur. *J* ve *K* uçları yalnızca bu Master kısmına bağlıdır. *J* ucundan Master içine işaret alınabilmesi için $Q_1RT=1$ olmalıdır. Ancak bu halde Master durum değiştirilebilir. Fakat $T=1$ için *B* kısmındaki kapılar tıkalı olduğundan Masterin durumu Slave kısmına aktarılamaz. Ancak $T=0$ olduğunda *B* kısmındaki kapılar iletken hale gelir, ve Slave (yardımcı) ikilinin durumu değişir.

C kısmı *NAND* devreleri ile oluşmuştur. (Slave - Yardımcı) *R* - *S* uçları bu ikiliye doğrudan doğruya kumanda ederler. Yardımcı ikili *NAND* devreleri ile kurulduğundan *S* ve *R* işaretlerinin 1 den 0'a gitmesi halinde durum değiştirir. Bu hal *R* ve *S* ile gösterilir.

Master - Slave tipi ikililer yavaş darbelerle hatta sinüs biçimli işaretlerle de tetiklenebilirler. Bu sebeple parazit tesirleri yok etmek için darbeleri yavaşlatıcı tedbirler alınır.



Şekil - 4. J - K Master - Slave ikilisinin Lojik Diyagramı

TEK KANALLI ANALİZÖR DEVRESİ

R_1 ve R_2 voltaj bölücüsü Q_1 ve Q_2 transistorunun bazına gelen giriş işaretini belli bir oranda düşürür. Q_1 ve Q_2 çifti alt seviye diskriminatörünü meydana getirir. Q_3 ve Q_4 devrenin histeresisinde istenen kontrolü temin eder. Q_3 ve Q_4 normal olarak iletimdedirler ve giriş işareti yokken Q_2 nin bazını sıfır potansiyelinde tutar. Giriş işareti, diskriminatör ile ayarlanan seviyeyi geçtiğinde Q_1 ve Q_2 triger çifti uyarılır ve Q_1 ve Q_2 den oluşmuş triger çiftini tetikler, Q_1 iletme geçer, Q_2 tıkanır. Q_3

in tıkanması Q_1 ün emetörünün $-12 V$ 'a düşmesine sebep olur ve buradaki gerilim $-E$ seviyesinde tutulur. Q_1 in bazı $-E$ gerilimine sahip olduğu için ve işaretin mevcudiyetinde Q_2 nin bazı da $-E$ votajına eşit olduğundan tetikleyici çifti, işaret pozitif durumdan negatif duruma geçerken meselâ sıfır - geçiş noktasında sıfırlanır. Q_7 nin kollektöründeki işaretin L_2 vasıtasıyla differansiyeli alınır ve Q_{20} nin bazı beslenir.

R_{14} sıfır ayar potansiyometresi, E darbe yüksekliğini sıfırlamak için kullanılır. Walk (ilerleme) ayarı ayarlama potansiyometresi, R_{15} dir. E seviyesi, alt seviye diskriminatörü tarafından temin edilir.

Giriş işareti, aynı zamanda, limitör olarak kullanılan $LH 0001$ entegre devresine tatbik edilir. Limitörün çıkışı, Q_{33} ve Q_{36} dan müteşekkil geçit diskriminatörüne uygulanır. Geçit diskriminatörü $100 mV$ 'a duyarlı olarak yapılır; her bir giriş darbesinin yükselmesi esnasında uyarılır, giriş darbesi sıfıra düşerken ve ekseriya sıfır geçişi zamanında Q_{29} , Q_{30} , Q_{31} , Q_{32} den meydana gelen dahili geciktirici monostabil multivibratörünü tetikler. Geciktirici multivibratör bundan $500 n.sn$ sonra bir sıfırlama darbesi temin eder. Alt veya üst diskriminatör çıkışında bir işaret mevcut ise ya Q_{11} ve Q_{12} den veya Q_{20} ve Q_{21} den meydana gelen $2 ms$ 'lik multivibratörlerden bir tanesi tetiklenecek, eğer bunlar sıfırlanmamışlarsa, bu $2 ms$ 'lik multivibratörler tetiklenmeyecektir.

Alt seviye diskriminatörü veya üst seviye diskriminatörünün her bir çıkışı $2 ms$ 'lik monostabil multivibratörlerin her birini tetiklemek için kullanılır. Monostabil multivibratörler ya harici sıfırlama monostabil multivibratörü ya da Q_{20} ve Q_{21} dan meydana gelen $250 n.sn$ lik darbe üreten monostabil multivibratörü tarafından sıfırlamaya zorlanır.

$250 n.sn$ lik darbe üretici, alt seviye cevabı varken ve üst seviye cevabı yoksa, bu sürenin bir analizör çıkış darbesini şekillendirmesi için $250 n.sn$ lik bir çıkış darbesi temin eder. Bu çıkışı Q_{16} , Q_{17} , Q_{18} dan meydana gelen bir AND kapısı belirler. AND kapısından alınan işaret, bir emetör çıkışlı transistörün bazını besler.

Q_{11} ve Q_{12} den müteşekkil $2 m.sn$ lik multivibratörün çıkışı Q_{14} transistörünün emetöründen üst seviye çıkışı olarak; Q_{20} ve Q_{21} den meydana gelen $2 m.sn$ lik multivibratörün çıkışı Q_{23} ün emetöründen alt seviye çıkışı olarak alınır. Q_{13} ve Q_{22} transistörleri, girişlerine gelen işaretin inversini almaktadır.

Q_{24} Q_{25} Q_{26} transistörlerinin meydana getirdiği *OR* kapısı, Q_{23} ve Q_{24} den müteşekkil *AND* kapısı girişine işaret gönderir. *AND* kapısının diğer girişi, geçit diskriminatörünün çıkışının inversi alınarak temin edilir.

Geciktirici multivibratörün çıkışı ile *J - K* ikilisinin çıkışı sıfırlama darbesi temin etmek üzere Q_{27} ve Q_{28} in oluşturduğu *NAND* kapısına uygulanır.

REFERANSLAR

- 1) Millman and Taub, «Pulse, Digital and Switching Waveform», McGraw - Hill Book Company, 1965.
- 2) İ. Uluer and M. Temiz, «S.D.M.M.A. Bulletin», SEA 4 (1978) 38.
- 3) Hobert G. Hibbert, «Integrated Circuits», McGraw - Hill Book Company, 1969.
- 4) Middebrook, R.D., «Differential Amplifiers», John Wiley, New York, 1963.
- 5) H.C. Lin «Integrated Electronics», California, 1967.
- 6) National «Linear Application, Volume»
- 7) Glosoe, G.N., and J.V. Lebacqz, «Pulse Generators», McGraw - Hill Book Company, New York, 1948.
- 8) Johnson, W.C. «Transmission Lines and Networks», McGraw - Hill Book Company, New York, 1950.
- 9) Van Rennes, A.B. «Puls - Amplitude Analysis in Nuclear Research, Nucleonics, July, 1952.