

**T.C.
SAKARYA ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ**

**LİNEER DİFERANSİYEL DENKLEMLERİN
AKTİF DEVRELER İLE SİMÜLASYONU**

YÜKSEK LİSANS TEZİ

Elektrik Elektronik Müh. Mustafa KOCATEPE

Enstitü Anabilim Dalı : ELEKTRİK-ELEKTRONİK MÜH.

Enstitü Bilim Dalı : ELEKTRONİK

Tez Danışmanı : Prof. Dr. Abdullah FERİKOĞLU

Eylül 2006

ÖNSÖZ

Her geçen gün yeni bir eleman üretilmekte ve elektronik dünyası hızlı bir şekilde gelişmektedir. Eğitimin önem kazandığı ve bilginin güç oluşturduğu da bir gerçektir. Bu tez çalışmasında şimdiye kadar üzerinde pek incelenmemiş bir konu üzerinde durulmuştur.

Eğitime ve bilime katkıda bulunabileceğim, şimdiye kadar üzerinde durulmamış bir konuda tez hazırlamamı sağlayan ve hiçbir yardımını ve fedakarlığını esirgemeyen değerli danışman hocam Prof. Dr. Abdullah FERİKOĞLU (Sakarya Üniversitesi Teknik Eğitim Fakültesi) hocama, sorduğum her soruya zaman ayırıp bana yön veren Prof. Dr. Uğur ÇAM (Dokuz Eylül Üniversitesi Elektrik-Elektronik Mühendisliği Bölümü) hocama, bilgilerinden her zaman istifade ettiğim ve güç aldığım elektronik bölümü öğretim üyesi hocalarıma ve araştırma görevlilerine, desteklerini ve fikirlerini esirgemeyen, kıymetli meslektaşım ve arkadaşım Yük. Elektronik Müh. İhsan PEHLİVAN'a, Sakarya Üniversitesi Kütüphanesi personeline ve Fen Bilimleri Enstitüsü çalışanlarına, değerli arkadaşım Elektronik Müh. Levent Doğan'a ve tabii ki bu tez çalışmam süresince bana katlanan ve destek olan sevgili eşime teşekkürü bir borç bilir ve saygılarımı sunarım.

İÇİNDEKİLER

ÖNSÖZ.....	ii
İÇİNDEKİLER.....	iii
SİMGELER VE KISALTMALAR LİSTESİ.....	vi
ŞEKİLLER LİSTESİ.....	vii
ÖZET.....	xiii
SUMMARY.....	xiv
BÖLÜM 1.	
GİRİŞ.....	1
BÖLÜM 2.	
ANALOG HESAPLAMA TEKNİKLERİ.....	5
2.1. Programlama Prensipleri ve Teknikleri.....	5
2.2. Diferansiyel Denklemlerin Analog Bloklar Kullanılarak Çözümü.....	6
2.3. Analog Bilgisayarların Avantajları.....	9
BÖLÜM 3.	
OPAMP İLE KURULMUŞ TEMEL DEVRELER.....	11
3.1. Opamp'ın Lineerlik Şartları.....	12
3.2. LM741 Opamp Entegresinin Pspice Modeli.....	12
3.3. Gerilim Takipçi Devresi.....	14
3.4. Eviren Yükselteç Alt Devresi.....	15
3.5. LM741 Kullanan Eviren Yükselteç Devresinin Pspice Simülasyonu... 16	
3.6. Evirmeyen Yükselteç Alt Devresi.....	17
3.7. LM741 Kullanan Evirmeyen Yükseltecin Pspice Simülasyonu.....	18
3.8. Toplayıcı Alt Devresi.....	19
3.9. LM741 Kullanan Toplayıcı Devresinin Pspice Simülasyonu.....	20

3.10. İntegral Alma Alt Devresi	21
3.11. LM741 Kullanan İntegral Alma Devresinin Pspice Simülasyonu.....	23

BÖLÜM 4.

OTA İLE KURULMUŞ TEMEL DEVRELER.....	26
4.1. CA3080 OTA Entegresinin İncelenmesi.....	27
4.2. LM13700 OTA Entegresinin İncelenmesi.....	32
4.3. Fark Yükselteç Alt Devresi.....	40
4.4. CA3080 Kullanan Fark Yükselteç Devresinin Pspice Simülasyonu....	40
4.5. Evirmeyen Yükselteç Alt Devresi.....	43
4.6. CA3080 Kullanan Evirmeyen Yükseltecin Pspice Simülasyonu.....	44
4.7. Eviren Yükselteç Alt Devresi.....	46
4.8. CA3080 Kullanan Eviren Yükselteç Devresinin Pspice Simülasyonu.	46
4.9. Toplayıcı Alt Devresi.....	48
4.10. CA3080 Kullanan Toplayıcı Devresinin Pspice Simülasyonu.....	49
4.11. İntegral Alıcı Alt Devresi.....	52
4.12. CA3080 Kullanan Kayıpsız İntegral Alıcının Pspice Simülasyonu...	55
4.13. CA3080 Kullanan Kayıplı İntegral Alıcının Pspice Simülasyonu.....	58

BÖLÜM 5.

CCII İLE KURULMUŞ TEMEL DEVRELER.....	66
5.1. Evirmeyen Yükselteç Alt Devresi.....	68
5.2. AD844 Kullanan Evirmeyen Yükseltecin Pspice Simülasyonu.....	70
5.3. Eviren Yükselteç Alt Devresi.....	72
5.4. AD844 Kullanan Eviren Yükselteç Devresinin Pspice Simülasyonu...	74
5.5. Toplayıcı Kuvvetlendirici Alt Devresi.....	76
5.6. AD844 Kullanan Toplayıcı Devresinin Pspice Simülasyonu.....	77
5.7. İntegral Alıcı Alt Devresi.....	79
5.8. AD844 Kullanan İntegral Alıcı Devresinin Pspice Simülasyonu.....	80

BÖLÜM 6.

ANALOG BLOKLARLA DEVRE SİMÜLASYONU.....	83
6.1. Uygulama 1.....	83
6.2. Uygulama 2.....	98
6.3. Uygulama 3.....	104
6.4. Uygulama 4.....	116
6.5. Uygulama 5.....	123
6.6. Uygulama 6.....	131

BÖLÜM 7.

SONUÇLAR.....	142
---------------	-----

BÖLÜM 8.

TARTIŞMA VE ÖNERİLER.....	143
---------------------------	-----

KAYNAKLAR.....	144
----------------	-----

ÖZGEÇMİŞ.....	145
---------------	-----

SİMGELER VE KISALTMALAR LİSTESİ

A	: Amper
f	: Frekans
g_m	: Geçiş İletkenliği (Transconductance)
Hz	: Hertz
I_{ABC}	: OTA Ayar Akımı
k	: Kilo
M	: Mega
m	: Mili
n	: Nano
p	: Piko
sn	: Saniye
S	: Simens
t	: Zaman
T	: Periyod
u	: Mikro
V	: Volt
$V_{\text{Ç}}$: Çıkış Gerilimi İşareti
V_D	: Linerleştirme Diyodu Giriş Değeri
V_g	: Giriş Gerilimi İşareti
V_{IN}	: Giriş Gerilim Farkı
V_k	: Kaynak Gerilimi İşareti
V_T	: Ters Doyma Gerilimi

ŞEKİLLER LİSTESİ

Şekil 2.1. a.Toplama işlemi blok gösterimi.....	7
b.Sabit bir sayı ile çarpma işlemi blok gösterimi.....	7
c.İntegral alma işlemi blok gösterimi.....	7
d.İşaret tersleme işlemi blok gösterimi.....	7
Şekil 2.2. Eşdeğer integral denklem çözümü blok gösterimi.....	7
Şekil 2.3. Opamp kullanılarak gerçekleştirilmiş eşdeğer integral denklem çözümü .	8
Şekil 2.4. (2.1) denklemini analog bloklar ile çözen devrenin blok diyagramı	9
Şekil 3.1. Opamp'ın devre sembolü	11
Şekil 3.2. Opamp eşdeğer devresi	11
Şekil 3.3. Opampli voltaj takipçisi	15
Şekil 3.4. Opampli eviren yükselteç devresi	16
Şekil 3.5. LM741 kullanan eviren yükselteç devresinin pspice sonuç eğrileri	17
Şekil 3.6. Opampli evirmeyen yükselteç devresi	17
Şekil 3.7. LM741 kullanan evirmeyen yükselteç devresinin pspice sonuç eğrileri .	19
Şekil 3.8. Opampli toplayıcı devresi	19
Şekil 3.9. LM741 kullanan toplayıcı devresinin pspice sonuç eğrileri	21
Şekil 3.10. Opampli kayıpsız integral alma devresi.....	21
Şekil 3.11. Opampli kayıplı integral alma devresi.....	22
Şekil 3.12. LM741 kullanan integral alıcı devrenin pspice sonuç eğrileri	24
Şekil 3.13. LM741 kullanan ve kazancı 1 olan integral alma devresi pspice sonuç eğrileri	25
Şekil 4.1. OTA devre sembolü ve eşdeğer devresi.....	26
Şekil 4.2. Basit OTA devre şeması.....	28
Şekil 4.3. CA3080 entegresi devre şeması	28
Şekil 4.4. CA3080 entegresinin çalışmasının sembolik gösterimi.....	29
Şekil 4.5. CA3080 entegresi iç yapısı çalışma prensip şeması	30
Şekil 4.6. LM13700 entegresi bacak bağlantıları.....	32

Şekil 4.7. LM13700 entegresinde linerleştirme diyotlarının kullanımı	34
Şekil 4.8. LM13700 entegresi devre şeması	34
Şekil 4.9. OTA'nın g_m ayarı için bağlantı şekli.....	38
Şekil 4.10. OTA'lı fark yükselteç devresi.....	40
Şekil 4.11. CA3080 kullanan fark yükselteç pspice devresi	40
Şekil 4.12. CA3080 kullanan fark yükselteç devresinin pspice giriş eğrileri	41
Şekil 4.13. CA3080 kullanan fark yükselteç devresinin pspice çıkış eğrisi.....	42
Şekil 4.14. LM13700 kullanan fark yükselteç devresinin pspice giriş ve çıkış eğrileri	43
Şekil 4.15. OTA'lı evirmeyen yükselteç devresi	43
Şekil 4.16. CA3080 kullanan evirmeyen yükselteç pspice devresi.....	44
Şekil 4.17. Evirmeyen yükselteç devresinde CA3080 entegrelerine ait kontrol akımı değerleri.....	44
Şekil 4.18. CA3080 kullanan evirmeyen yükselteç devresinin pspice giriş ve çıkış eğrileri	45
Şekil 4.19. OTA'lı eviren yükselteç devresi	46
Şekil 4.20. CA3080 kullanan eviren yükselteç pspice devresi.....	47
Şekil 4.21. CA3080 kullanan eviren yükselteç devresinin pspice giriş ve çıkış eğrileri	47
Şekil 4.22. OTA'lı toplayıcı devresi	49
Şekil 4.23. CA3080 kullanan pspice toplayıcı devresi.....	50
Şekil 4.24. CA3080 kullanan toplayıcı devresinin pspice giriş eğrileri.....	50
Şekil 4.25. CA3080 kullanan toplayıcı devresinin pspice çıkış eğrisi.....	51
Şekil 4.26. CA3080 kullanan toplayıcı devresinin pspice sonuç eğrileri.....	52
Şekil 4.27. OTA'lı kayıpsız integral alıcı devresi	52
Şekil 4.28. OTA'lı kayıpsız integral alıcı ve toplayıcı devresi	53
Şekil 4.29. OTA'lı kayıplı integral alıcı devresi	54
Şekil 4.30. CA3080 kullanan kayıpsız integral alıcı pspice devresi	56
Şekil 4.31. CA3080 kullanan integral alıcı devrelerinin pspice giriş eğrisi.....	57
Şekil 4.32. CA3080 kullanan kayıpsız integral alıcı devresinin pspice sonuç eğrisi. 57	
Şekil 4.33. CA3080 kullanan integral alıcı devresinin $C=26$ nF için pspice sonuç eğrisi.....	58

Şekil 4.34. Kazancı 0.25 olan CA3080 kullanan kayıplı integral alıcı pspice devresi	59
Şekil 4.35. Giriş işareti genliği 2mV olan kayıplı integral alıcı devresinin pspice sonuç eğrisi	59
Şekil 4.36. Giriş işareti genliği 20mV olan kayıplı integral alıcı devresinin pspice sonuç eğrisi	60
Şekil 4.37. Giriş işareti genliği 40mV olan kayıplı integral alıcı devresinin pspice sonuç eğrisi	61
Şekil 4.38. Kazancı 1 olan CA3080 ile kayıplı integral alıcı pspice devresi	61
Şekil 4.39. Kazancı 1 olan kayıplı integral alıcı devresi pspice sonuç eğrisi.....	62
Şekil 4.40. Kayıplı integral alıcı devresi pspice sonuç eğrileri-5.....	62
Şekil 4.41. Girişe 10mV sabit değer verilen integratör devresi	63
Şekil 4.42. 10mV girişli integratör devresi pspice çıkış eğrisi.....	64
Şekil 4.43. -10mV girişli integratör devresi pspice çıkış eğrisi	64
Şekil 4.44. Eğimi artırılmış integratör devresi pspice çıkış eğrisi	65
Şekil 5.1. Akım taşıyıcı sembolü ve tanım denklemleri	66
Şekil 5.2. AD844 entegresi devre şeması.....	67
Şekil 5.3. AD844 entegresi bacak bağlantıları.....	68
Şekil 5.4. Akım taşıyıcılı evirmeyen yükselteç devresi	69
Şekil 5.5. Akım taşıyıcılı geri beslemeli evirmeyen yükselteç devresi.....	69
Şekil 5.6. AD844 ile kurulmuş evirmeyen yükselteç pspice devre şeması.....	70
Şekil 5.7. AD844 kullanan evirmeyen yükselteç devresinin pspice sonuç eğrileri .	71
Şekil 5.8. AD844 ile kurulmuş geri beslemeli evirmeyen yükselteç pspice devre şeması.....	71
Şekil 5.9. AD844 kullanan geri beslemeli evirmeyen yükselteç devresinin pspice sonuç eğrileri.....	72
Şekil 5.10. Akım taşıyıcılı eviren yükselteç devresi	72
Şekil 5.11. Akım taşıyıcılı geri beslemeli eviren yükselteç devresi.....	73
Şekil 5.12. CCII- tipinin CCII+ ile gerçekleşmesi.....	73
Şekil 5.13. AD844 ile kurulmuş eviren yükselteç pspice devre şeması.....	74
Şekil 5.14. AD844 kullanan eviren yükselteç devresinin pspice sonuç eğrileri	75
Şekil 5.15. AD844 ile kurulmuş geribeslemeli eviren yükselteç pspice devre şeması	75

Şekil 5.16. AD844 kullanan geribeslemeli eviren yükselteç devresinin pspice sonuç eğrileri	76
Şekil 5.17. Akım taşıyıcılı toplayıcı devresi	77
Şekil 5.18. AD844 ile kurulmuş toplayıcı pspice devre şeması.....	78
Şekil 5.19. AD844 kullanan toplayıcı devresinin pspice giriş eğrileri.....	78
Şekil 5.20. AD844 kullanan toplayıcı devresinin pspice çıkış eğrisi.....	79
Şekil 5.21. Akım taşıyıcılı integral alıcı devresi	79
Şekil 5.22. AD844 ile kurulmuş integral alıcı pspice devre şeması.....	80
Şekil 5.23. AD844 kullanan integral alıcı devresinin pspice giriş eğrisi	81
Şekil 5.24. AD844 kullanan integral alıcı devresinin pspice çıkış eğrisi.....	81
Şekil 6.1. (6.1) denkleminin çözümünün matlab sonuç eğrisi	86
Şekil 6.2. (6.1) denkleminin çözümünün opamp için analog blok gösterimi.....	88
Şekil 6.3. (6.1) denkleminin çözümünün opamp ile gerçekleşmesi	88
Şekil 6.4. UA741 kullanan (6.1) denklemini çözen pspice devre şeması	89
Şekil 6.5. UA741 kullanan (6.1) denklemini çözen devrenin pspice çıkış eğrisi	90
Şekil 6.6. UA741 kullanan (6.1) denklemini çözen devredeki y' ve $-y$ işaretleri ..	91
Şekil 6.7. (6.1) denkleminin çözümünün OTA için analog blok gösterimi	92
Şekil 6.8. (6.1) denkleminin çözümünün OTA ile gerçekleşmesi	92
Şekil 6.9. CA3080 kullanan (6.1) denklemini çözen pspice devre şeması	93
Şekil 6.10. CA3080 kullanan (6.1) denklemini çözen devrenin pspice çıkış eğrisi...	94
Şekil 6.11. (6.1) denkleminin çözümünün CCII ile gerçekleşmesi	95
Şekil 6.12. AD844 kullanan (6.1) denklemini çözen pspice devre şeması	96
Şekil 6.13. AD844 kullanan (6.1) denklemini çözen devrenin pspice çıkış eğrisi	96
Şekil 6.14. (6.1) denklemini çözen devrelere ait sonuç eğrileri.....	97
Şekil 6.15. (6.14) denkleminin çözümünün matlab sonuç eğrisi	100
Şekil 6.16. UA741 kullanan (6.14) denklemini çözen devrenin pspice çıkış eğrisi.	101
Şekil 6.17. CA3080 kullanan (6.14) denklemini çözen devrenin pspice çıkış eğrisi	102
Şekil 6.18. AD844 kullanan (6.14) denklemini çözen devrenin pspice çıkış eğrisi.	103
Şekil 6.19. (6.14) denklemini çözen devrelere ait sonuç eğrileri.....	104
Şekil 6.20. (6.22) denkleminin çözümünün matlab sonuç eğrisi	106
Şekil 6.21. (6.22) denkleminin çözümünün opamp için analog blok gösterimi.....	108
Şekil 6.22. UA741 kullanan (6.22) denklemini çözen pspice devre şeması	109
Şekil 6.23. UA741 kullanan (6.22) denklemini çözen devrenin pspice çıkış eğrisi.	109

Şekil 6.24. (6.22) denkleminin çözümünün OTA için analog blok gösterimi	111
Şekil 6.25. CA3080 kullanan (6.22) denklemini çözen pspice devre şeması	111
Şekil 6.26. CA3080 kullanan (6.22) denklemini çözen devrenin pspice çıkış eğrisi	112
Şekil 6.27. AD844 kullanan (6.22) denklemini çözen pspice devre şeması	114
Şekil 6.28. AD844 kullanan (6.22) denklemini çözen devrenin pspice çıkış eğrisi.	114
Şekil 6.29. (6.22) denklemini çözen devrelere ait sonuç eğrileri	115
Şekil 6.30. (6.34) denkleminin çözümünün matlab sonuç eğrisi	118
Şekil 6.31. UA741 kullanan (6.344) denklemini çözen devrenin pspice çıkış eğrisi	119
Şekil 6.32. CA3080 kullanan (6.34) denklemini çözen devrenin pspice çıkış eğrisi	120
Şekil 6.33. CA3080 kullanan (6.34) denklemini çözen iyileştirilmiş devrenin pspice çıkış eğrisi	120
Şekil 6.34. AD844 kullanan (6.34) denklemini çözen devrenin pspice çıkış eğrisi.	121
Şekil 6.35. (6.34) denklemini çözen devrelere ait sonuç eğrileri	122
Şekil 6.36. (6.46) denkleminin çözümünün matlab sonuç eğrisi	125
Şekil 6.37. UA741 kullanan (6.46) denklemini çözen pspice devre şeması	126
Şekil 6.38. UA741 kullanan (6.46) denklemini çözen devrenin pspice çıkış eğrisi..	127
Şekil 6.39. CA3080 kullanan (6.46) denklemini çözen pspice devre şeması	128
Şekil 6.40. CA3080 kullanan (6.46) denklemini çözen devrenin pspice çıkış eğrisi	128
Şekil 6.41. AD844 kullanan (6.46) denklemini çözen pspice devre şeması	129
Şekil 6.42. AD844 kullanan (6.46) denklemini çözen devrenin pspice çıkış eğrisi.	130
Şekil 6.43. (6.46) denklemini çözen devrelere ait sonuç eğrileri	131
Şekil 6.44. (6.60) ve (6.61) denklemlerini çözen matlab simülink blok şeması	132
Şekil 6.45. (6.60) ve (6.61) denklemlerini çözen matlab simülink blok şemasındaki I_1 işareti	133
Şekil 6.46. (6.60) ve (6.61) denklemlerini çözen matlab simülink blok şemasındaki V_2 işareti	133
Şekil 6.47. UA741 kullanan (6.60) ve (6.61) denklem sistemini çözen pspice devre şeması	134
Şekil 6.48. UA741 kullanan (6.60) ve (6.61) denklem sistemini çözen devrenin I_1 pspice çıkış eğrisi	135
Şekil 6.49. UA741 kullanan (6.60) ve (6.61) denklem sistemini çözen devrenin V_2 pspice çıkış eğrisi	135

Şekil 6.50. CA3080 kullanan (6.60) ve (6.61) denklem sistemini çözen pspice devre şeması.....	136
Şekil 6.51. CA3080 kullanan (6.60) ve (6.61) denklem sistemini çözen devrenin I_1 pspice çıkış eğrisi	137
Şekil 6.52. CA3080 kullanan (6.60) ve (6.61) denklem sistemini çözen devrenin V_2 pspice çıkış eğrisi	137
Şekil 6.53. AD844 kullanan (6.60) ve (6.61) denklem sistemini çözen pspice devre şeması.....	138
Şekil 6.54. AD844 kullanan (6.60) ve (6.61) denklem sistemini çözen devrenin I_1 pspice çıkış eğrisi	139
Şekil 6.55. AD844 kullanan (6.60) ve (6.61) denklem sistemini çözen devrenin V_2 pspice çıkış eğrisi	139
Şekil 6.56. (6.60) ve (6.61) denklem sistemini çözen devrelere ait $I_1(t)$ sonuç eğrileri	140
Şekil 6.57. (6.60) ve (6.61) denklem sistemini çözen devrelere ait $V_2(t)$ sonuç eğrileri	141

ÖZET

Anahtar kelimeler: Diferansiyel denklemler, OTA, CCII, Pspice, Analog blok

Bu tez çalışmasında amaç, mühendislik uygulamalarının temeli olan diferansiyel denklemlerin çözümünü yapan devreleri opamp, OTA ve CCII elemanları ile kurarak pspice ile incelemektir. Bu incelemelerde Pspice ile simülasyon yapılmış ve sonuçlar sayısal sonuçlar ile karşılaştırılmıştır.

Birinci ve ikinci bölümlerde, analog bilgisayar kavramı açıklanmıştır.

Üçüncü bölümde, opamp elemanı ve devrelerimizde kullanacağımız opamp ile kurulmuş alt devreler pspice ile incelenmiştir.

Dördüncü bölümde, OTA elemanı ve devrelerimizde kullanacağımız OTA ile kurulmuş alt devreler pspice ile incelenmiştir.

Beşinci bölümde, CCII elemanı ve devrelerimizde kullanacağımız CCII ile kurulmuş alt devreler pspice ile incelenmiştir.

Altıncı bölümde, diferansiyel denklemlerin çözümünü gerçekleştiren devreler için örnekler verilmiş ve bu örnekler pspice ile simüle edilerek incelenmiştir. İncelemelerde önce matlab ile sayısal çözüm elde edilmiş ve bu çözüm opamp, OTA ve CCII elemanları ile kurulmuş devreler ile karşılaştırılmıştır.

Yedinci bölümde sonuçlar belirtilmiş ve son bölüm olan sekizinci bölümde öneriler sunulmuştur.

Bu tez çalışmasında önce her diferansiyel denkleme bir analog blok karşı düşürülmüş, sonra bu bloklar aktif elemanlar ile gerçekleştirilmiş ve pspice ile bu devrelerin simülasyonu yapılmıştır.

ACTIVE CIRCUIT SIMULATION OF DIFFERENTIAL EQUATION

SUMMARY

Keywords: Differential Equation, OTA, CCII, Pspice, Analog Computing

The purpose of this thesis is to analyze the active circuits which solve differential equation by using Pspice computer program, which is used to simulate electronic circuits.

The first and the second section introduce the analog computing.

The third section introduces OPAMPs. In this section basic building circuits including OPAMPs have been studied via Pspice.

The fourth section introduces OTAs(Operational Conductance Amplifier) which are used to form active circuits. In this section basic building circuits including OTAs have been studied via Pspice.

The fifth section introduces CCII element. In this section basic building circuits which have been formed by using CCII, have been studied via Pspice.

In the sixth section the examples of the circuits which implement solutions for differential equations have been introduced. These circuits have been simulated via Pspice. Numerical analyses have been got and compared with the circuits which have been formed with active elements.

The seventh section introduces the results. In the eighth section some suggestions have been given.

In this thesis first of all, each differential equation has been matched with an analog block, then the blocks have been implemented with active circuits including OPAMP, OTA, CCII. At last, these active circuits have been simulated via Pspice program.

BÖLÜM 1. GİRİŞ

Teknolojinin birçok alanında diferansiyel denklem ile tanımlanan işlemler gerçekleştirilmektedir. Birçok sistem modeli diferansiyel denklem sistemi ile tanımlanmaktadır. Diferansiyel denklem çözümü için birçok yöntem bulunmaktadır. Bu yöntemlerden biri de analog bloklar (analog computation) kullanmaktır. Yani bir diferansiyel denklemin karşılığı olan elektrik devresini fiziksel elemanlar ile kurmak ve girişine verilecek işaret ile çıkışı gözlemektir. Bu yöntemin en önemli avantajı çok hızlı sonuç vermesidir. Akla gelen ilk soru ise her diferansiyel denklem için ayrı bir devre gerektiği konusudur. Tabi ki yapılan çalışmalar sonucu birçok diferansiyel denklemini kapsayacak deney seti görünümündeki genelleştirilmiş devreler yapılmıştır. Bu devreler kullanılarak gerekli olan tüm diferansiyel denklemler, gerekli bağlantılar yapıldıktan ve ayarlı dirençler gibi değeri ayarlanabilen elemanların ayarlandıktan sonra gerçekleştirilebilir.

Analog bloklar ile çözüm daha yaygın olan sayısal bilgisayar çözümünden oldukça farklıdır. Analog hesaplamada ana fikir, aktif devre elemanları ile kurulan ve bir sistem modeline ait devrenin üzerindeki gerilim değerlerinin bu sistemi ifade eden çözülecek diferansiyel denkleme uygun olmasıdır. Bu gerilimlerin zamana göre değişimi incelenerek çözüm elde edilir. Gerçekte analog blok çözümü, diferansiyel denklemler dahil olmak üzere sadece küçük bir grup problemi çözmek için kullanılır. Ancak bu denklemler havacılık gibi alanlarda çok önemli olabilmektedir. Bazı denklemlerin çözümü sayısal bilgisayarlarla oldukça zor olduğundan analog bloklar şeklindeki çözüm mühendislik uygulamalarında sınırlı fakat oldukça önemli bir rol oynamaktadır.

Kurulacak olan elektiriki devrelerde opamp, OTA ve CCII elemanlarından yararlanılmıştır. Günümüzde bu tür aktif elemanlar her geçen gün geliştirilmekte ve ya bu elemanlara bir yenisi daha eklenmektedir. Analog bloklar ile çözüm için şimdiye kadar hep opamp elemanı ile yapılmış devrelere rastlanmıştır. Bu tez çalışmasında daha çok OTA ve CCII elemanları ile kurulmuş devreler incelenecektir. Yapılacak incelemelerde Pspice yazılımı kullanılarak devrelerin simülasyonu yapılacaktır.

Bu tez çalışmasında öncelikle analog hesaplama teknikleri, opamp, OTA ve CCII elemanları tanıtılmış, bu elemanlar ile kurulmuş temel devreler verilmiştir. Daha sonra örnek bir lineer diferansiyel denklem alınmış, bu denklemin çözümünü gerçekleyen analog bloklar oluşturulmuş ve bu blokları gerçekleyen devre Pspice ile kurulum sonuçları incelenmiştir. Sonuçların doğruluğu sayısal çözümler ile karşılaştırılmıştır. Bu tez çalışmasında her devrenin eleman değerleri belirlenerek bilgisayar ortasmında uygulaması yapılmıştır.

Pspice ilk olarak 1970 yılında ABD'de Spice2 ismiyle University of California at Berkeley'de kullanılan elektrik ve analog elektronik devre elemanları içeren devrelerin analizini yapabilen bir simülasyon programıdır. Bilindiği gibi simülasyon programları gerçek yaşamda incelenmesi, -çözüm için aşırı zaman gereksinimi, gerçekleşme maliyetinin yüksek olması- gibi çeşitli nedenlerle zor olan devreleri bilgisayarda gerçekleştirmek ve olası sonuçları gerçeğe yakın şekliyle incelemek amacıyla üretilmekte ve kullanılmaktadır. Bunlar ayrıca bilgisayar destekli eğitimin de ayrılmaz parçalarıdır. Programlar tasarım yapan endüstriyel firmalardan başka teknik eğitimde de kullanılmaktadır.

Pspice programında bir elektrik devresinin analizi, devre bağlantısını fiziksel olarak gerçekleştirmeden, bilgisayar aracılığıyla devre şemasını çizmek ve sonuçta kullanıcının belirleyeceği şartlara göre devreyi çalıştırıp sonuçları incelemek şeklinde yapılmaktadır. Özetle Pspice programı devre tasarımı yapmayı sadece kullanıcının tasarladığı devreyi analiz etmeye yarar.

Bilgisayar destekli tasarım veya elektronik devrelerinin bilgisayarla simüle edilmesinin sağladığı yarar, tasarımcının laboratuvar ölçmeleri ile elde etmesinin olanaksız olduğu sonuçların simülasyonla kolayca elde edilebilmesidir. Tasarımcının bu programı kullanmasının faydaları ve yapabilecekleri şöyle sıralanabilir:

1. Gerçek bir devrede ölçü probunun yaptığı işi devreyi yüklemeksizin, akım ve gerilimlerin dalga şekillerini ve frekans cevabını izlenebilir.
2. Çeşitli eleman parametrelerinin devre üzerindeki etkilerini birbirinden ayırmak ve izole etmek üzere, sonsuz band genişliğinde ve kazançta sahip elemanlar kullanılabilir.
3. Bir deney plaketinin yahut bordun getireceği parazit etkiler olmaksızın bir tümdevrenin yüksek frekanstaki davranışları incelenebilir.
4. Çok hızlı darbeler veya darbelerle sinüzoidal işaretlerin karışımı gibi ideal dalga şekilleri bir devreye uygulanabilir.
5. Devrenin temel yapısını anlayabilmek için doğru akım kısmını diğer bölümlerden ayırabiliriz.
6. Doğru gerilim seviyelerini bozmadan bir geribesleme çevrimi açılabilir.
7. Çok geniş bir yapıya sahip devreler için bile transfer fonksiyonunun sıfırları ve kutupları bulunabilir.
8. Gürültü, duyarlılık, en kötü hal analizleri ve istatistiksel analiz yapılabilir.
9. Devre elemanlarının değerleri veya herhangi bir devre elemanı kolayca değiştirilebilir.
10. Araştırma açısından yapıcılığı artırmaktadır.
11. Devre tasarlamada devrenin gerçekleştirilebilirliğini anlamamızı sağlar.
12. Sonuç elde etme açısından zaman tasarrufu sağlar.

Bu tez çalışması diferansiyel denklemlerin karşılığı olan ve CCII, OTA ile kurulmuş elektrik devrelerinin simülasyonunu kapsamaktadır. Bilgisayarla simülasyon bir anlamda en iyi ölçü yöntemidir. Ancak, simülasyon sonuçlarının doğru olabilmesi için, elemanları temsil eden modellerin de yeteri kadar doğru olması gerekeceği açıktır. Model ne kadar iyi kurulmuşsa, bilgisayarda simülasyonda o derecede iyi sonuç verecektir.

Elektronikte kullanılan aktif devre elemanları lineer olmayan devre elemanlarıdır. Bu elemanları temsil eden modellerde buna bağılı olarak non-lineer olacaktır. Aktif bir elektronik devre elemanında, elemanların davranışını etkileyen çok sayıda fiziksel olay bulunmaktadır. Elemanın lineer olmayan davranışının iyi bir biçimde modellenmesi için, bütün bu fiziksel olayların lineer olmayan model kapsamı içersine alınması gerekir. Lineer olmayan bir modelin parametrelerini iki ayrı grupta toplamak mümkündür. Bunlar statik ve dinamik model parametreleri olarak isimlendirilir. Statik parametreler elemanın doğru akım davranışını incelemek, dinamik parametreler de geçici hal ve frekans cevabı analizleri incelemek için öngörülmüştür.

Analog bloklar ile çözümün sahip olduğu pozitif yönlerin zenginliği ile birlikte birçok uygulamalar gelmiştir. Analog bloklar ile çözüm için en yaygın kullanım basit diferansiyel denklemlerin çözümleri olmuştur. Parçalı diferansiyel denklemlerin belirli tiplerini, cebirsel polinom denklemlerini, integral denklemlerini, non-lineer diferansiyel denklemleri, eşzamanlı lineer cebirsel denklemleri içeren diğer tip problemler de çözülebilir.

Şimdiye kadar yapılmış olan analog blok ile çözüm uygulamalarında işlemsel eleman olarak opampli devreler kullanılmıştır. Yapılan bu tez çalışmasında matematik problemlerin çözümünde kullanılacak analog elektronik devrelerde OTA, CCII gibi bu alanda yeni olan işlemsel elemanlar kullanılmıştır. Matematik problemlerin çözümünde OTA ve CCII kullanılarak yapılmış olan analog elektronik devrelere literatürde rastlanılmamıştır. Bu yönüyle bu tezde yapılan çalışmalar, oluşturulan devreler ve sonuçların özgün olması sebebiyle önemli olacaktır.

BÖLÜM 2. ANALOG HESAPLAMA TEKNİKLERİ

2.1. Programlama Prensipleri ve Teknikleri

Analog bilgisayarlar veya analog bloklar ile çözüm, çeşitli tipteki problemleri çözmek için kullanılabilir. Analog bilgisayarlar, problemleri analog yollar ile çözen sistemlerdir. Yani problemler analog devre elemanları kullanılarak çözülür. Eğer iki sistem, değişkenleri ve başlangıç koşulları aynı diferansiyel denklem ile ifade edilebiliyorsa bu diferansiyel denklemin çözümü her iki sisteminde çözümü olacaktır. Yani kuracağınız bir sistemin diferansiyel denklemini elde ederseniz ve bu diferansiyel denklemi gerçekleyecek bir elektrik devresi kurarsanız, kurduğunuz elektrik devresinin sonuçlarını gözlemlemek demek kuracağınız sistemin sonuçlarını gözlemlemek demek olacaktır.

Analog bilgisayar aslında aktif devre elemanları kullanarak gerçekleştirilen ve matematiksel denklemlerin çözümünü yapan genelleştirilmiş bir elektrik devresidir. Normalde kurulacak bir sistemde hareketli parçalar olmasına rağmen elektrik devresinde hareketli parçalar yoktur ve bu devre yüksek işlem hızına, güvenilir bir doğruluğa ve yüksek dereceden uyumluluğa sahiptir. Yani sistem üzerinde incelemek istediğiniz her şeyi bu devre üzerinde inceleyebilirsiniz. Devre elemanları ile kurulan elektriki devrenin ileri yön gerilim transfer karakteristiği, sistemin matematiksel modelinde rastlanan temel lineer matematiksel işlemlere benzemektedir. Bu benzerlik herhangi bir lineer sistemin simülasyonu için elektrik devresi kullanmaya izin vermektedir. Özel devreler kullanılarak lineer olmayan sistemlerin simülasyonu içinde elektrik devreleri kullanılabilir. Belirli bir fiziksel sistemi simüle etmek için hazırlanan elektrik devrenin matematiksel modeli, sistemin matematiksel modeli ile özdeştir. Elektrik devresinin gerilim transfer karakteristikleri, istenilen matematiksel işleme benzerdir. Giriş ve çıkış gerilim değerleri, sistemin matematiksel modelinin değişkenlerine benzerdir.

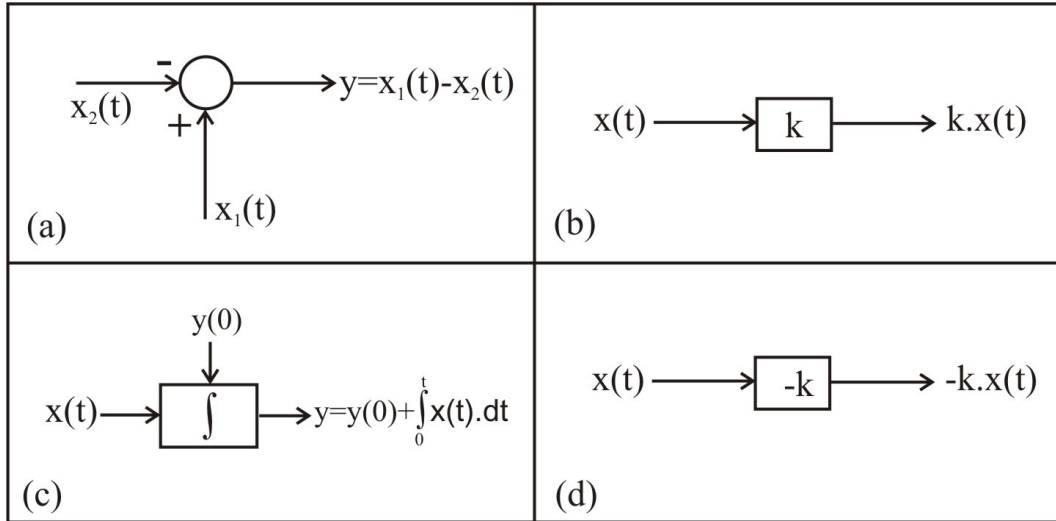
Sistemi simüle etmek için gerekli olan normal prosedür, ilgilenilen büyüklüklerin matematiksel model yardımıyla tespit edilmesi ile başlar. Çünkü sistemin matematiksel modelini analog bilgisayar sisteminde gerçekleştirmek için büyüklükleri tespit etmek ve buna uygun devre elemanları değerlerini ayarlamak gereklidir. Bu büyüklükleri tespit ederken blok diyagramlardan faydalanılır. Sistemin karşılığı olan ve analog bilgisayar adı ile anılan devre kurulduktan sonra devreye enerji verilerek devre çalıştırılır ve devrenin çıkışı osilaskop ile gözlemlenir. Çıkış değerinin bir gerilim fonksiyonu olduğu ve bunun gerçek sisteme uyarlanması gerektiği unutulmamalıdır.

2.2. Diferansiyel Denklemlerin Analog Bloklar Kullanılarak Çözümü

Fiziksel sistemin tipik simülasyonu için başlangıç şartlarını içeren bir yada daha fazla diferansiyel denklem gerekmektedir. Eğer sistem lineer ise sistemin diferansiyel denklemleri de lineer olacaktır. Bu lineer diferansiyel denklemin çözümü için bize gerekecek işlemsel devreler şunlardır:

- 1-Toplama devresi,
- 2-İşaret tersleme devresi,
- 3-Sabit bir sayı ile çarpma devresi,
- 4-İntegral alma işlemini gerçekleyen devre ve
- 5-Türev alma işlemini gerçekleyen devre olacaktır.

Bu devrelerin blok diyagramları Şekil 2.1' de gösterilmiştir.



Şekil 2.1a Toplama işlemi blok gösterimi

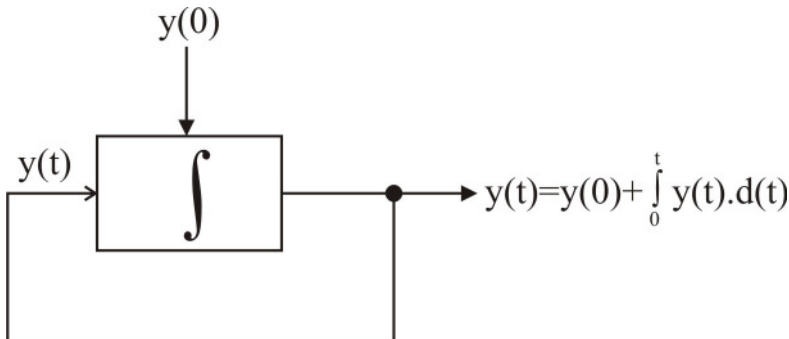
b Sabit bir sayı ile çarpma işlemi blok gösterimi

c İntegral alma işlemi blok gösterimi

d İşaret tersleme işlemi blok gösterimi

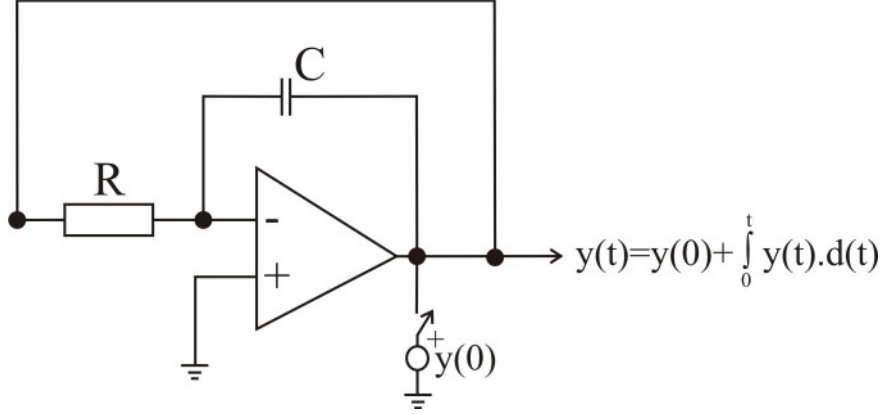
Pratik nedenlerden dolayı, integral alma işlemini gerçekleştirmek, türev alma işlemini gerçekleştirmekten daha kolaydır. İntegral alma işlemi gürültü etkilerini azaltıcı yönde etki etmesine rağmen türev alma işlemi gürültü etkilerini artırıcı yönde etki eder. Bu yüzden kesinlik gerektiren çözümler için integral alıcı devreler kullanılır.

Analog blok ile çözüm eşdeğer integral denklemini çözmektedir ve Şekil 2.2'deki gibi ifade edilebilir.



Şekil 2.2 Eşdeğer integral denkleminin blok gösterimi

Şekil 2.2'deki blok diyagramını opamp kullanarak gerçekleyecek olursak Şekil 2.3 gibi çizebiliriz.



Şekil 2.3 Opamp kullanılarak gerçekleştirilmiş eşdeğer integral denklem çözümü

Burada dikkat çeken özellik denklemi çözmek için integratör girişini bilmeye gerek olmayışıdır ve giriş çıkışa eşittir. Şekil 2.2'de görüldüğü gibi çıkışı girişe geri besleme şeklindeki kullanım analog bloklar ile çözüm için temeldir.

Daha yüksek dereceden bir lineer diferansiyel denklem şu şekilde ifade edilebilir:

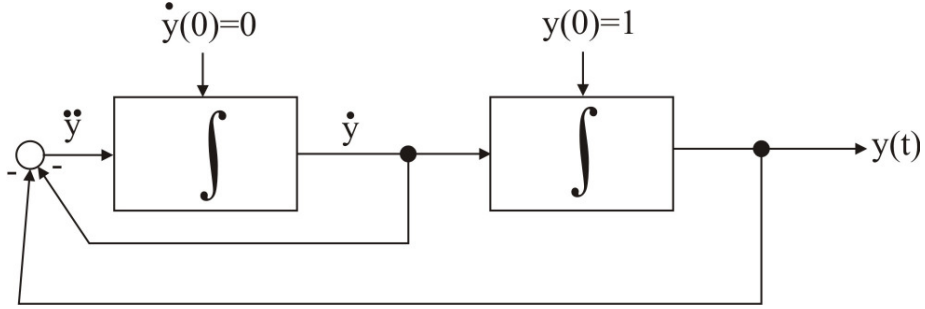
Örneğin;

$$\frac{d^2 y}{dt^2} + \frac{dy}{dt} + y = 0 \quad y(0) = 1 \quad y'(0) = 0 \quad (2.1)$$

şeklinde verilen bir diferansiyel denklemi analog bloklar ile çözmek için y 'nin en yüksek mertebesi olan terim, yani y 'nin ikinci türevi olan terim yalnız bırakılarak diğer terimler karşı tarafa geçirilir ve şu ifade elde edilmiş olur:

$$\frac{d^2 y}{dt^2} = -\frac{dy}{dt} - y \quad (2.2)$$

Bu ifadeyi gösteren blok diyagram Şekil 2.4'te verilmiştir ve bu blok diyagram (2.1) diferansiyel denkleminin analog bloklar ile çözümü olacaktır. Çıkışta gösterilen $y(t)$ değerini gözlemlemek demek (2.1) diferansiyel denkleminin sonucunu gözlemlemek demektir.



Şekil 2.4 (2.1) denklemini analog bloklar ile çözen devrenin blok diyagramı

Bu blok diyagramı gerçekleyecek olan devreyi opamp, OTA, CCII gibi işlemsel elemanlar ile kurduğumuzda analog bilgisayarın çok küçük bir modelini yapmış oluruz. Analog bilgisayarlar (2.1)'deki gibi tek bir denkleme değil, genel denklemleri çözmek için tasarlanmış, genel yapıdaki cihazlardır. Üzerlerinde katsayıları ayarlayabileceğiniz düğmeler ve değişik denklemleri oluşturabileceğiniz giriş ve çıkışlar bulunur.

2.3. Analog Bilgisayarların Avantajları

Analog bilgisayarlar birçok cazip özelliklere sahip olmaları ve birçok alanda da dijital bilgisayarlardan daha iyi performans göstermeleri nedeniyle çekiciliğini kaybetmemiş bir alandır. Analog bilgisayarların sahip olduğu niteliklerden bazıları şunlardır:

Yüksek Hız: Analog bilgisayar çok hızlı bir makinedir. İşlemler sürekli ve paralel olarak yapılır.

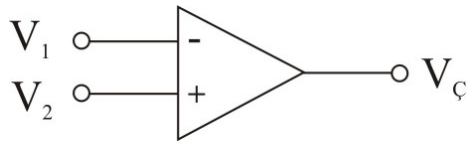
Program ile problemin matematiksel formülasyonu arasındaki uyumluluk: Analog bilgisayar devreleri problemin matematiğini direkt olarak modeller. Yani sistemin matematiği ile analog bilgisayarın matematiği bire bir aynı özelliktedir.

Programlama kolaylığı: Bir analog bilgisayar yapmak için tek yapmanız gereken şey doğru bağlantıları yapmaktır.

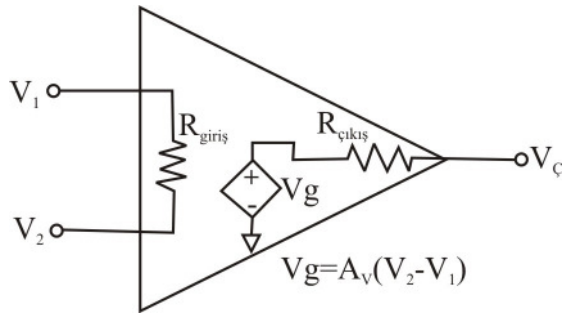
Sezgi ve sonuç çıkarma avantajı: Analog bilgisayar üzerinde yapılacak değişiklikleri anında görebilir ve bu değişimlere göre yeni tasarımlar oluşturabiliriz. Analog bilgisayarı programlayan kişi giriş değerleri ya da sabitler için olan küçük değişikliklerin sonuçlarını hemen görebilir ve bu değerleri en iyi sonucu elde etmek için ayarlayabilir.

BÖLÜM 3. OPAMP ile KURULMUŞ TEMEL DEVRELER

İşlemsel kuvvetlendirici (Opamp), yüksek kazançlı, çok sayıda lineer ve lineer olmayan işaret işleme fonksiyonlarını gerçekleştirme yeteneğine sahip tümleşik devre, direkt kuplajlı yükselticidir. Günümüzde, 100MHz' i geçen frekanslarda ve 100w güç seviyesini aşan değerlerde kullanılan işlemsel kuvvetlendiriciler mevcuttur [2].



Şekil 3.1 Opamp'ın devre sembolü



Şekil 3.2 Opamp eşdeğer devresi

Opampın tanım denklemleri:

$$\left. \begin{array}{l} \dot{I}_p = 0, \dot{I}_n = 0 \\ V_p - V_n = 0 \end{array} \right\} \text{ (ideal durum)} \quad (3.1)$$

3.1. Opamp'ın Lineerlik Şartları

Lineer aralıkta çalışan gerçek bir opamp için bazı şartlar sağlanmalıdır.

1.Çıkış geriliminin alabileceği maksimum değer, $\pm V_{\max}$ bellidir. V_{\max} kaynak gerilimi E'ye yaklaşık olarak eşittir [2].

$$|V_o(t)| < E \quad (3.2)$$

2.Opamp bir gerilim darbesi ile sürüldüğünde, opamp'ın çıkışı girişi takip edemez. Buna karşılık çıkış, üretici tarafından belirtilen bir hızla yükselir ve düşer. Bu orana yükselme eğimi (Slew rate) SR adı verilir [2].

$$\left| \frac{dv_o}{dt} \right| < SR \quad (3.3)$$

SR, Volt / μ s olarak verilir.

3.2. LM741 Opamp Entegresinin Pspice Modeli

Piyasada birçok opamp entegresi bulunmaktadır. Bu tezde LM741 entegresi Pspice analizlerinde kullanılmıştır. Bu entegreyi temsil eden LM741.MOD kütüphane dosyası bu entegreyi temsilen kullanılmıştır. Pspice çalışmalarında LM741 opamp entegresini kullanabilmek için bu kütüphane dosyasının Pspice içerisindeki library adındaki dizinde bulunması gerekir.

LM741.MOD dosyasının içeriği şu şekildedir:

```
.SUBCKT LM741 1 2 3 4 5
C1 11 12 8.661E-12
C2 6 7 30.00E-12
DC 5 53 DX
DE 54 5 DX
DLP 90 91 DX
DLN 92 90 DX
DP 4 3 DX
EGND 99 0 POLY(2) 3 0 4 0 0 .5 .5
FB 7 99 POLY(5) VB VC VE VLP VLN 0 42.44E6 -40E6 40E6 40E6
+-40E6
GA 6 0 11 12 188.5E-6
GCM 0 6 10 99 1.885E-9
IEE 10 4 DC 15.20E-6
HLIM 90 0 VLIM 1K
Q1 11 2 13 QX
Q2 12 1 14 QX
R2 6 9 100.0E3
RC1 3 11 5.305E3
RC2 3 12 5.305E3
RE1 13 10 1.832E3
RE2 14 10 1.832E3
REE 10 99 13.16E6
RO1 8 5 50
RO2 7 99 25
RP 3 4 18.16E3
VB 9 0 DC 0
VC 3 53 DC 2
VE 54 4 DC 2
VLIM 7 8 DC 0
VLP 91 0 DC 20
```



```

VLN 0 92 DC 20
.MODEL DX D (IS=800.0E-18)
.MODEL QX NPN (IS=800.0E-18 BF=75)
.ENDS

```

Bu dosya aslında LM741 entegresinin iç yapısını veren bir devredir. Başka bir ifade ile LM741 entegresinin makro modelidir. Eğer LM741.MOD dosyasını bulamazsanız bu komutları olduğu gibi pspice devre modelinize ekleyerekte opamp entegresini kullanabilirsiniz. İlk satırda yazan

```
.SUBCKT LM741 1 2 3 4 5
```

ifadesinden anlaşılacağı üzere bu entegrenin 5 adet bacağı bulunmaktadır. Bu bacaklar sıra ile +giriş, -giriş, +besleme, -besleme, çıkış uçlarıdır. Entegrenin beslemesinin +12V ve -12V şeklinde simetrik besleme olduğunu unutmayınız. Bu entegrenin devre içinde nasıl kullanıldığını örnekleri inceleyerek anlayabilirsiniz. LM741 entegresini çalışma şartları içinde kullanmak için katalog bilgilerinde yazan değerlere dikkat etmek gereklidir.

.SUBCKT LM741 1 2 3 4 5 ile gösterilen ifadede 1 2 3 4 5 numaraları alt devre içinde kullanılan düğüm numaralarıdır. Eğer biz bu entegreyi Pspice programı içersinde

```
X1 0 2 10 20 3 LM741
```

şeklinde kullandığımızda aslında alt devre içindeki 1 2 3 4 5 düğümlerini sıra ile devre içersindeki 0 2 10 20 3 düğümlerine bağlamış oluruz.

3.3. Gerilim Takipçi Devresi

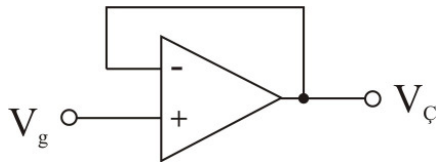
Şekil 3.3'te verilen bu devrenin çıkışındaki sinyal girişindeki sinyal ile aynıdır. Yani çıkış girişi olduğu gibi takip eder [2]. Bu devrenin kullanılmasındaki amaç empedans uygunlaştırmaktır. Bilindiği gibi ard arda bağlanacak devrelerde birinci devrenin çıkış empedansı ile ikinci devrenin giriş empedansı uygun olmalıdır.

Şekil 3.3'teki devreyi pspice ile simüle etmek istersek şu kodları yazmamız gerekir:
opamp gerilim takipçi devresi

```

.lib LM741.MOD
vg 1 0 sin(0 1 50)
vdd 10 0 dc 12
vss 20 0 dc -12
* +giris -giris +bes -bes cikis
x1 1 2 10 20 2 LM741
.tran 1u 0.3 0 10u uic
* v1=giris v2=cikis
.probe v(1), v(2)
.end

```



Şekil 3.3 Opampli voltaj takipçisi

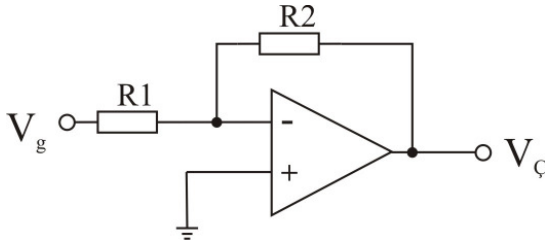
Bu devrenin matematiksel ifadesi şu şekildedir:

$$V_{\text{ç}} = V_g \quad (3.4)$$

3.4. Eviren Yükselteç Alt Devresi

Şekil 3.4'te verilen devre eviren kuvvetlendirici devresidir ve yaptığı iş girişine uygulanan sinyali kazanç kadar yükseltmek ve 180 derece faz farkı ile çıkışa vermektir [2].

Bu devrenin kazancı R_2/R_1 formülü ile hesaplanabilir. Denklem (3.5)'te gösterilen çıkış gerilimi ifadesindeki eksi işareti evirme işlemini göstermektedir.



Şekil 3.4 Opampli eviren yükselteç devresi

Bu devrenin matematiksel ifadesi şu şekildedir:

$$V_C = (-R_2/R_1).V_g \quad (3.5)$$

3.5. LM741 Kullanan Eviren Yükselteç Devresinin Pspice Simülasyonu

Bu devrenin incelenmesinde $R_1=1k$, $R_2=2k$ alınmıştır. Formül gereği kazancın $K=2$ olduğu bulunabilir. Devrenin girişine tepe değeri 1V ve $f=50$ Hz. olan bir sinyal uygulanmış çıkışındaki sinyal geçici durum analizi ile gözlemlenmiştir. Çıkışta işaretin terslendiğine ve 2 kat büyüdüğüne dikkat ediniz (Şekil 3.5).

Eviren yükselteç devresinin pspice yazılımı şu şekildedir:

opamp eviren yükselteç

* bu devrenin kazani=2

.lib LM741.MOD

* vg= tepe degeri 1v olan, 0 cizgisi üzerinde olan, f=50 Hz olan sinyal.

vg 1 0 sin(0 1 50)

vdd 10 0 dc 12

vss 20 0 dc -12

rf 2 3 2k

r1 1 2 1k

* +giris -giris +bes -bes cikis

x1 0 2 10 20 3 LM741

.tran 1u 0.3 0 10u uic

* v1=giris v3=cikis

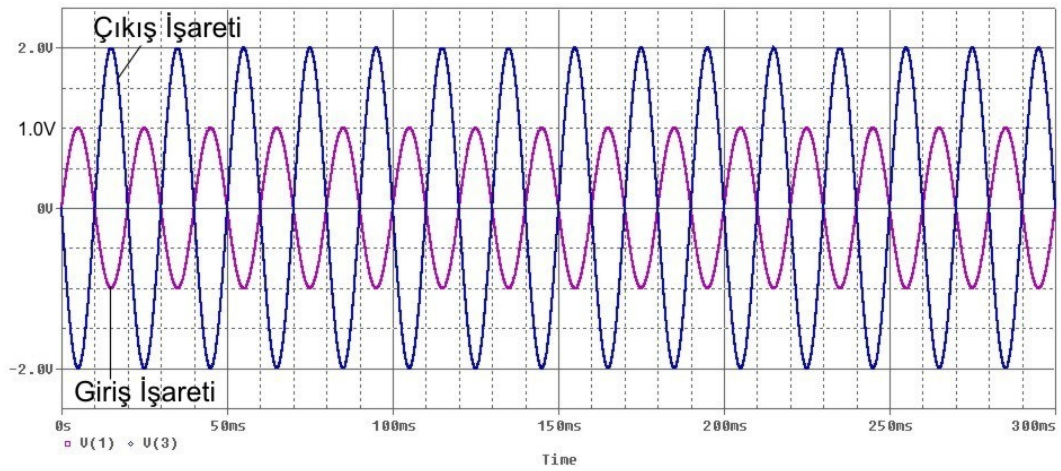
.probe v(1), v(3)

.end

Burada vdd ve vss ile opampın beslemesi sağlanmıştır.

x1 0 2 10 20 3 LM741

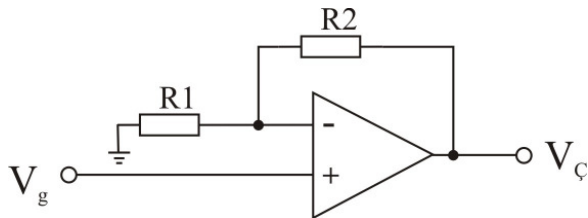
şeklindeki yazım opampı temsil etmektedir. Bu yazımdan anlaşılan şudur ki: opampın +giris ucu 0 nolu düğüme (yani toprağa), -giris ucu 2 nolu düğüme, +besleme ucu 10 nolu düğüme, -besleme uc 20 nolu düğüme ve çıkış ucu 3 nolu düğüme bağlanmıştır.



Şekil 3.5 LM741 kullanan eviren yükselteç devresinin pspice sonuç eğrileri

3.6. Evirmeyen Yükselteç Alt Devresi

Bu devre sadece yükseltme işlemi yapmaktadır. Girişine uygulanan gerilimi denklem (3.6)'da verilen formül gereğince yükseltir. Bu devrenin kazancı daima birden büyüktür [2].



Şekil 3.6 Opamplı evirmeyen yükselteç devresi

Bu devrenin matematiksel ifadesi şu şekildedir:

$$V_C = (1+(R_2/R_1)).V_g \quad (3.6)$$

3.7. LM741 Kullanan Evirmeyen Yükseltecin Pspice Simülasyonu

Bu devrenin incelenmesinde $R_1=1k$, $R_2=2k$ alınmıştır. Formül gereği kazancın $K=3$ olduğu bulunabilir.Devrenin girişine tepe değeri 1V ve $f=50$ Hz. olan bir sinyal uygulanmış çıkışındaki sinyal geçici durum analizi ile gözlemlenmiştir. Çıkışta işaretin terslenmediğine ve 3 kat büyüdüğüne dikkat ediniz (Şekil 3.7).

Eviren yükselteç devresinin pspice yazılımı şu şekildedir:

opamp evirmeyen yükselteç

* bu devrenin kazani=3

.lib LM741.MOD

* v_g = tepe degeri 1v olan, 0 cizgisi üzerinde olan, $f=50$ Hz olan sinyal.

vg 1 0 sin(0 1 50)

vdd 10 0 dc 12

vss 20 0 dc -12

rf 2 3 2k

r1 1 2 1k

* +giris -giris +bes -bes cikis

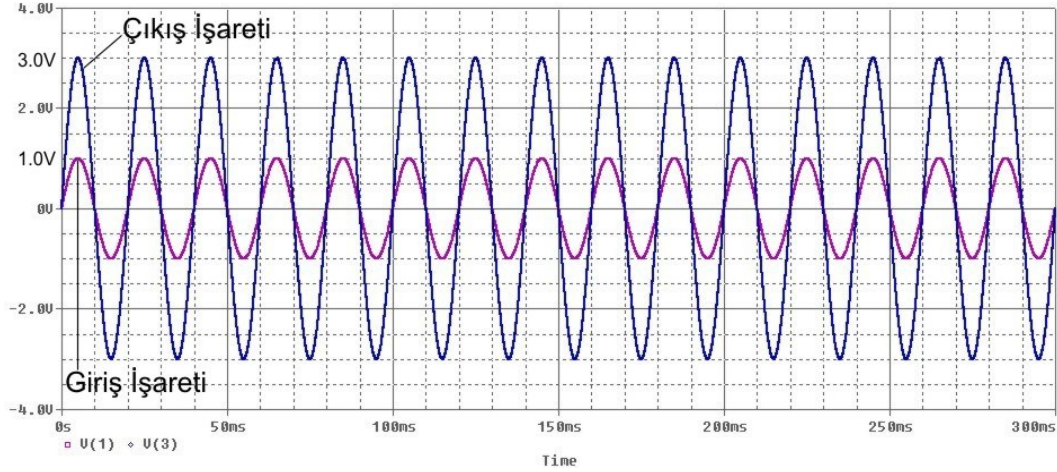
x1 0 2 10 20 3 LM741

.tran 1u 0.3 0 10u uic

* v1=giris v3=cikis

.probe v(1), v(3)

.end

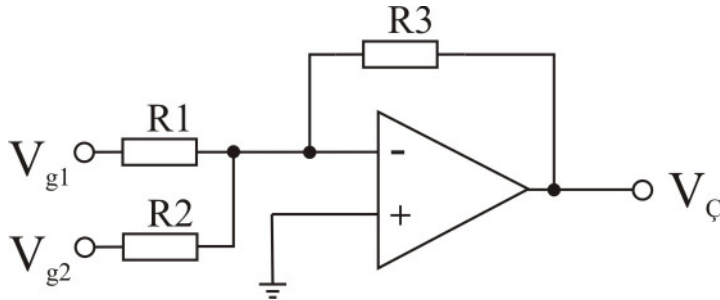


Şekil 3.7 LM741 kullanan evirmeyen yükselteç devresinin pspice sonuç eğrileri

3.8. Toplayıcı Alt Devresi

Bu devre girişlerine uygulanan sinyalleri toplar ve çıkışa tersleyerek verir. Her bir giriş sinyalinin kazancı ayrı ayrı ayarlanabilir [2].

Devreye daha fazla giriş ucu bağlayarak daha fazla sayıda girişi toplayabiliriz.



Şekil 3.8 Opampli toplayıcı devresi

Bu devrenin matematiksel ifadesi şu şekildedir:

$$V_{\text{ç}} = -[(R3/R1).V_{g1} + (R3/R2).V_{g2}] \quad (3.7)$$

3.9. LM741 Kullanan Toplayıcı Devresinin Pspice Simülasyonu

Bu devrenin incelenmesinde $R_1=1k$, $R_2=1k$, $R_3=2k$ alınmıştır. Devrenin girişlerine tepe değeri 1V ve $f=50$ Hz. olan bir sinyal ile 2V DC sinyal uygulanmış çıkışındaki sinyal geçici durum analizi ile gözlemlenmiştir. Çıkışta V_1 ile V_2 sinyallerinin 2 katı alınarak toplandığına ve tersleme işlemi yapıldığına dikkat ediniz (Şekil 3.9).

Toplayıcı devresinin pspice yazılımı şu şekildedir:

opamp eviren yükselteç ve toplayıcı

* bu devrenin kazani $K_1=2$ $K_2=2$

.lib LM741.MOD

* v1= tepe degeri 1v olan, 0 cizgisi üzerinde olan, $f=50$ Hz olan sinyal.

v1 1 0 sin(0 1 50)

* v2= 2v dc sinyal

v2 2 0 dc 2

vdd 10 0 dc 12

vss 20 0 dc -12

rf 3 4 2k

r1 1 3 1k

r2 2 3 1k

* +giris -giris +bes -bes cikis

x1 0 3 10 20 4 LM741

.tran 1u 0.3 0 10u uic

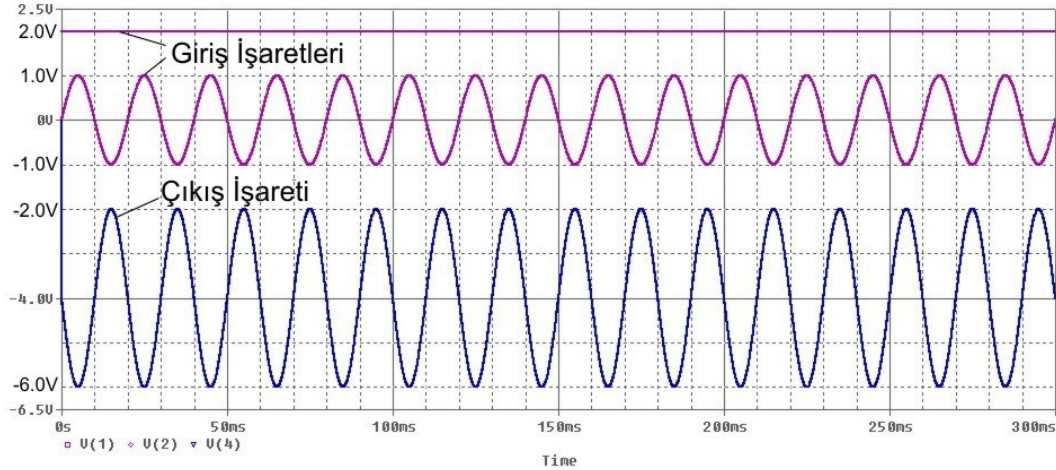
* v1=giris v2=giris v4=cikis

.probe v(1),v(2), v(4)

.end

Şekil 3.9'da üstteki iki sinyal giriş sinyalleri, alttaki sinyal ise çıkış sinyalidir. Tepeden tepeye değeri 2 volt olan sinüzoidal sinyal, değeri 2 volt olan dc sinyal ile toplanmıştır. Sinüzoidal sinyalin kazancı 2 olduğu için çıkış sinyalinin genliği 2 kat artarak tepeden tepeye 4 volt olmuştur. Aynı şekilde dc 2V girişe sahip sinyalin kazancıda 2 olduğu için 2 kat artmış ve sinüzoidal sinyali 4 volt aşağıya kaydırmıştır.

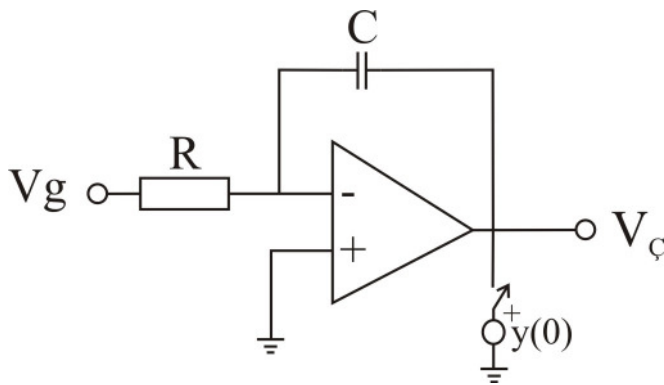
Sinyalin yukarı değilde aşağı kaymasının nedeni girişine uygulanan sinyalin terslenmiş olmasındandır. Sinüzoidal sinyalin 180 derece faz farkı ile çıkmasının nedeni ise bu sinyalinde terslenmiş olmasındandır.



Şekil 3.9 LM741 kullanan toplayıcı devresinin pspice sonuç eğrileri

3.10. İntegral Alma Alt Devresi

Bu devre temel olarak girişindeki sinyalin integralini alarak çıkışa veren devredir [2].

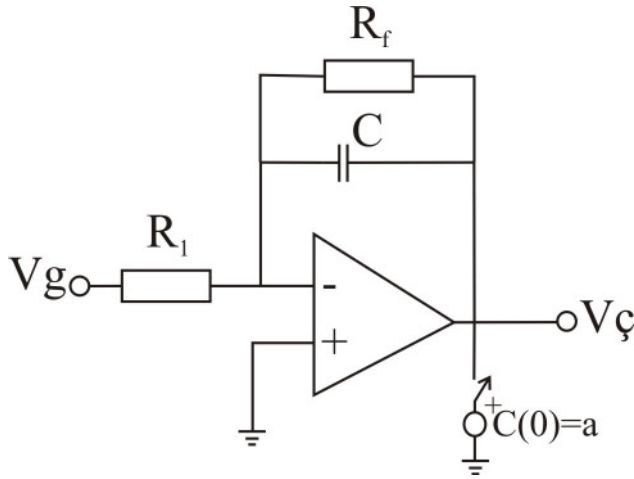


Şekil 3.10 Opampli kayıpsız integral alma devresi

Bu devre kayıpsız integral alma devresidir. Şekil 3.11’de kayıplı integral alıcı devresi verilmiştir.

Bu devrenin matematiksel ifadesi şu şekildedir:

$$V_{\zeta}(t) = V_{\zeta}(0) - \frac{1}{R.C} \int_0^t V_g(t).dt \quad (3.8)$$



Şekil 3.11 Opampli kayıplı integral alma devresi

Bu devrenin frekansı şu şekilde hesaplanabilir:

$$f_d = \frac{1}{2\pi R_f C} \text{ şeklinde olacaktır [2].} \quad (3.9)$$

Buradaki R_f direnci geri besleme direncidir ve C elemanına paralel olarak bağlanır. Bu direncin bağlanmasının nedeni ofset gerilimi ile kondansatörün şarj olarak devrenin çalışmasına bozucu etki yapmaması içindir. Bu direncin değeri R_1 direncinden en az 10 kat daha büyük olmalıdır. Bu devrenin integral işlemini yapabilmesi için ;

$$f_g > f_d \quad (3.10)$$

şartı olmalıdır. Bunun anlamı devrenin girişindeki sinyalin frekansının, devre frekansından büyük olması gerektiğidir. Bu şart sağlanmazsa devre integral işlemini gerçekleştiremez ve yükselteç devresi gibi çalışır.

3.11. LM741 Kullanan İntegral Alma Devresinin Pspice Simülasyonu

Bu devrenin incelenmesinde $R_1=10k$, $R_f=100k$, $C=10nF$ alınmıştır. Devrenin girişlerine tepe değeri 1V ve $f=1$ kHz. olan kare dalga sinyal uygulanmış çıkışındaki sinyal geçici durum analizi ile gözlemlenmiştir. Çıkışta V_1 giriş sinyalinin integralinin alındığına dikkat ediniz. Ayrıca devre frekansının hesaplama sonucu yaklaşık $f_d=160$ Hz. çıktığına ve giriş sinyalinin frekansının 160 Hz. den büyük olduğuna dikkat ediniz.

İntegral alma devresinin pspice yazılımı şu şekildedir:

opamp integrator

* $r_1=10k$ $r_f=100k$ $c_f=10nF$ ve $r_2=10k$ (+ girise baglaniyor ama zorunlu degil)

.lib LM741.MOD

* $f=1kHz$ için $T=1m$ alındı. pulsenin en sonundaki deger. bu deger giris frekansi.

* bu devrenin frekansi 160 Hz.

* devrenin integrasyon yapabilmesi icin giris frekansinin devre frekansindan büyük olması gerek.

vg 1 0 pulse(-1 1 0 0 0 0.5m 1m)

vdd 10 0 dc 12

vss 20 0 dc -12

cf 2 4 10n

rf 2 4 100k

r1 1 2 10k

r2 3 0 10k

* +giris -giris +bes -bes cikis

x1 3 2 10 20 4 LM741

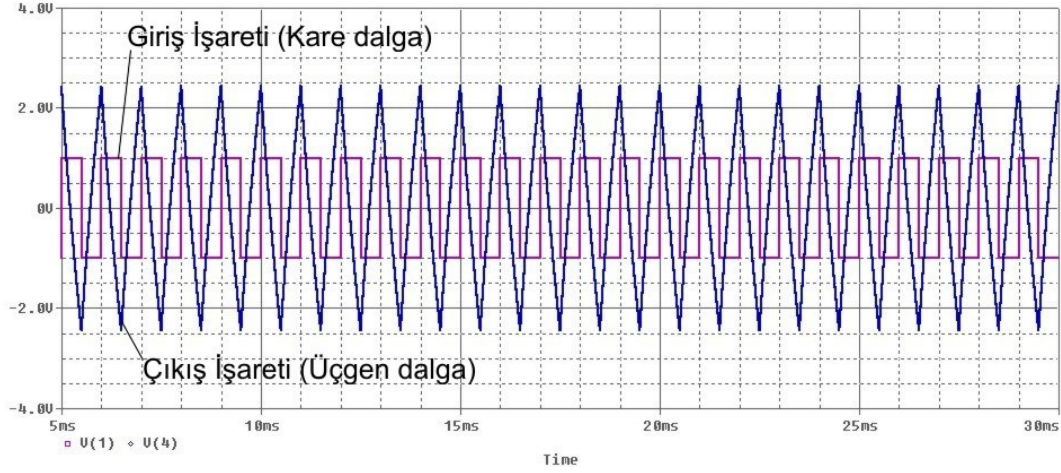
.tran 1n 60m 50m 1u uic

* $v(1)=giris$, $v(4)=cikis$

.probe v(1), v(4)

.end

Devrenin pspice sonuç grafikleri Şekil 3.12’de verilmiştir. Şekil 3.12’den de görüleceği üzere giriş sinyalinin integrali alınmış ve yaklaşık 2.2 kat yükseltilmiştir.



Şekil 3.12 LM741 kullanan integral alıcı devrenin pspice sonuç eğrileri

Şekil 3.12’de sonucu verilen devre hem integral alma işlemini yapmakta hemde yükseltme işlemi yapmaktadır. Eğer devreyi $R_1=25k$, $R_f=100k$, $C=10nF$ değerlerini alarak kurarsak devre kazancını 1 yapmış oluruz. Burada R_f direnci devre kazancını etkilememektedir.

Kazancı 1 olan integral alma devresinin pspice yazılımı şu şekildedir:

opamp integrator3

* $r_1=25k$ $r_f=100k$ $c_f=10nF$ ve KAZANC=1

.lib LM741.MOD

vg 1 0 pulse(-1 1 0 0 0.5m 1m)

vdd 10 0 dc 12

vss 20 0 dc -12

cf 2 4 10n

rf 2 4 100k

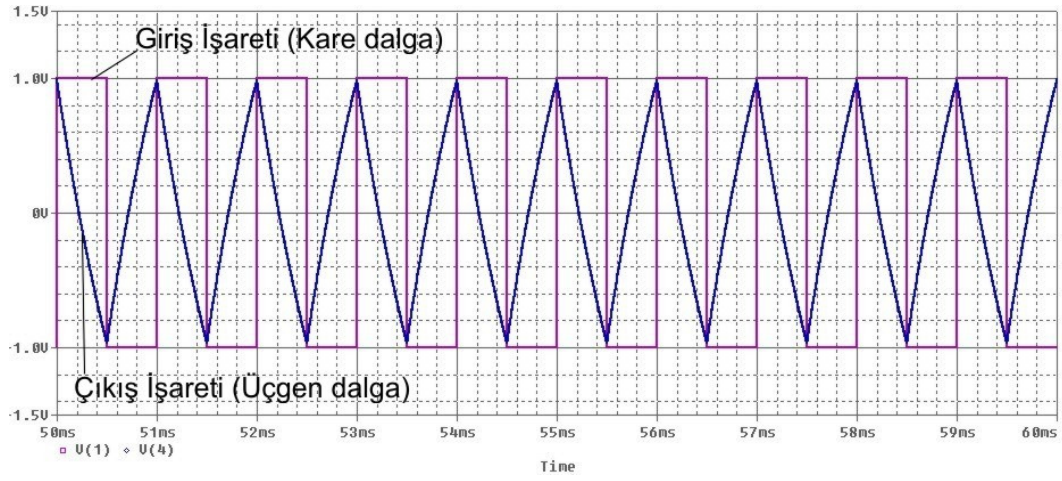
r1 1 2 25k

r2 3 0 10k

* +giris -giris +bes -bes cikis

```
x1 3 2 10 20 4 LM741
.tran 1n 60m 50m 1u uic
.probe v(1), v(4)
.end
```

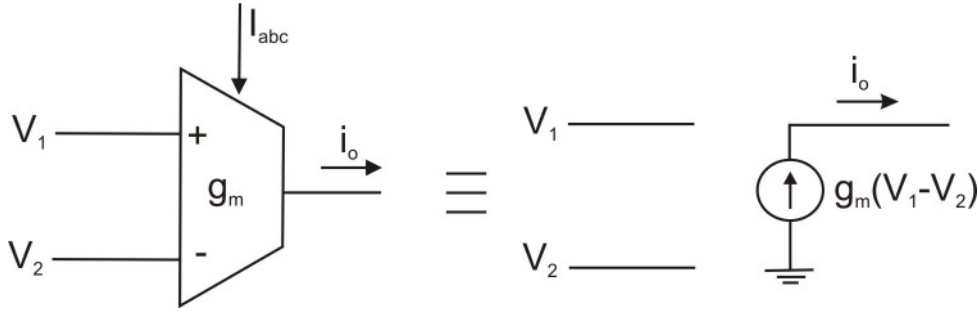
Devrenin pspice sonuç grafikleri Şekil 3.13'te verilmiştir.



Şekil 3.13 LM741 kullanan ve kazancı 1 olan integral alma devresi pspice sonuç eğrileri

BÖLÜM 4. OTA ile KURULMUŞ TEMEL DEVRELER

Opamp'lar ucuz ve gelişmiş olmalarına rağmen tümleşik devre elde etmek için pek uygun olmadıklarından OTA gibi elemanlar kullanılmaktadır. OTA'nın açılımı Operational Transconductance Amplifier yani geçiş iletkenliği kuvvetlendiricisi anlamına gelmektedir. OTA-C ise Operational Transconductance Amplifier-Capacitor anlamındadır. OTA giriş gerilimlerinin farkı ile çıkış akımını kontrol eden bir devredir. Yani gerilim kontrollü akım kaynağı gibi düşünülebilir. OTA bütün teknolojilerde tümleştirme için uygundur. Bunun yanında OTA'lar bir kutuplama akımının değiştirilmesi yoluyla elektronik ayarlama için kolay metodlar sağlarlar. Ayrıca OTA'lar opamlara göre önemli derecede daha yüksek band genişliklerine sahiptirler. İdeal bir OTA eşdeğer devresi ve devre sembolü Şekil 4.1. de gösterilmektedir [1].



Şekil 4.1 OTA devre sembolü ve eşdeğer devresi

İdeal bir OTA'nın tanım denklemi,

$$i_o = g_m (V_1 - V_2) \quad (4.1)$$

olur [1].

Burada $g_m = f(I_{abc})$ dir. Yani kutuplama akımı değiştirilerek g_m değeri belirlenebilir.

$$g_m = 19.2 \times I_{ABC} \quad (\text{BJT OTA'larda ve oda sıcaklığında}) \quad (4.2)$$

bağıntısı vardır. Bu bağıntı yardımıyla istediğimiz g_m değeri I_{ABC} ayarlanarak elde edilebilir. I_{ABC} değerini ayarlamak için direnç kullanabiliriz. Örneğin LM13700 OTA entegresinin g_m değeri 6.7 mS ile 13 mS arasında değişebilmektedir. Özel bir sıcaklık değerinde 5.4 mS e kadar indiğide görülmektedir. LM13700 entegresinin tipik g_m değeri ise 9.6 mS (mili simens) dir. Bu değeri veren I_{ABC} akımı ise 0.5mA dir.

OTA elemanı daha çok açık çevrim devrelerinde kullanılmaktadır. OTA'nın giriş ve çıkış empedansları ideale yakın şekildedir. Yani giriş ve çıkış dirençleri çok büyüktür. İntegral alıcı devre şeklindeki görüleceği gibi OTA ile kurulmuş devrede zaman sabiti g_m/C şeklindedir. g_m değerinin değiştirilebilir yani kontrol edilebilir olması önemli bir özelliktir.

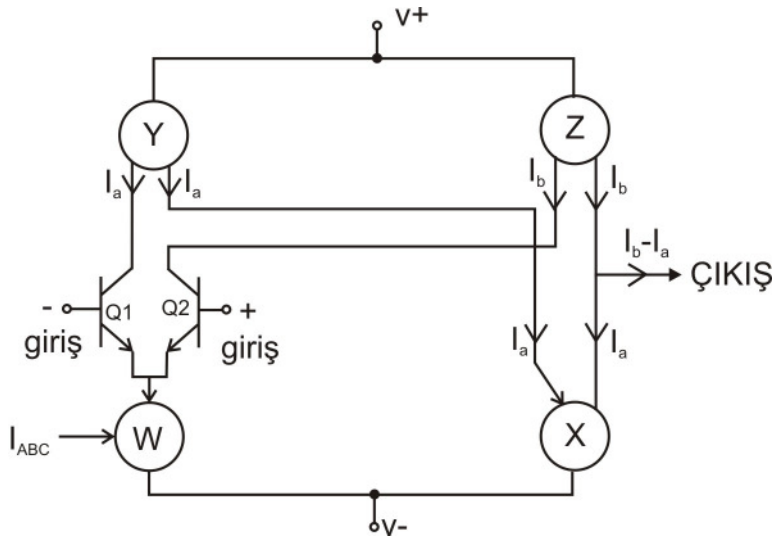
Biz devrelerimizde piyasada kullanılan OTA'ları kullanacağız. Piyasada kullanılan OTA'ların hepsi BJT ile gerçekleştirilmiştir. Piyasada İntersil firmasına ait CA3080 ve CA3094 entegreleri, National Semiconductor firmasına ait LM13600 ve LM13700 entegreleri, Texas Instruments firmasına ait OPA860 entegresi bulunmaktadır.

Gerçek OTA'lar ile çalışırken dikkatli olmak gerekir. Çünkü gerçek OTA'larda giriş ve çıkış empedansları frekansa bağlıdır ve sonsuz değildir. Ayrıca g_m değeride frekans ile değişebilmektedir. OTA'nın lineer bölgede çalışabilmesi için giriş fark değerlerinin 50mV'dan küçük olması gerekir.

Basit yapıdaki bir OTA temelde bir fark kuvvetlendiricisi ve akım aynalarından meydana gelmektedir. CA3080 entegresinin içinde 1 adet basit yapıdaki OTA bulunmaktadır. LM13700 entegresinde ise 2 adet geliştirilmiş OTA diyebileceğimiz OTA, linerleştirme diyotları ve bufer bulunmaktadır.

4.1. CA3080 OTA Entegresinin İncelenmesi

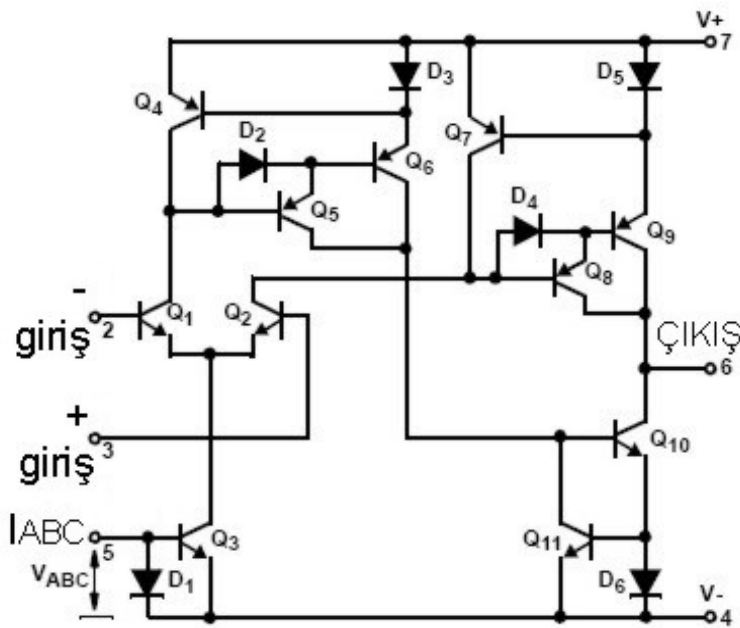
Piyasada bulunan en basit OTA yapısına sahip entegredir. OTA, Şekil 4.2'de gösterildiği gibi basit olarak fark yükseltecinden ve akım aynalarından oluşmaktadır.



Şekil 4.2 Basit OTA devre şeması

Burada Q_1 ve Q_2 transistörleri “differential pair” denilen fark yükselteci kısmını oluşturmaktadır. X, Y, Z ve W ise akım aynasıdır [6].

Akım aynası devrelerini Şekil 4.2’deki devreye yerleştirirsek CA3080 entegresini oluşturmuş oluruz [6].



Şekil 4.3 CA3080 entegresi devre şeması

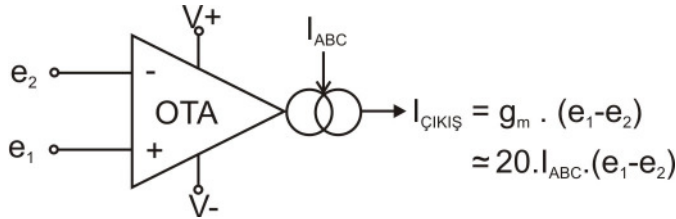
Şekil 4.2’de gösterilen Y akım aynasını oluşturmak için Şekil 4.3’te Q4, Q5 ve Q6 transistörleri ile D2 ve D3 diyotları kullanılmıştır.

Şekil 4.2’de gösterilen Z akım aynasını oluşturmak için Şekil 4.3’te Q7, Q8 ve Q9 transistörleri ile D4 ve D5 diyotları kullanılmıştır.

Şekil 4.2’de gösterilen W akım aynasını oluşturmak için Şekil 4.3’te Q3 transistörü ile D1 diyodu kullanılmıştır.

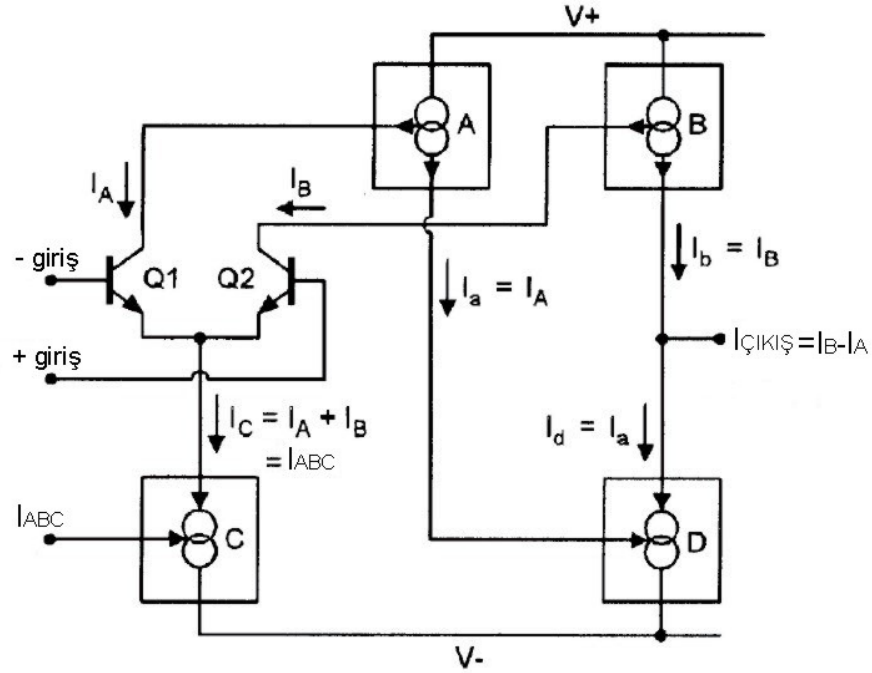
Şekil 4.2’de gösterilen X akım aynasını oluşturmak için Şekil 4.3’te Q10 ve Q11 transistörleri ile D6 diyodu kullanılmıştır.

Şekil 4.4 ve 4.5’de CA3080 OTA entegrenin çalışma şeklini gösteren devreler verilmiştir [6].



Şekil 4.4 CA3080 entegresinin çalışmasının sembolik gösterimi

Şekil 4.2’den görüldüğü üzere OTA, 1 adet fark yükseltici ve 4 adet akım aynasından meydana gelmektedir. Bu akım aynalarından W ve X akım aynaları söndüren tip (current mirror sink) akım aynası, Y ve Z akım aynaları kaynak tipi (current mirror source) akım aynasıdır. OTA entegresinin yaptığı temel görev çıkış akımını olan $I_b - I_a$ değerini $g_m \cdot V_{in}$ değerinden oluşturmaktır. g_m değeri bilindiği gibi I_{ABC} akımını ile ($20 \cdot I_{ABC}$) ayarlanabilmektedir [6].



Şekil 4.5 CA3080 entegresi iç yapısı çalışma prensip şeması

Q1 ve Q2 transistörleri $V+$ ve $V-$ girişlerinin bağlandığı ve bu girişlerin farkına göre $I_B - I_A$ değerinin oluşturulmasında rolü olan kısımdır. C akım aynası I_{ABC} kontrol akımı değerinin dışarıdan sorunsuz bir şekilde girilmesi için kullanılmaktadır. Diğer 3 akım aynası $I_B - I_A$ ifadesini yani çıkış ifadesini oluşturmak ve oluşan bu çıkış ifadesini OTA'nın çıkış ucundan çıkış akımı olarak vermek için kullanılmaktadır. Akım aynalarının birbirine nasıl bağlandığı Şekil 4.5'de açık bir şekilde gösterilmektedir [6].

OTA elemanın çalışma prensibi;

$$I_{\text{ÇIKIŞ}} = I_B - I_A = V_{\text{İN}} \cdot g_m = (e_1 - e_2) \cdot g_m \quad (4.3)$$

formülüne dayanmaktadır. g_m ifadesi I_{ABC} ile ayarlanabilmekte ve $V_{\text{İN}}$ ile çarpılarak çıkış akımı oluşturulmaktadır. Normal opamplarda çıkış değeri gerilim iken OTA'da çıkış değeri akımdır.

CA3080 entegresinin tipik bazı deęerleri řu řekildedir:

OTA'ya ait etkin tm parametreler I_{ABC} kontrol akımına baęlıdır ve I_{ABC} ile ayarlanabilir [6].

Maksimum ıkıř akımı (ıkıř kısa devre) I_{ABC} deęerine eřittir [6].

OTA'nın toplam akım tketimi, yani OTA'nın kaynaktan ektięi akım $2xI_{ABC}$ civarındadır ve bu deęer $I_{ABC}=0.1\mu A$ olarak ayarlanarak ok az gc tketimli bir ota yapılabilir [6].

OTA'nın giriř akım deęerleri tipik olarak $I_{ABC}/200$ civarındadır [6].

OTA'nın giriř ve ıkıř diren deęerleri I_{ABC} ile deęiřen bir yapıdadır. Bunun iin entegrenin katalog bilgilerinden yararlanılabilir. rnek olarak +15V ve -15V besleme ile beslenen, oda sıcaklıęındaki bir OTA'ya $I_{ABC}=10\mu A$ deęerinde bir kontrol akımı uyguladıęımızda giriř direnci 800k ve ıkıř direnci 700M olacaktır. Eęer $I_{ABC}=1mA$ deęerinde bir kontrol akımı uygularsak giriř direnci 15k ve ıkıř direnci 7M olacaktır. I_{ABC} arttıķa giriř ve ıkıř direnleri kclmektedir [6].

OTA'nın ıkıř gerilim deęeri ıkıřa baęlanacak bir yk direnci ile belirlenebilir. Tabiki bu ıkıř gerilim deęerinin I_{ABC} akımına baęlı olduęu unutulmamalıdır. Eęer ıkıř direnci olarak sonsuz bir diren baęlanırsa ıkıř gerilim deęeri pozitif besleme geriliminin 1.5 V etrafı ile negatif besleme geriliminin 0.5 V etrafı arasında salınır. Eęer sonsuz olmayan bir yk direnci baęlanırsa ıkıř geriliminin tepe deęeri $I_{ABC}xR_L$ ile hesaplanabilir. rneęin $I_{ABC}=10\mu A$ ve yk direnci 100k olarak alınırsa $10\mu A x 100k$ arpılarak 1V elde edilir. Bunun anlamı ıkıř gerilimi +1V ve -1V arasında salınabilir demektir [6].

I_{ABC} deęeri 0.1 μA ile 1mA arasında deęiřtirilebilir ve bu bize 10000:1 oranında kazancın kontrol edilebileceęini gsterir [6].

$I_{ABC}=0.1\mu A$ iin $g_m=1.92\mu S$,

$I_{ABC}=1mA$ iin $g_m=19.2mS$

olarak ayarlanabilir. Tipik değer
 $I_{ABC}=0.5\text{mA}$ için $g_m=9.6\text{mS}$ dir.

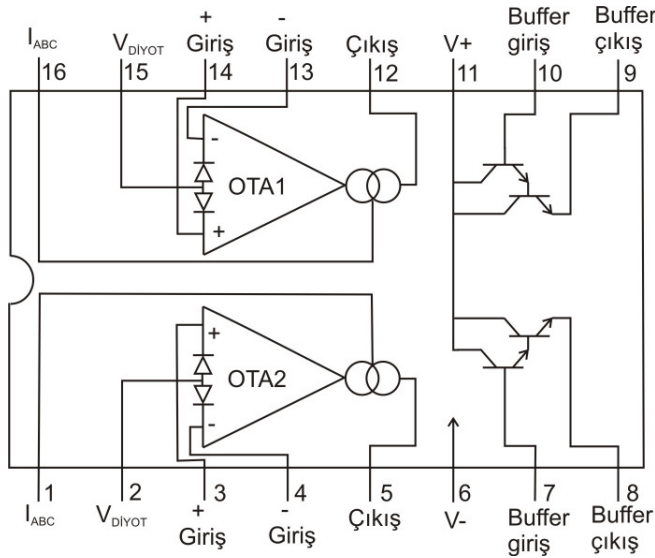
4.2. LM13700 OTA Entegresinin İncelenmesi

LM13700 entegresi OTA, linerleştirme diyodu ve buffer dan meydana gelen 16 bacaklı bir entegredir ve içinde 2 tane birbirinden bağımsız kullanılabilen OTA bulunmaktadır. Her iki OTA ortak beslenmektedir. Linerleştirme diyodu girişteki bozucu etkileri azaltır ve giriş gerilim seviyesinin yüksek olmasını sağlar. Buffer ise çıkış direncinin düşürülmesini ve çıkış akımının yüksek olmasını sağlar. OTA'ların giriş gerilim farkı seviyeleri çok düşüktür [6]. LM13700 entegresinde şu tipik değerler vardır:

$$g_m = 9.6 \text{ mS}$$

$$I_{ABC} = 500 \text{ uA}$$

$$g_m = 19.2 I_{ABC} \text{ (Oda sıcaklığında)}$$



Şekil 4.6 LM13700 entegresi bacak bağlantıları

LM13700 entegresine, içersinde linerleştirme diyodu ve buffer barındırdığı için ikinci nesil OTA denilmektedir. Linerleştirme diyotlarını ve buffer'ı kullanmak tamamen isteğe bağlıdır. Eğer istenirse sadece OTA kullanılabilir. Eğer sadece OTA

kısmını kullanmak isterseniz simülasyon yaparken sorun çıkmaması için V_{diyod} girişine, buffer girişine ve buffer çıkışına sonsuz direnç bağlanabilir.

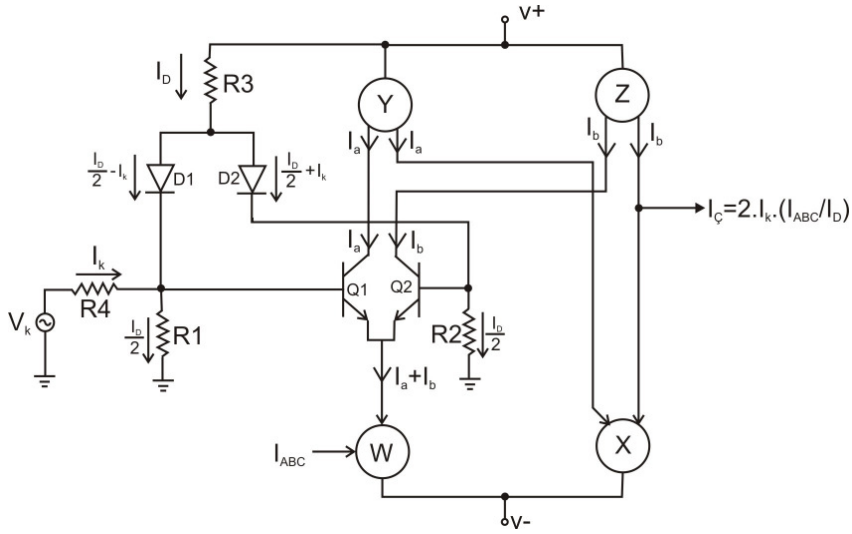
LM13700 entegresinde entegre şekilde buffer bulunmaktadır. Eğer OTA'nın çıkışını buffer'ın girişine bağlarsak buffer'ın çıkışını OTA'nın çıkışı gibi düşünerek kullanabiliriz. Buffer, çıkış akımını yükseltmekte ve OTA'nın çıkışına bağlanacak devrenin veya elemanın OTA'lı devreye olan bozucu etkilerini önlemektedir. OTA'nın çıkış direnci yüksektir ve eğer OTA'nın çıkışını buffer'ın girişine bağlarsak ve buffer'ın çıkışını çıkış ucu olarak kullanırsak çıkış direncini düşürmüş oluruz.

Eğer buffer kısmını kullanmak isterseniz OTA'nın çıkışını buffer'ın girişine bağlamakla birlikte buffer'ın çıkışına bir yük direnci bağlamalı ve bu yük direncin diğer ucunu negatif besleme ucuna bağlamalısınız. Yük direncinin diğer ucunu toprağa bağlayarak buffer kısmını kullanamazsınız. Biz bu tez çalışmasında buffer çıkışını kullanmadık. O yüzden LM13700 entegresinin buffer giriş ve çıkışlarını toprağa bağladık. Eğer isterseniz buffer giriş ve çıkışlarını açık devre olarakta bırakabilirsiniz.

Linerleştirme diyotlarının nasıl kullanıldığı Şekil 4.7'de gösterilmiştir. R1 ve R2 dirençleri giriş uçları ile toprak arasına bağlanmış, düşük değerli birbirlerine eşit dirençlerdir. R4 direnci R1 ve R2 dirençlerine göre daha büyük değerli bir dirençtir ve gerilim kaynağı bu direnç üzerinden girişe bağlanmıştır [6].

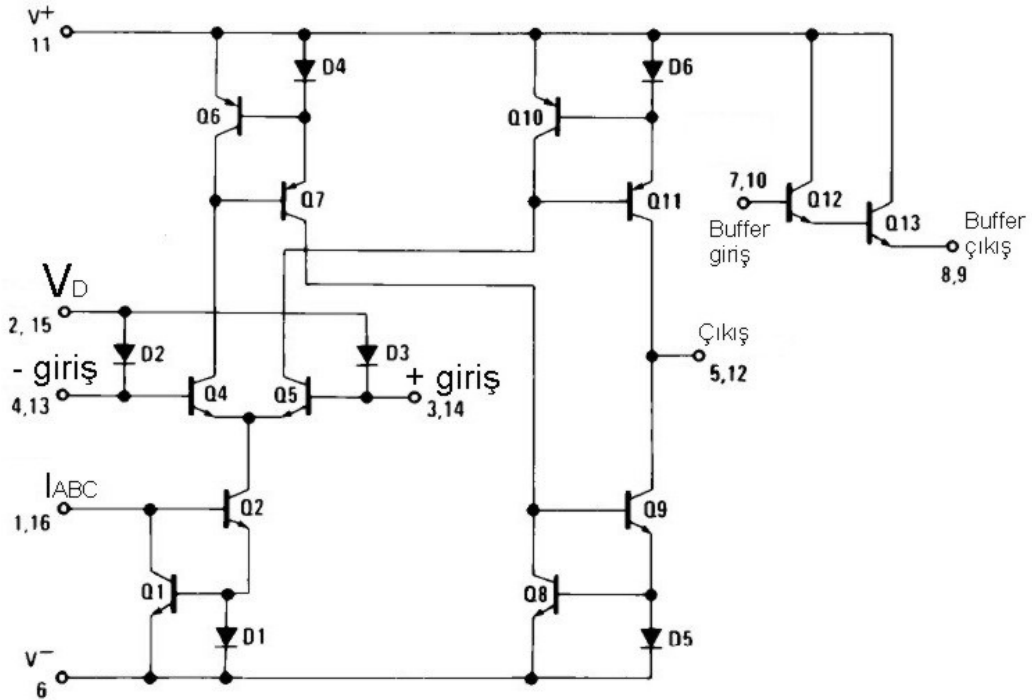
OTA'nın çıkışında büyük değerli girişler için büyük distorsiyonlar meydana gelir. Bu distorsiyonların nedeni fark yükselteci kısmında kullanılan transistörlerin $V_{be}-I_c$ karakteristiklerinin lineer olmamasından kaynaklanmaktadır. Eğer linerleştirme diyotları kullanılırsa çıkıştaki distorsiyon kabul edilebilir sınırlar içine çekilebilir [6]. Eğer I_k akımı, I_D akımına göre daha küçük bir değerde ise OTA'nın çıkış ifadesi şu şekilde olacaktır:

$$I_C = 2 \cdot I_k \cdot (I_{ABC} / I_D) \quad (4.4)$$



Şekil 4.7 LM13700 entegresinde linerleştirme diyotlarının kullanımı

LM13700 entegresi devre şeması Şekil 4.8’de verilmiştir [6].



Şekil 4.8 LM13700 entegresi devre şeması

Bu devrede Q4 ve Q5 transistörleri fark yükseltici kısmını oluşturmaktadır ve OTA'nın V^+ ve V^- girişleri buradan uygulanmaktadır. D2 ve D3 diyotları

linerleştirme diyotlarıdır. Q1, Q2 transistörleri ve D1 diyodu akım aynası devresidir ve bu devre sayesinde $I_{ABC} = I_4 + I_5$ olmaya zorlanır. I_4 ve I_5 akımları Q4 ve Q5 transistörlerinin kollektör akımlarıdır. Düşük giriş gerilimleri için yaklaşık olarak $I_4=I_5 = (I_{ABC}/2)$ olur. Q6, Q7 ve D4 elemanları, Q10, Q11 ve D6 elemanları, Q8, Q9 ve D5 elemanları ayrı ayrı üç adet akım aynasıdır ve bu akım aynalarının sayesinde çıkış akımı I_5-I_4 olması sağlanır. Darlington bağlanmış Q12 ve Q13 transistörleri ise buffer elemanıdır [6].

Bu entegreyi Pspice programında kullanabilmek için entegrenin makromodeline ihtiyacımız var. Şekil 4.8'deki devreyi gerçekleyen model şu şekildedir:

LM13700 Dual Operational Transconductance Amplifier

```
*
*           Amplifier Bias Input
*           | Diode Bias
*           | | Positive Input
*           | | | Negative Input
*           | | | | Output
*           | | | | | Negative power supply
*           | | | | | | Buffer Input
*           | | | | | | | Buffer Output
*           | | | | | | | | Positive power supply
*           | | | | | | | |
.SUBCKT LM13700/NS 1 2 3 4 5 6 7 8 11
*
* Features:
* gm adjustable over 6 decades.
* Excellent gm linearity.
* Linearizing diodes.
* Wide supply range of +/-2V to +/-22V.
*
* Note: This model is single-pole in nature and over-estimates
*       AC bandwidth and phase margin (stability) by over 2X.
*       Although refinement may be possible in the future, please
```

* use benchtesting to finalize AC circuit design.

*

* Note: Model is for single device only and simulated

* supply current is 1/2 of total device current.

*

*

C1 6 4 4.8P

C2 3 6 4.8P

* Output capacitor

C3 5 6 6.26P

D1 2 4 DX

D2 2 3 DX

D3 11 21 DX

D4 21 22 DX

D5 1 26 DX

D6 26 27 DX

D7 5 29 DX

D8 28 5 DX

D10 31 25 DX

* Clamp for -CMR

D11 28 25 DX

* Ios source

F1 4 3 POLY(1) V6 1E-10 5.129E-2 -1.189E4 1.123E9

F2 11 5 V2 1.022

F3 25 6 V3 1.0

F4 5 6 V1 1.022

* Output impedance

F5 5 0 POLY(2) V3 V7 0 0 0 0 1

G1 0 33 5 0.55E-3

I1 11 6 300U

Q1 24 32 31 QX1

Q2 23 3 31 QX2

```

Q3 11 7 30    QZ
Q4 11 30 8    QY
V1 22 24 0V
V2 22 23 0V
V3 27 6 0V
V4 11 29 1.4
V5 28 6 1.2
V6 4 32 0V
V7 33 0 0V
.MODEL QX1 NPN (IS=5E-16  BF=200 NE=1.15 ISE=.63E-16 IKF=1E-2)
.MODEL QX2 NPN (IS=5.125E-16 BF=200 NE=1.15 ISE=.63E-16 IKF=1E-2)
.MODEL QY NPN (IS=6E-15  BF=50)
.MODEL QZ NPN (IS=5E-16  BF=266)
.MODEL DX D (IS=5E-16)
.ENDS
*$

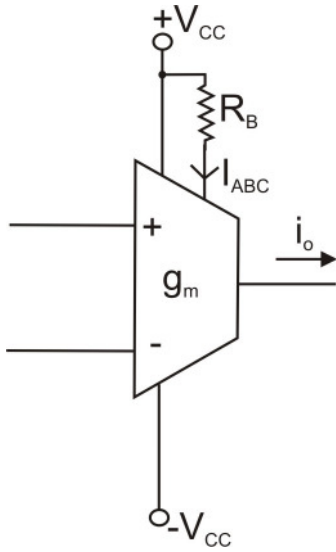
```

Daha önce verilen temel devrelere dikkat ettiyseniz devrelerin matematiksel ifadelerinde hep OTA'ların g_m değerleri bulunmaktadır. Bu OTA'yı farklı kılan bir özelliktir. g_m değerinin I_{ABC} (Amplifier Bias Current) akımı ile değiştirilebiliyor olmasıda önemli bir özelliktir. Biz bu tezde –OTA'lı devrelerde de bu şekilde kullanılmaktadır- I_{ABC} akımını artı beslemeden alınan bir direnci entegrenin “Amp Bias Input” girişine bağlayarak kontrol edeceğiz (Şekil 4.9). İstedığımız g_m değerini elde edebilmek için kaç ohmluk direnç bağlamamız gerektiğini öğrenmek için aşağıda verilen örnekleri inceleyiniz.

$$g_m = \frac{I_{ABC}}{2.V_T} \text{ olduğundan} \quad (4.5)$$

$$I_{ABC} = g_m \times 2.V_T \quad (4.6)$$

bağıntısı ile istenilen g_m değeri için ne kadar kontrol akımı gerektiğini hesaplayabiliriz.



Şekil 4.9 OTA'nın g_m ayarı için bağlantı şekli

Oda sıcaklığında ve BJT OTA'lar için ters doyma gerilimi olan $V_T = 26 \text{ mV}$ olarak (4.7) ile hesaplanabilir.

$$V_T = \frac{k.T}{q} = 26 \text{ mV} \quad (4.7)$$

$V_T=26\text{mV}$ değerini (4.5) ve (4.6) denklemlerinde yerlerine yazdığımızda;

$$g_m = 19.2 \times I_{ABC} \quad (4.8)$$

$$I_{ABC} = g_m / 19,2 \quad (4.9)$$

Bulunan bu ayar akımı için gerekli direnç değerini ise şu formül ile hesaplayabiliriz:

$$R_B = \frac{V_{CC} + |V_{EE}| - V_{BE}}{I_{ABC}} \quad (4.10)$$

Bu formüldeki V_{BE} değeri 0.7 Volttur. $V_{CC} +$ besleme değeri, $V_{EE} -$ besleme değeridir. Bu formül Şekil 4.3'ten, R_B direncinin Şekil 4.9'daki gibi bağlandığı düşünülerek kolaylıkla çıkartılabilir.

Entegrenin besleme geriliminin +18 ve -18 V olduğu kabul edilirse $V_{CC}=+18V$ $V_{EE}=-18V$ olarak alınmalıdır.

Bazı tipik g_m değerleri için R_B direncini hesaplayacak olursak şu değerleri bulabiliriz.

$g_m=6$ için $I_{ABC}=0.31$ mA ve $R_B=113.8$ k Ω olmalıdır.

$g_m=9$ için $I_{ABC}=0.47$ mA ve $R_B=75.1$ k Ω olmalıdır.

$g_m=9.6$ için $I_{ABC}=0.5$ mA ve $R_B=70.6$ k Ω olmalıdır.

$g_m=10$ için $I_{ABC}=0.52$ mA ve $R_B=67.88$ k Ω olmalıdır.

$g_m=12$ için $I_{ABC}=0.625$ mA ve $R_B=56.48$ k Ω olmalıdır.

Entegrenin besleme geriliminin +15 ve -15 V olduğu kabul edilirse $V_{CC}=+15V$ $V_{EE}=-15V$ olarak alınmalıdır.

Bazı tipik g_m değerleri için R_B direncini hesaplayacak olursak şu değerleri bulabiliriz.

$g_m=6$ için $I_{ABC}=0.31$ mA ve $R_B=94.52$ k Ω olmalıdır.

$g_m=9$ için $I_{ABC}=0.47$ mA ve $R_B=62.34$ k Ω olmalıdır.

$g_m=9.6$ için $I_{ABC}=0.5$ mA ve $R_B=58.6$ k Ω olmalıdır.

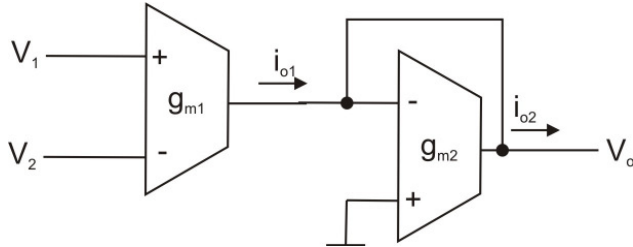
$g_m=10$ için $I_{ABC}=0.52$ mA ve $R_B=56.35$ k Ω olmalıdır.

$g_m=12$ için $I_{ABC}=0.625$ mA ve $R_B=46.88$ k Ω olmalıdır.

Bu tez çalışmasında OTA elemanı için LM13700 ve CA3080 entegreleri kullanılmıştır. Devre simülasyonları Orcad 10.3 Pspice programında yapılmıştır. Bu programda simülasyon için iki yol vardır. Bunlardan birincisi kod yazarak .cir dosyaları oluşturmak ve Pspice A/D program ekinde çalıştırmaktır. Bu yöntemde .lib kütüphane dosyaları kullanılmaktadır. İkinci yöntem ise Capture CIS adı verilen kısmında şekil çizerek devreyi kurmaktır. Burada da .olb kütüphane dosyaları kullanılmaktadır.

4.3 Fark Yükselteç Alt Devresi

Bu devre girişindeki sinyallerin farkını alarak ve yükselterek çıkışa veren devredir [1].



Şekil 4.10 OTA'lı fark yükselteç devresi

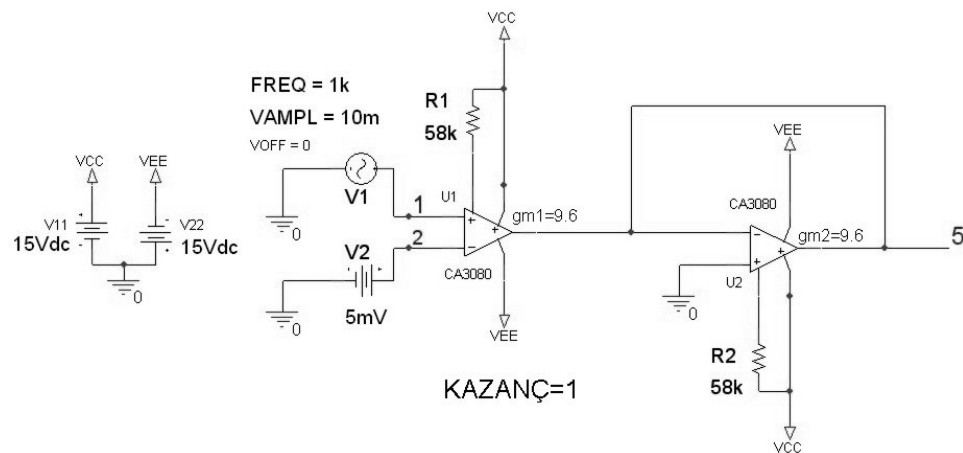
Şekil 4.10'da gösterilen devrenin matematiksel ifadesi şu şekildedir:

$$V_o = \frac{g_{m1}}{g_{m2}} (V_1 - V_2) \quad (4.11)$$

Bu devrenin kazancı OTA'ların g_m değerleri ile ayarlanabilir.

4.4. CA3080 Kullanan Fark Yükselteç Devresinin Pspice Simülasyonu

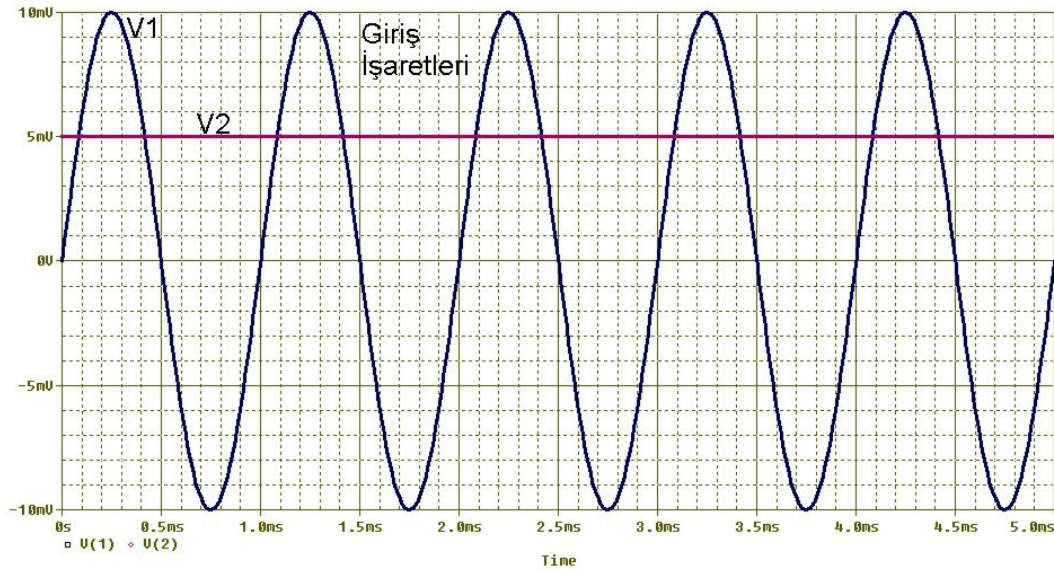
Şekil 4.10' daki fark yükselteç alt devresini CA3080 elemanı ile şematik editörde incelersek şu sonuçları elde ederiz:



Şekil 4.11 CA3080 kullanan fark yükselteç pspice devresi

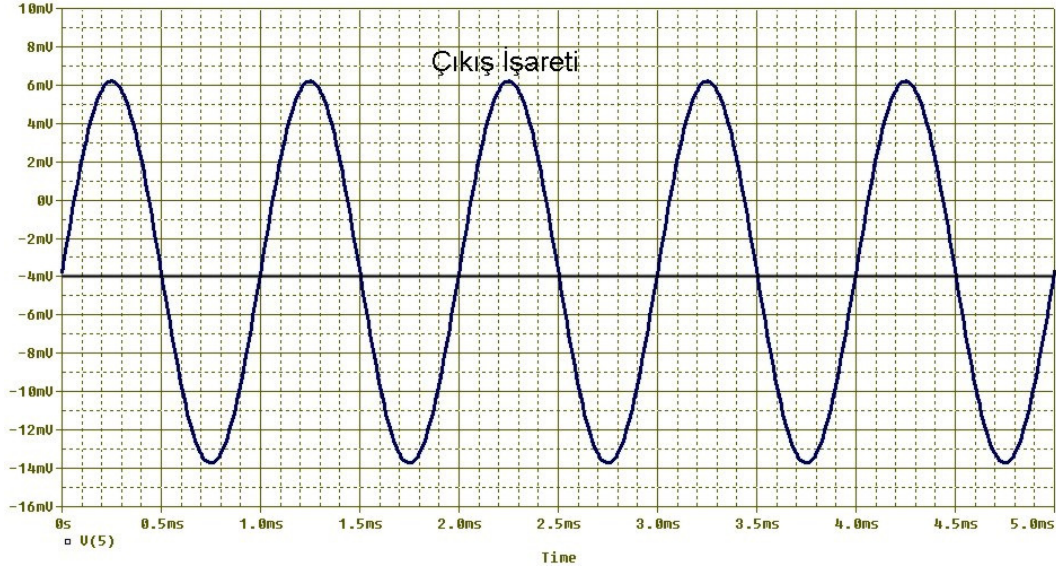
Bu devrede girişlere tepe değeri 10 mV ve frekansı 1 kHz olan sinüs kaynağı ile 5 mV değerinde DC kaynak bağlanmıştır. Sinüs kaynağı “+” girişe, DC kaynak “-“ girişe bağlandığından çıkış ifadesi olarak sinüs kaynağını 5 mV aşağıya kaymış olarak görmemiz gerekir. Devrede OTA’ların g_m değeri 9,6 mS olacak şekilde ayarlanmıştır. OTA’ların beslemeleri +15V ve -15V ‘tur ve bu değerler ışığında $g_m=9.6$ mS için bağlanması gereken direnç değeri $R_1=R_2=58k$ olarak bulunabilir. Bu değerlere göre devrenin kazancı 1 olarak ayarlanmıştır. Yani bu devre girişlerindeki sinyallerin genlik farklarını alıp çıkışa vermektedir.

Devrenin sonuç eğrileri şu şekildedir:



Şekil 4.12 CA3080 kullanan fark yükselteç devresinin pspice giriş eğrileri

Şekil 4.13’ de görüldüğü gibi çıkış eğrisinde 1mV luk bir sapma vardır. Çıkış eğrisi başlangıç değeri -5 mV olması gerekirken -4 mV olmuştur. Çıkış şekli 1mV yukarı kaymıştır. Yani çıkışta olmaması gereken 1mV civarında bir DC bileşen etkisi görülmüştür. Bu 1mV civarındaki olumsuz etkinin giriş genlik değerine bağlı olmadığı yapılan çalışmalar sonucunda görülmüştür. O yüzden girişten daha büyük genlikli değerler verildiğinde bu hatanın çıkışta daha az görüleceği aşıkardır.



Şekil 4.13 CA3080 kullanan fark yükselteç devresinin pspice çıkış eğrisi

Aynı devreyi LM13700 entegresi ile kod yazarak inceleyecek olursak şu sonuçları elde ederiz:

OTA Fark Kuvvetlendirici devresi .cir yazılımı

.lib LM13700.mod

*frekans 1 kHz ayarlanmış oldu. genlik=1mV kare dalga

V1 1 0 sin(0 10m 1k)

V2 2 0 dc 5m

vp 50 0 dc 18

vn 40 0 dc -18

rabc1 50 101 69k

rabc2 50 102 69k

* Iabc DBias +G -G Ç +Vcc BufIn BufOut -Vcc

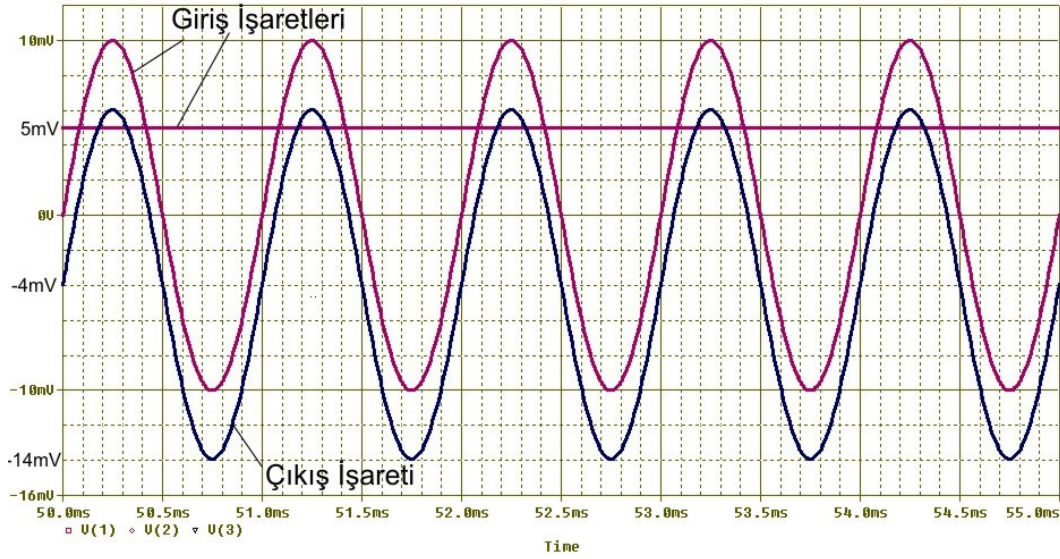
xota1 101 0 1 2 3 40 0 0 50 LM13700/NS

xota2 102 0 0 3 3 40 0 0 50 LM13700/NS

.tran 1n 60m 50m 1u uic

.probe v(1), v(2), v(3)

.end

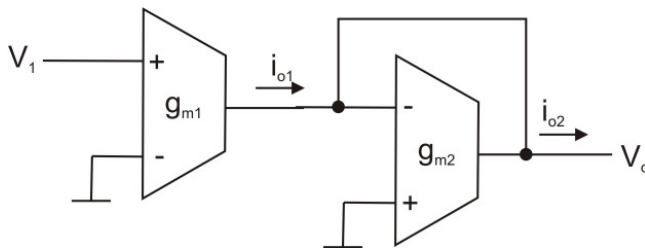


Şekil 4.14 LM13700 kullanan fark yükselteç devresinin pspice giriş ve çıkış eğrileri

4.5. Evirmeyen Yükselteç Alt Devresi

Bu devre girişindeki sinyali evirmeden yükselten devredir. Devrenin kazancı OTA'ların g_m değerlerine bağlıdır. Şekil 4.10'daki devrenin eksi girişi toprağa verildiğinde evirmeyen yükselteç, artı girişi toprağa verildiğinde eviren yükselteç elde edilmiş olur [1].

Bu devrenin kazancı OTA'ların g_m değerleri ile ayarlanabilir.



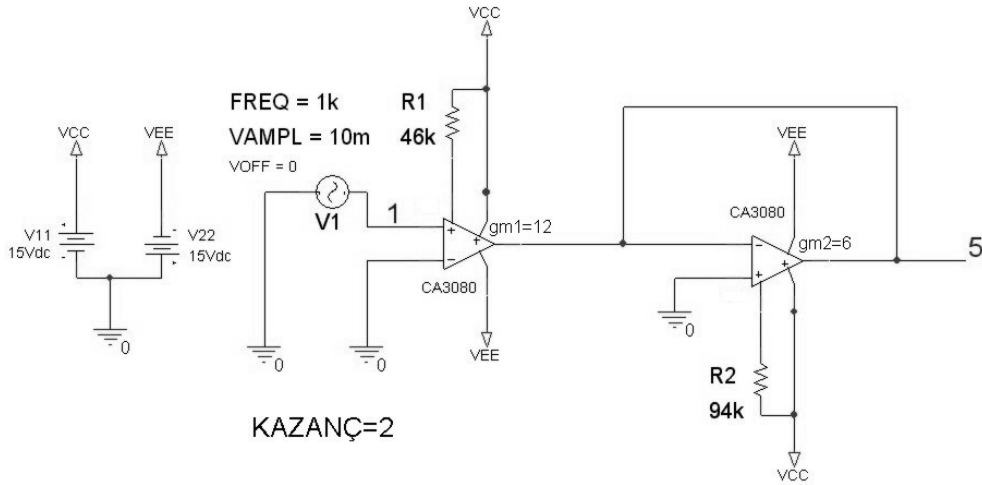
Şekil 4.12 OTA'lı evirmeyen yükselteç devresi

Şekil 4.15'te gösterilen devrenin matematiksel ifadesi şu şekildedir:

$$V_o = \frac{g_{m1}}{g_{m2}} x V_1 \quad (4.12)$$

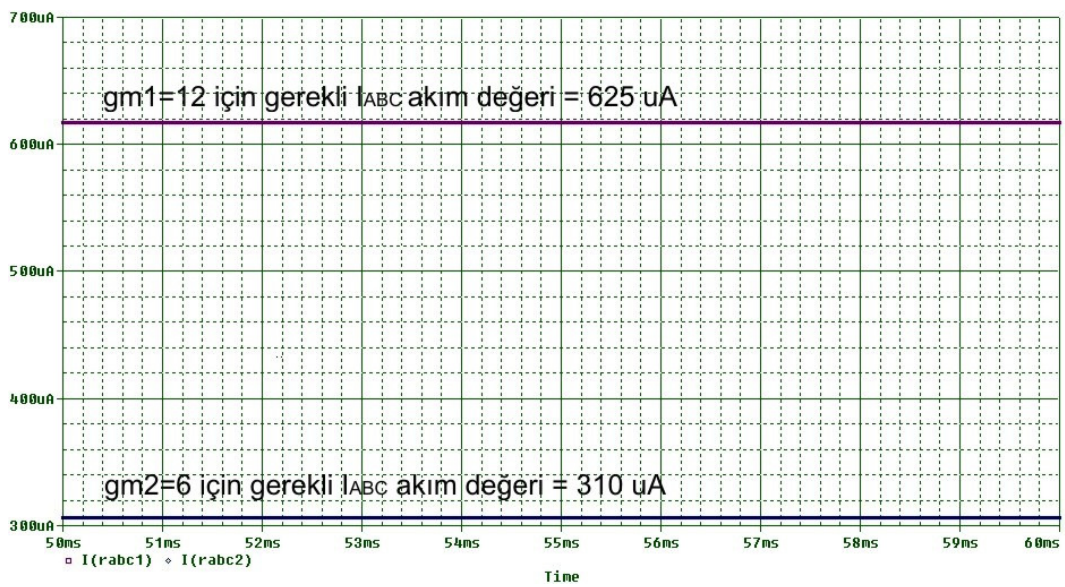
4.6. CA3080 Kullanan Evirmeyen Yükseltecin Pspice Simülasyonu

Şekil 4.15' deki evirmeyen yükselteç alt devresini CA3080 elemanı ile şematik editörde incelersek şu sonuçları elde ederiz:



Şekil 4.16 CA3080 kullanan evirmeyen yükselteç pspice devresi

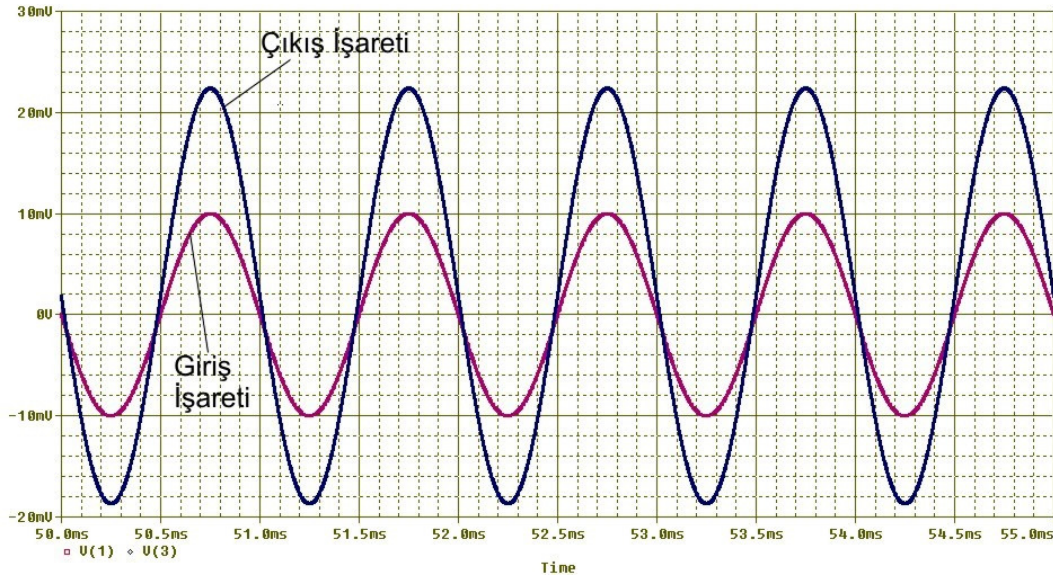
Bu incelemede g_{m1} değeri 12, g_{m2} değeri 6 olacak şekilde ayarlanmıştır ve bu değerler için I_{ABC} akımları sırayla 625 μ A ve 310 μ A olmalıdır (Şekil 4.17). Kazanç formülü gereği çıkış işareti giriş işaretinin 2 katı olmalıdır.



Şekil 4.17 Evirmeyen yükselteç devresinde CA3080 entegrelerine ait kontrol akımı değerleri

İncelenen evirmeyen yükselteç devresinin girişine tepe değeri 10mV olan sinüs kaynağı uygulanmıştır. Devre eleman değerlerine göre devrenin kazancı 2 olarak ayarlanmıştır. Buna göre çıkışta görmeyi beklediğimiz işaret sinüs işaretinin genliğinin 2 kat artmış halidir. Yani sıfır çizgisi üzerinde gezinen ve tepe değeri 20mV olan bir sinüs işareti görmeyi bekliyoruz.

Devrenin sonuç eğrisi şu şekildedir:



Şekil 4.18 CA3080 kullanan evirmeyen yükselteç devresinin pspice giriş ve çıkış eğrileri

Şekil 4.18'den görüldüğü üzere çıkışta 2mV civarında istenmeyen bir DC bileşen etkisi oluşmuş ve çıkış şekli 2mV yukarı kaymıştır.

Devreyi kod yazarak LM13700 ile inceleyecek olursak şu kodları yazmalıyız:

OTA evirmeyen yükselteç devresi KAZANC=2

.lib LM13700.mod

V1 1 0 sin(0 1m 1k)

vp 50 0 dc 18

vn 40 0 dc -18

rabc1 50 101 56k

rabc2 50 102 113k

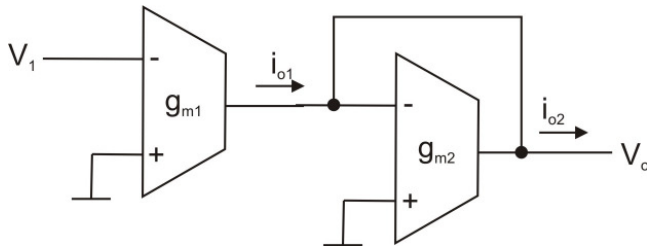

```

xota1 101 0 1 0 2 40 0 0 50 LM13700/NS
xota2 102 0 0 2 2 40 0 0 50 LM13700/NS
* v(1)=giris v(2)=cikis
.tran 1n 60m 50m 1u uic
.probe v(1), v(2)
.end

```

4.7. Eviren Yükselteç Alt Devresi

Bu devrede giriş sinyali OTA'nın eksi girişinden verildiğinden bu devre girişindeki sinyali kuvvetlendirip evirerek çıkışa verir [1].



Şekil 4.19 OTA'lı eviren yükselteç devresi

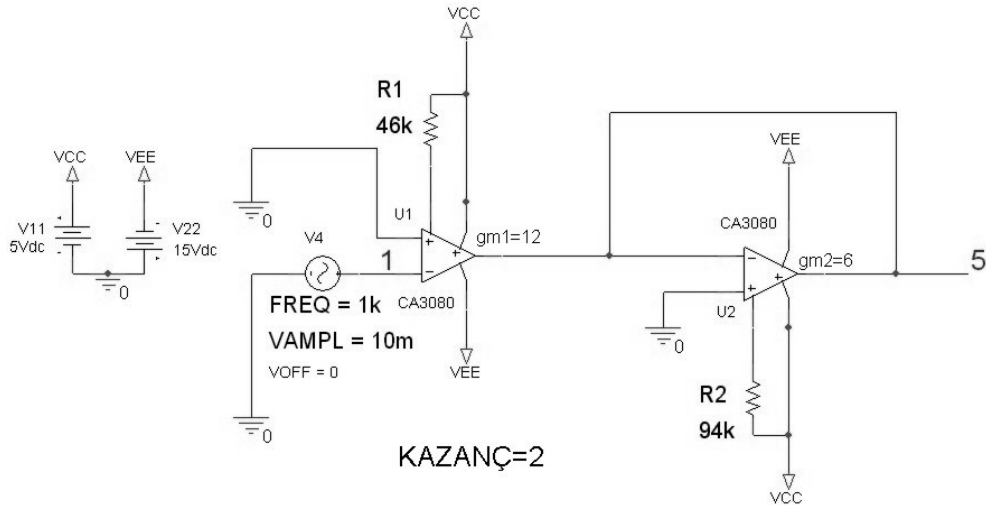
Şekil 4.19'da gösterilen devrenin matematiksel ifadesi şu şekildedir:

$$V_o = -\frac{g_{m1}}{g_{m2}} \cdot V_1 \quad (4.13)$$

Bu devrenin kazancı OTA'ların g_m değerleri ile ayarlanabilir.

4.8 CA3080 Kullanan Eviren Yükselteç Devresinin Pspice Simülasyonu

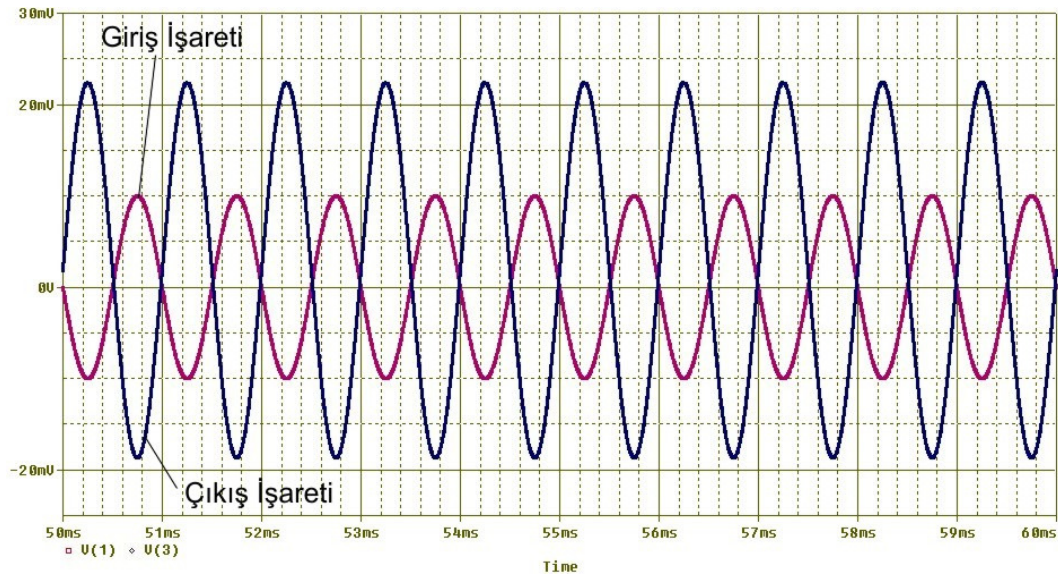
Şekil 4.19'daki eviren yükselteç alt devresini CA3080 elemanı ile şematik editörde incelersek şu sonuçları elde ederiz:



Şekil 4.20 CA3080 kullanan eviren yükselteç pspice devresi

Devrenin eleman değerleri olarak $R1=46k$ için $g_{m1}=12mS$, $R2=94k$ için $g_{m2}=6mS$ alınmış ve böylece (4.13) formülü gereğince kazanç 2 olarak belirlenmiştir. Devrenin girişine tepe değeri 10mV olan sinüs işareti uygulanmıştır. Çıkışta olmasını beklediğimiz işaret tepe değeri 20mV olan ve terslenmiş sinüs işarettir.

Devrenin sonuç eğrisi şu şekildedir:



Şekil 4.21 CA3080 kullanan eviren yükselteç devresinin pspice giriş ve çıkış eğrileri

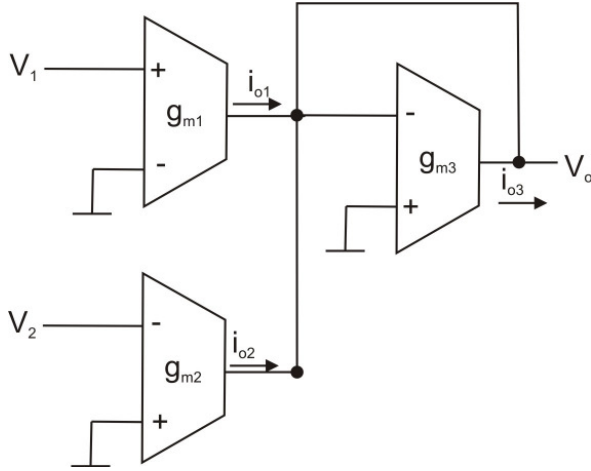
Şekil 4.21'den görüldüğü üzere çıkışta 2mV civarında istenmeyen bir DC bileşen etkisi oluşmuş ve çıkış şekli 2mV yukarı kaymıştır.

Devreyi kod yazarak LM13700 ile inceleyecek olursak şu kodları yazmalıyız:

```
OTA eviren yukseltec devresi KAZANC=2
.lib LM13700.mod
V1 1 0 sin(0 1m 1k)
vp 50 0 dc 18
vn 40 0 dc -18
rabc1 50 101 27.68k
rabc2 50 102 55.8k
xota1 101 0 0 1 2 40 0 0 50 LM13700/NS
xota2 102 0 0 2 2 40 0 0 50 LM13700/NS
* v(1)=giris v(2)=cikis
.tran 1n 60m 50m 1u uic
.probe v(1), v(2)
.end
```

4.9. Toplayıcı Alt Devresi

Şekil 4.22'deki toplayıcı devresi, girişinden verilen sinyalleri toplayarak ve kuvvetlendirerek çıkışa veren devredir. Girişten verilen sinyaller eğer OTA'nın artı girişinden verilmişse artı olarak toplanır, eksi girişinden verilmişse eksi olarak toplanır. Hangi sinyalin ne kadar kuvvetlendirileceği ise OTA'ların g_m değerleri ile ayarlanabilir [1].



Şekil 4.22 OTA' lı toplayıcı devresi

Şekil 4.22'de gösterilen devrenin matematiksel ifadesi şu şekildedir:

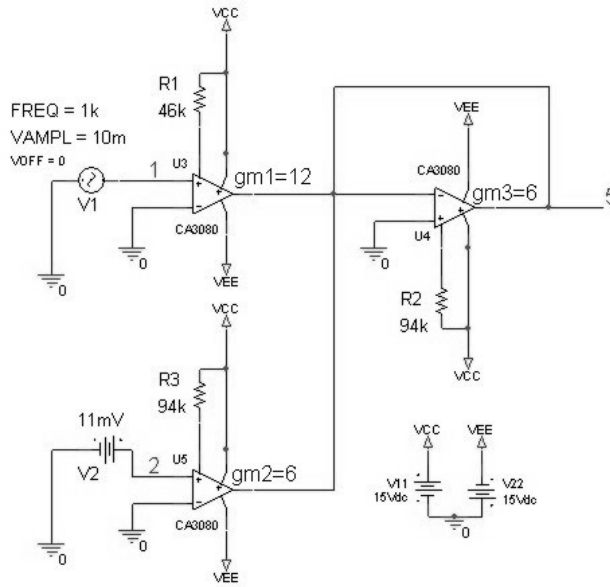
$$V_o = \frac{g_{m1}}{g_{m3}} x V_1 - \frac{g_{m2}}{g_{m3}} x V_2 \quad (4.14)$$

V_1 girişi OTA'nın + girişine uygulandığından işareti + , V_2 girişi OTA'nın - girişine uygulandığından işareti – olduğuna dikkat ediniz. Bu mantığı kullanarak ve daha çok OTA kullanarak istediğimiz kadar giriş sinyalini birbiri ile toplayabilir veya çıkarabiliriz.

4.10 CA3080 Kullanan Toplayıcı Devresinin Pspice Simülasyonu

Şekil 4.22' deki toplayıcı alt devresini CA3080 elemanı ile şematik editörde incelersek şu sonuçları elde ederiz:

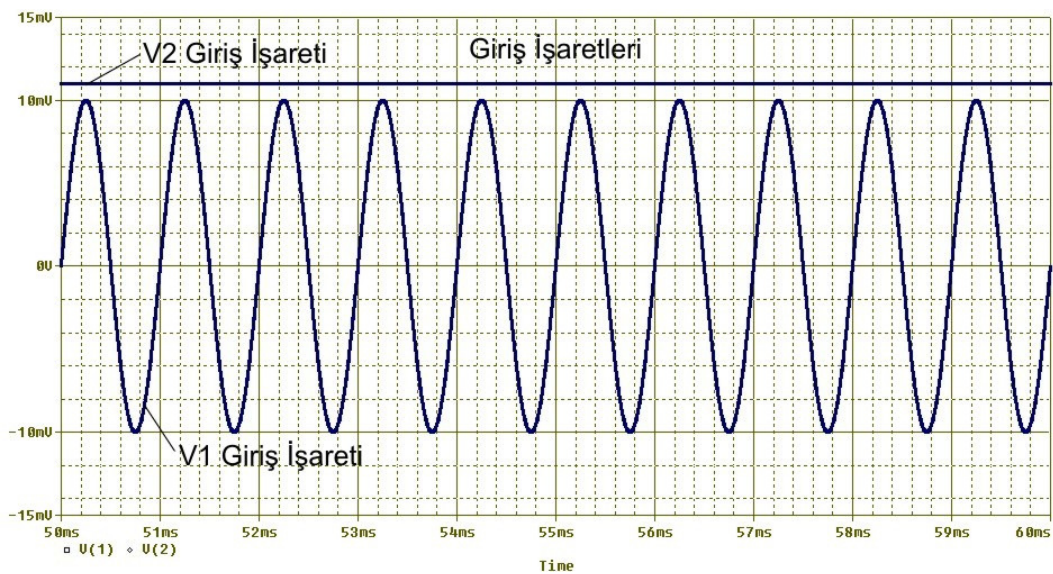
Bu devrenin girişlerinden 10mV tepe değeri olan sinüs dalga kaynağı ile 11mV değerinde olan DC kaynak uygulanmıştır. Her iki kaynakta “+” girişlerden uygulanmıştır. Devrenin g_m değerleri $g_{m1}=12mS$, $g_{m2}=6mS$ ve $g_{m3}=6mS$ seçilmiştir. Sinüs kaynağının kazancı 2, DC kaynağın kazancı 1 olarak ayarlanmıştır.



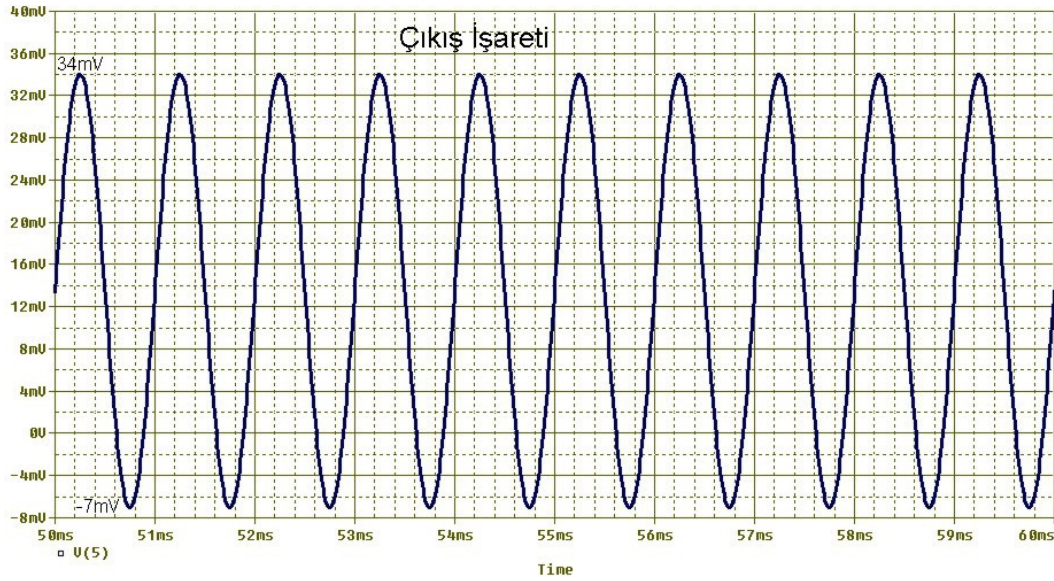
Şekil 4.23 CA3080 kullanan pspice toplayıcı devresi

Bu devrede, girişlere uygulanan tepe değeri 10mV olan sinüs işaretleri ile değeri 11mV olan DC işaret kazançları oranında artırılarak toplanacak ve çıkışa verilecektir. Çıkışta görmeyi beklediğimiz işaret 31mV ile -9 mV arasında gezinen bir sinüs işaretidir.

Devrenin sonuç eğrileri şu şekildedir:



Şekil 4.24 CA3080 kullanan toplayıcı devresinin pspice giriş eğrileri



Şekil 4.25 CA3080 kullanan toplayıcı devresinin pspice çıkış eğrisi

Şekil 4.25'den görüldüğü üzere çıkışta 2mV civarında istenmeyen bir DC bileşen etkisi oluşmuş ve çıkış şekli 2mV yukarı kaymıştır.

Devreyi kod yazarak LM13700 ile inceleyecek olursak şu kodları yazmalıyız:

OTA toplama devresi

.lib LM13700.mod

*frekans 1 kHz ayarlanmış oldu. genlik=1mV sinüzoidal dalga

V1 1 0 sin(0 1m 1k)

v2 2 0 dc 1m

vp 50 0 dc 18

vn 40 0 dc -18

* gm1=gm2=gm3=9.6 için r=70.6k Iabc=0.5mA

rabc1 50 101 70.6k

rabc2 50 102 70.6k

rabc3 50 103 70.6k

* Iabc DBias +G -G Ç +Vcc BufIn BufOut -Vcc

xota1 101 0 1 0 3 40 0 0 50 LM13700/NS

xota2 102 0 0 2 3 40 0 0 50 LM13700/NS

xota3 103 0 0 3 3 40 0 0 50 LM13700/NS

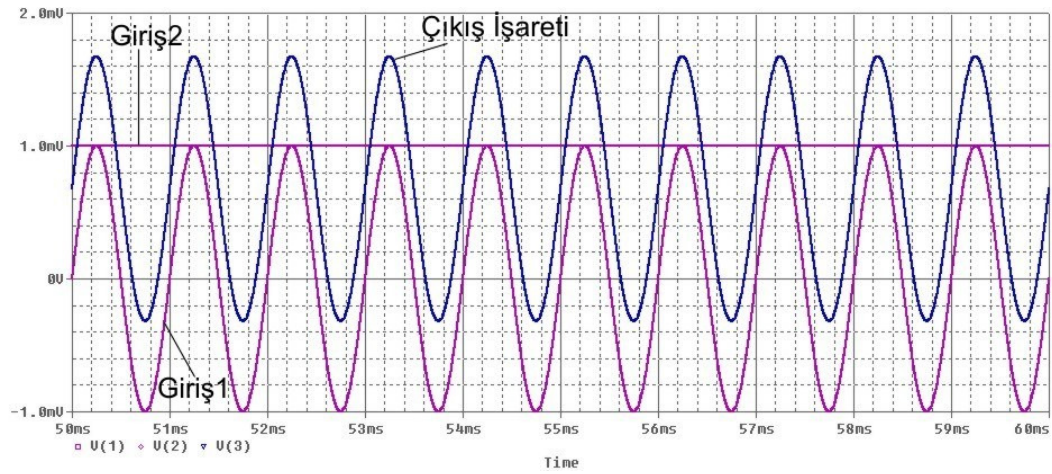
* v(1)=giris v(2)=giris v(3)=cikis

.tran 1n 60m 50m 1u uic

.probe v(1), v(2), v(3)

.end

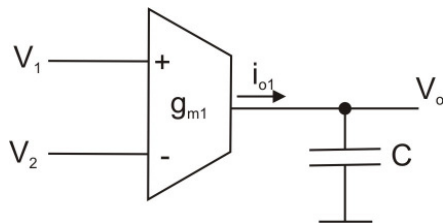
Bu devrenin sonuç eğrileri Şekil 4.26'da verilmiştir.



Şekil 4.26 CA3080 kullanan toplayıcı devresinin pspice sonuç eğrileri

4.11. İntegral Alıcı Alt Devresi

Şekil 4.27'de gösterilen devre, girişindeki sinyalin integralini alarak çıkışa veren devredir. Çıkışında yalnızca kapasite olduğundan bu devre kayıpsız integral alma devresidir [1].



Şekil 4.27 OTA'lı kayıpsız integral alıcı devresi

Şekil 4.27’de gösterilen devrenin matematiksel ifadesi şu şekildedir:

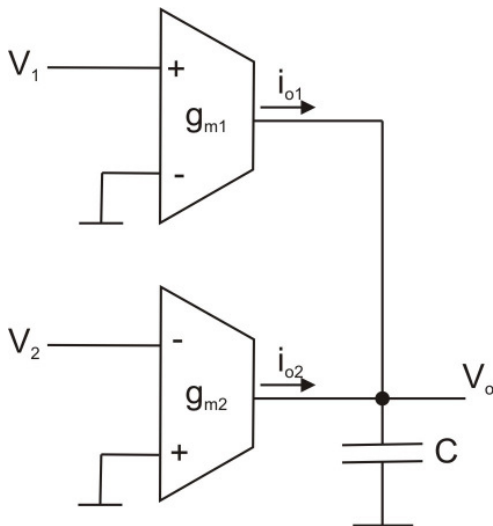
$$V_o = \frac{1}{sC} I_o = \frac{1}{C} \int I_o \quad (4.15)$$

$$I_o = g_m (V_1 - V_2) \quad (4.16)$$

$$V_o = \frac{g_m}{sC} (V_1 - V_2) = \frac{g_m}{C} \int (V_1 - V_2) \quad (4.17)$$

Şekil 4.27’de gösterilen devrede V_1 girişini veya V_2 girişini toprağa bağladığımızda tek girişli bir integral alma devresi elde etmiş oluruz. V_1 ’i giriş olarak kullanıp V_2 ’yi toprağa bağladığımızda tek girişli ve evirmeyen bir integral alıcı elde ederiz. Ters olarak V_2 ’yi giriş olarak kullanıp V_1 ’i toprağa bağladığımızda tek girişli ve eviren bir integral alıcı elde ederiz.

Ayrıca toplayıcı ve integral alıcı devresini tek bir devre içinde Şekil 4.28’de olduğu gibi elde edebiliriz. Eğer farklı çarpanlar istenirse, herbiri için ilave bir OTA’ya ihtiyaç duyulur.



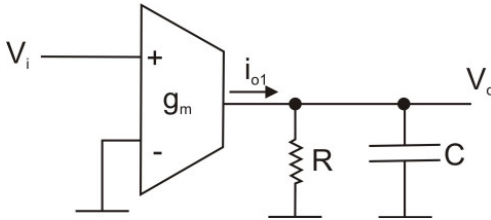
Şekil 4.28 OTA’lı kayıpsız integral alıcı ve toplayıcı devresi

Şekil 4.28’de gösterilen devrenin matematiksel ifadesi şu şekildedir:

$$V_o = \frac{1}{s} \left(\frac{g_{m1}}{C} V_1 - \frac{g_{m2}}{C} V_2 \right) \quad (4.18)$$

Kayıpsız integratör devresi yerine, çıkışa paralel direnç bağlanarak elde edilen kayıplı integratör devresi ile daha kolay sonuç elde edilmiştir.

Kayıplı integratör devresi Şekil 4.29’da verilmiştir.



Şekil 4.29 OTA’lı kayıplı integral alıcı devresi

Şekil 4.29’da gösterilen devrenin matematiksel ifadesi şu şekildedir:

$$\frac{V_o}{V_i} = \frac{g_m \cdot R}{s \cdot R \cdot C + 1} \quad (4.19)$$

Kayıpsız integral alıcı devresinde çıkış işaretinin genliğinin giriş işaretinin genliğine oranı g_m/C formülü ile hesaplanabilir. Yani integratör devresinin kazancı g_m ve C değerleri ile ayarlanabilir.

Kayıplı integral alıcı devresinin kazancı ise (4.19) formülünün genliğidir. Yani kayıplı integral alıcı devrenin kazancı;

$$\left| \frac{V_o}{V_i} \right| = \left| \frac{g_m \cdot R}{j \cdot \omega \cdot R \cdot C + 1} \right| = \frac{|g_m \cdot R|}{|j \cdot \omega \cdot R \cdot C + 1|} \quad (4.20)$$

formülü ile hesaplanabilir. (4.20) formülünde s yerine jw değerinin yazıldığına ve integratör devresinin kazancının gm, R ve C değerleri ile birlikte w değerine yani frekansa bağlı olduğuna dikkat ediniz.

Örneğin $g_m=19.2\text{mS}$ ($I_{ABC}=1\text{mA}$), $R=100\text{ ohm}$, $C=2.6\mu\text{F}$ değerlerine sahip ve girişinde $f=1\text{kHz}$ frekansa sahip kare dalga sinyal olan kayıplı integratör devresinin kazancını;

$$w=2.\pi.f =6.28k \quad (4.21)$$

$$Kazanç = \left| \frac{19.2m \times 100}{j \times 6.28k \times 100 \times 2.6\mu + 1} \right| \quad (4.22)$$

$$Kazanç = \left| \frac{1.92}{1 + j1.63} \right| = \left| \frac{1.92 - j31.14}{3.66} \right| = |0.52 - j0.86| = 1 \quad (4.23)$$

şeklinde hesaplayabiliriz.

Aynı sonuç

$$Kazanç = \frac{|1.92|}{|1 + j1.63|} = \frac{1.92}{1.91} = 1 \quad (4.24)$$

şeklinde de hesaplanabilir.

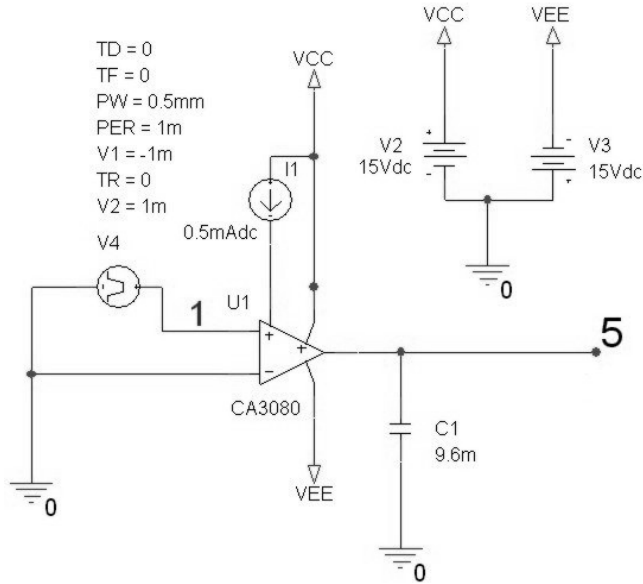
4.12 CA3080 Kullanan Kayıpsız İntegral Alıcının Pspice Simülasyonu

Şekil 4.27' deki kayıpsız integral alıcı alt devresini CA3080 elemanı ile şematik editörde incelersek şu sonuçları elde ederiz:

Kayıpsız integratör devresinin CA3080 veya LM13700 ile pspice ortamında simülasyonu yapıldığında istenilen çıkış değerleri elde edilememiştir. Bunun sebebi

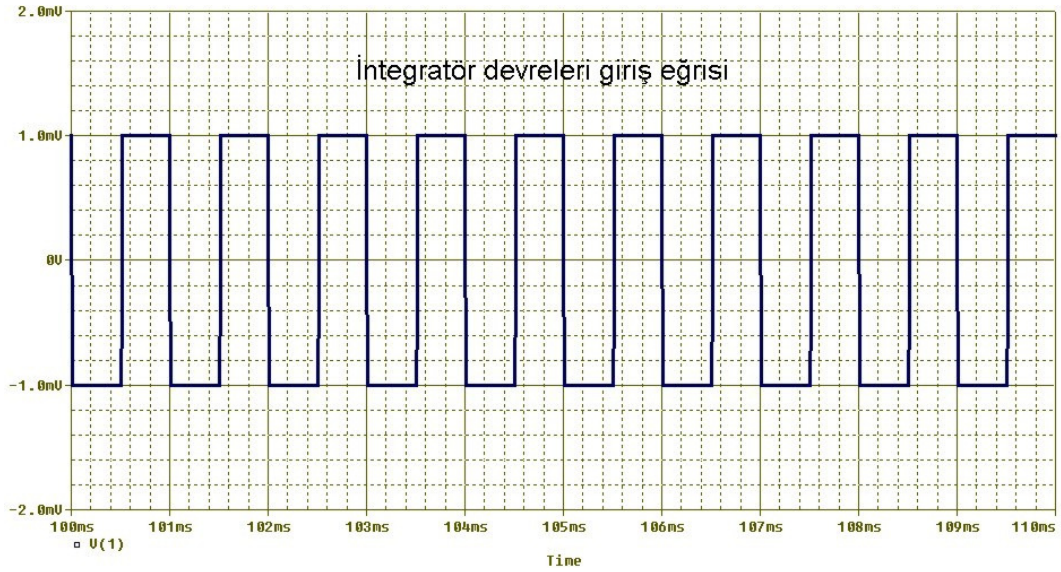
OTA'ların idealin dışında davranmalarından kaynaklanmaktadır. g_m değeri frekansa bağlı bir değerdir.

Örneğin Şekil 4.27'de verilen devreyi CA3080 ile pspice ortamında gerçekleyecek olursak Şekil 4.30 elde edilir. Bu devrede giriş işareti olarak genliği 1mV ile -1mV arasında değişen 1kHz frekansa sahip kare dalga kullanılmış (Şekil 4.31) ve g_m/C oranının 1 olabilmesi için $g_m = 9.6mS$ ve $C=9.6mF$ olarak alınmıştır. OTA'nın g_m değeri I_{DC} akım kaynağı yardımıyla 0.5mA verilerek elde edilmiştir. Kondansatörün başlangıç değeri sıfır alınmıştır.

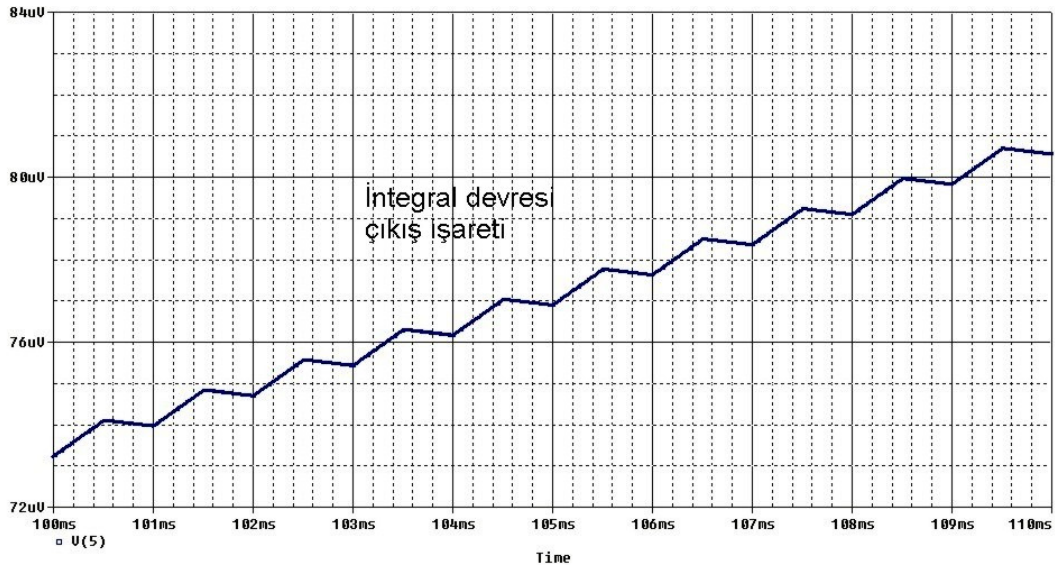


Şekil 4.30 CA3080 kullanan kayıpsız integral alıcı pspice devresi

Bu devrenin çıkış eğrisi Şekil 4.32'de verilmiştir. Devrenin girişine kare dalga uygulandığına göre çıkışta görmeyi beklediğimiz işaret kare dalga işaretin integrali olan üçgen dalga işaretidir.



Şekil 4.31 CA3080 kullanan integral alıcı devrelerinin psipice giriş eğrisi



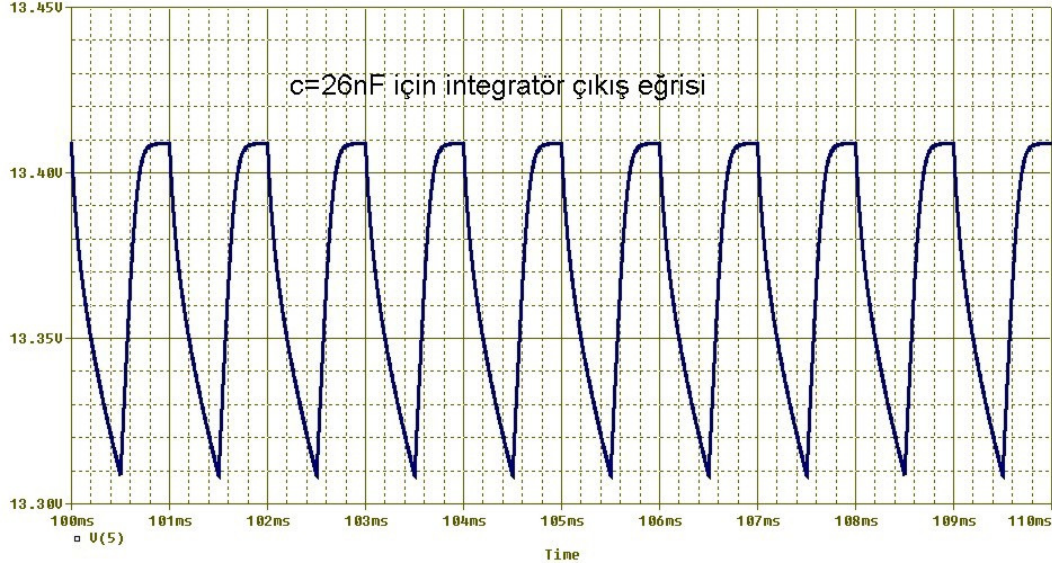
Şekil 4.32 CA3080 kullanan kayıpsız integral alıcı devresinin psipice sonuç eğrisi

Şekil 4.32'deki sonuç eğrisinden görüldüğü gibi çıkış sinyali üçgen dalgaya benzemekle birlikte devamlı artmaktadır ve kazanç 1'den küçüktür.

Sinyalin devamlı olarak yükselmesi kondansatör değerinin çok büyük olmasından kaynaklanmaktadır. Eğer kondansatör değeri yeteri kadar küçültülürse çıkış eğrisinin devamlı yükselen olması düzeltilebilmektedir. Bununla birlikte kondansatör değeri

küçültülmeye devam edilince integral alma işlemini yapmamaya başlamakta ve belirli bir değerden sonra çıkış eğrisi giriş eğrisi ile aynı olmaktadır.

Şekil 4.30'daki devrede $C=26\text{nF}$ alındığında çıkış işaretinin yükselen olması sorunu giderilmektedir. $C=26\text{nF}$ için elde edilen pspice eğrisi Şekil 4.33'de verilmiştir.



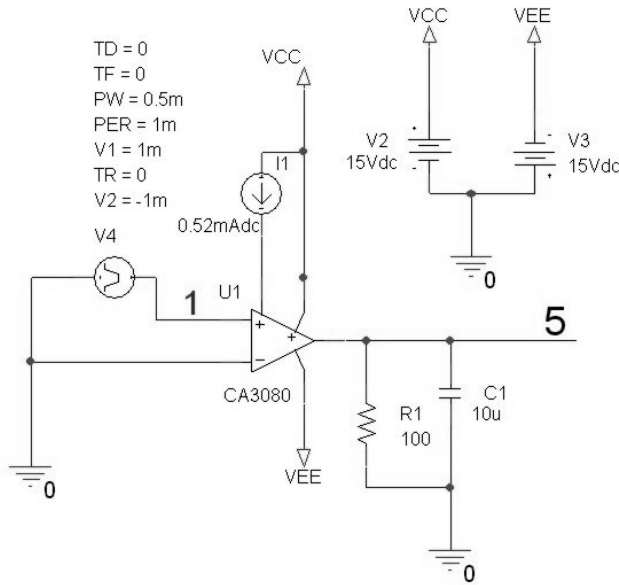
Şekil 4.33 CA3080 kullanan integral alıcı devresinin $C=26\text{ nF}$ için pspice sonuç eğrisi

Sonuç eğrisinden görüldüğü gibi çıkış eğrisinin devamlı yükselen olması sorunu giderilmiş fakat çıkış işareti tam istenilen üçgen dalga şeklinde değildir. Kondansatör değerinin artırılması daha çok üçgen dalgaya yaklaşmayı sağlamaktadır.

4.13 CA3080 Kullanan Kayıplı İntegral Alıcının Pspice Simülasyonu

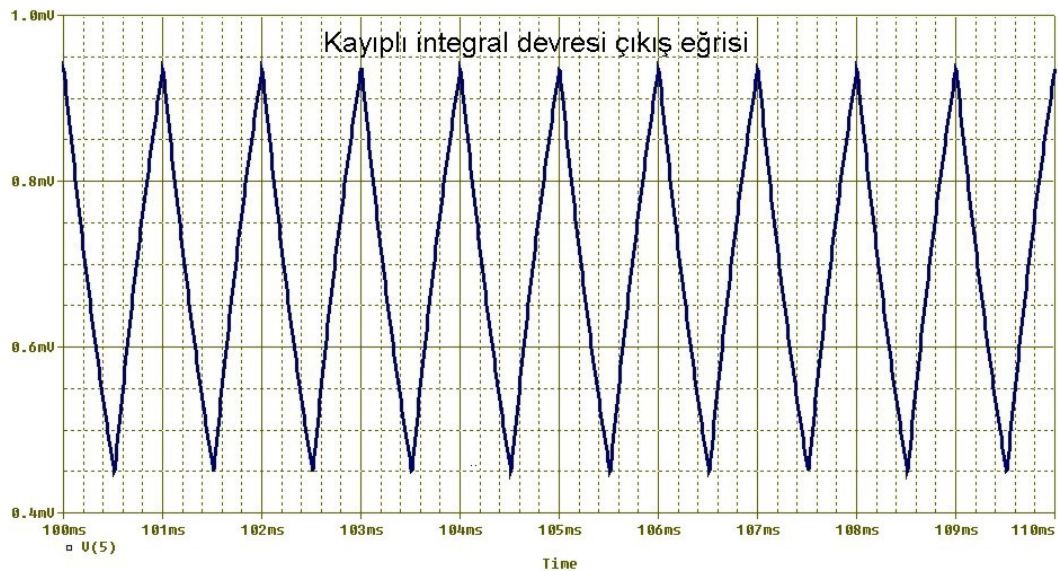
Şekil 4.29'daki kayıplı integral alıcı alt devresini CA3080 elemanı ile şematik editörde incelersek şu sonuçları elde ederiz:

Şekil 4.29'daki kayıplı integral alıcı devresini pspice ortamında kurduğumuzda Şekil 4.34 devresi elde edilir.



Şekil 4.34 Kazancı 0.25 olan CA3080 kullanan kayıplı integral alıcı pspice devresi

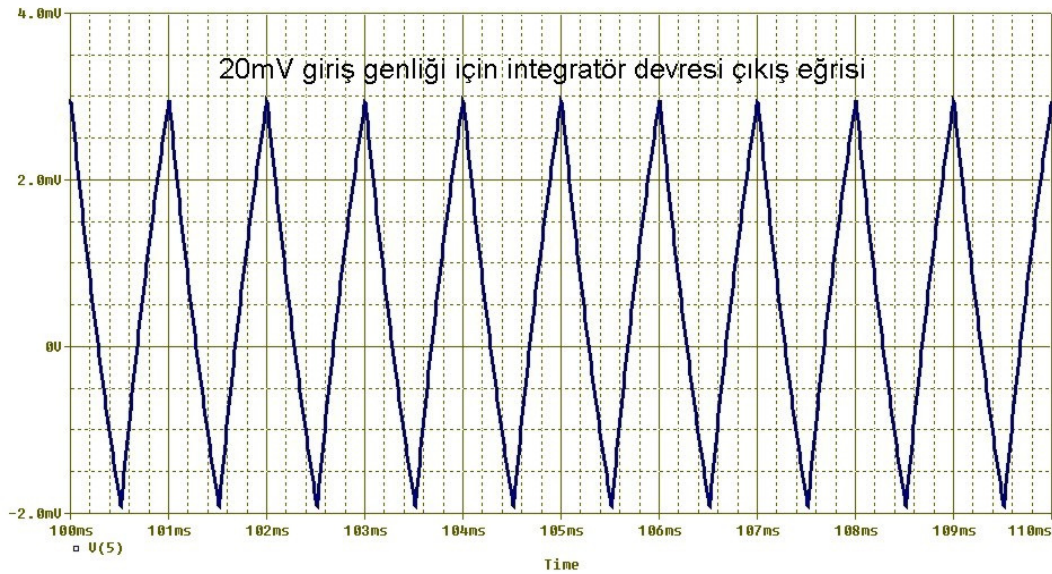
Bu devrede $R=100$ ohm ve $C=10$ uF alınmıştır. OTA'nın g_m değeri $10mS$ olacak şekilde ayarlanmıştır. Devrenin girişine $1mV$ ile $-1mV$ arasında değişen $1kHz$ frekansa sahip kare dalga verilmiştir (Şekil 4.31). Bu kare dalganın integrali olan üçgen dalga çıkış eğrisi Şekil 4.35'te verilmiştir.



Şekil 4.35 Giriş işaretini genliği $2mV$ olan kayıplı integral alıcı devresinin pspice sonuç eğrisi

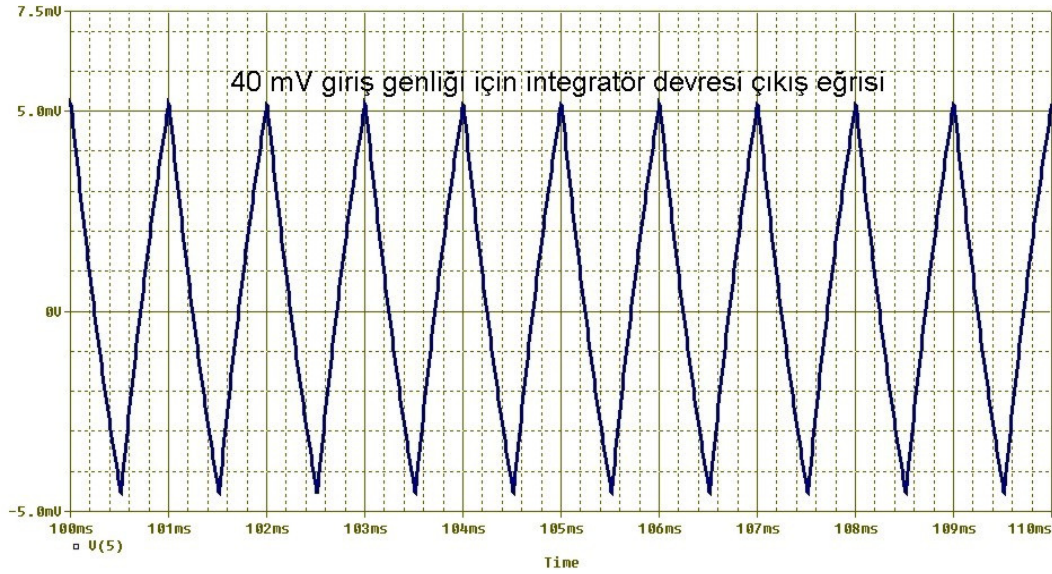
Çıkış eğrisi 0.45mV ile 0.95mV arasında değişmektedir. Çıkış işaretinin genliği 0.5 mV tur. Giriş sinyalinin genliği 2mV idi. Eğer devreye ait değerleri (4.20) formülünde yerine koyarsak kazanç=0.16 olarak bulunur. Giriş ve çıkış işaret değerlerine baktığımızda kazancın 0.25 olduğu görülmektedir. Bu devrenin girişine +1mV ve -1mV değerinde bir kare dalga uygulanmasına, yani hem + alternansta hem – alternansta giriş işareti olmasına rağmen çıkış işareti yalnızca + alternansta meydana gelmiştir. Yani çıkışta olmaması gereken DC bileşen etkisi sorunu bulunmaktadır.

Giriş sinyalinin genliğini 20 mV düzeyine çıkardığımızda Şekil 4.36’da görüldüğü gibi çıkış işareti -2 mV ile +3 mV arasında değişmektedir ve genliği 5 mV düzeyindedir. Şekil 4.35’e göre DC bileşen etkisi iyileştirilmiş olmasına rağmen hala daha 1mV düzeyinde olmaması gereken bir DC bileşen etkisi devam etmektedir.



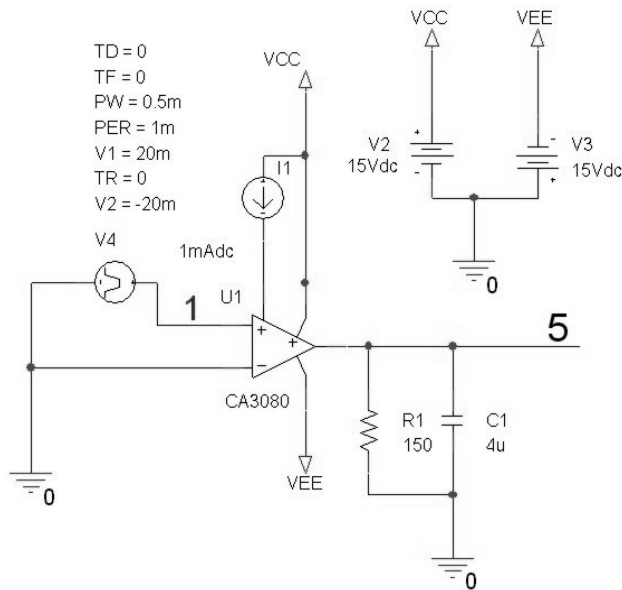
Şekil 4.36 Giriş işareti genliği 20mV olan kayıplı integral alıcı devresinin pspice sonuç eğrisi

Çıkış sinyalindeki DC bileşen etkisini en aza indirmek için giriş işaretinin genliğini +20mV -20mV şeklinde 40 mV düzeyine çıkardığımızda Şekil 4.37 elde edilir. Burada da yine kazanç 0.25 değerindedir ve çıkış sinyali -4.9mV ila +5.1 mV değerleri arasındadır. Buradaki olmaması gereken DC bileşen etkisi 0.1mV düzeyindedir.



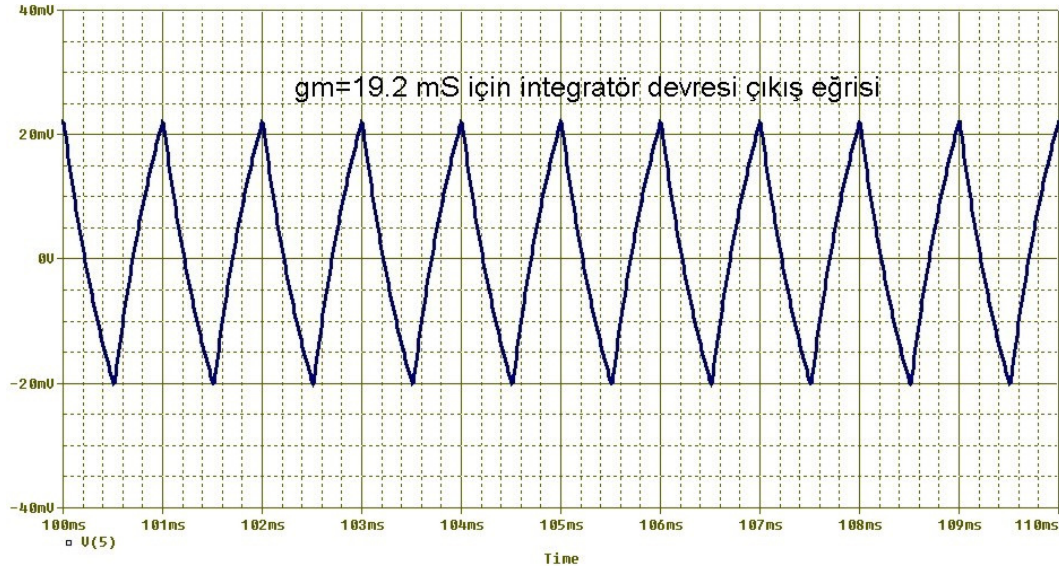
Şekil 4.37 Giriş işaretini genliği 40mV olan kayıplı integral alıcı devresinin pspice sonuç eğrisi

Kayıplı integral alıcı devresi matematiksel formülünden de anlaşılacağı üzere kazancı artırmanın en iyi yolu g_m değerini artırmaktır. Eleman değerleri $g_m=19.2 \text{ mS}$ ($I_{ABC}=1\text{mA}$), $R=150 \text{ ohm}$, $C=4\mu\text{F}$ olan devre Şekil 4.38’de verilmiştir ve giriş sinyali olarak genliği +20 mV ile -20mV arasında değişen frekansı 1kHz olan kare dalga uygulanmıştır.



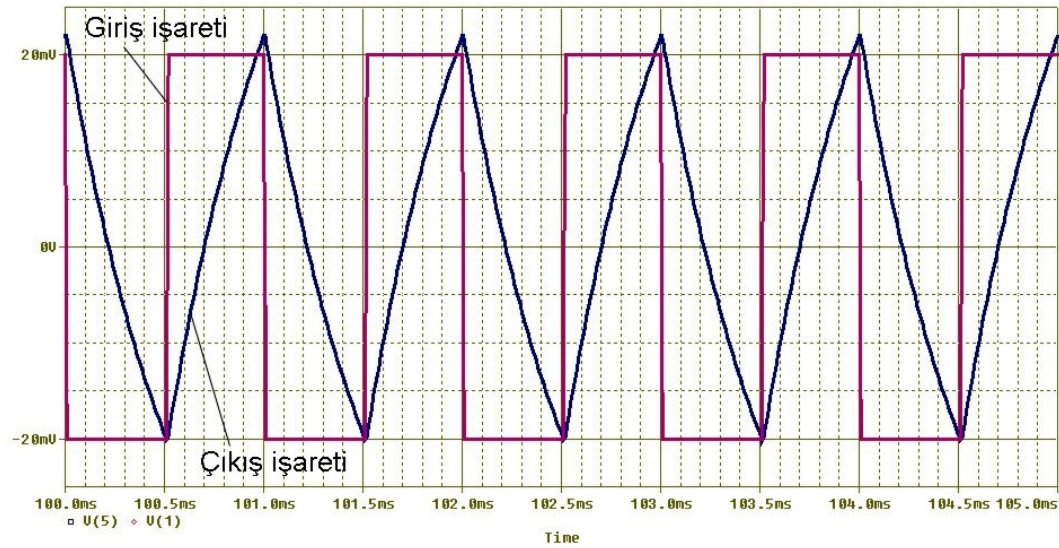
Şekil 4.38 Kazancı 1 olan CA3080 ile kayıplı integral alıcı pspice devresi

Şekil 4.38'deki devrenin eleman değerlerini (4.20) formülünde yazdığımızda kazanç=0.74 olarak bulunur.



Şekil 4.39 Kazancı 1 olan kayıplı integral alıcı devresi pspice sonuç eğrisi

Şekil 4.40'da devrenin çıkış sinyali, giriş sinyali ile birlikte verilmiştir.



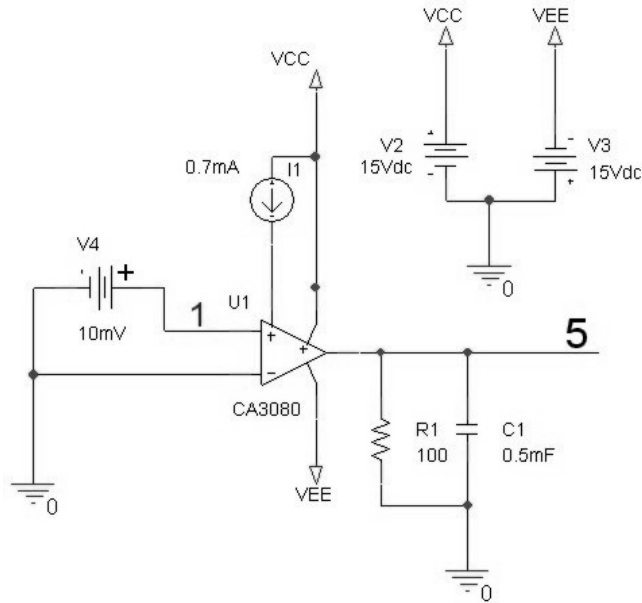
Şekil 4.40 Kayıplı integral alıcı devresi pspice sonuç eğrileri-5

Sonuç eğrisinden görüldüğü gibi devre ideale yakın değerlerde çalışmaktadır. Şekil 4.40'a baktığımızda devrenin kazancı 1 olarak görünmektedir.

Gerek Şekil 4.34 devresinde ve gerekse Şekil 4.38 devresinde eleman değerlerine bakılıp (4.20) formülünde yerine konularak elde edilen kazanç sonuç değerleri ile sonuç grafiklerine bakılarak elde edilen kazanç değerleri farklılık göstermektedir. Sonuç grafiklerinden elde edilen kazanç değeri, formül ile hesaplanan kazanç değerinden daha büyük çıkmaktadır. (4.20) formülünde $f=1\text{kHz}$ yerine $f=700\text{ Hz}$ alındığında ise formülle hesaplanan kazanç, sonuç grafiklerinden elde edilen kazanç değeriyle uyumluluk göstermektedir.

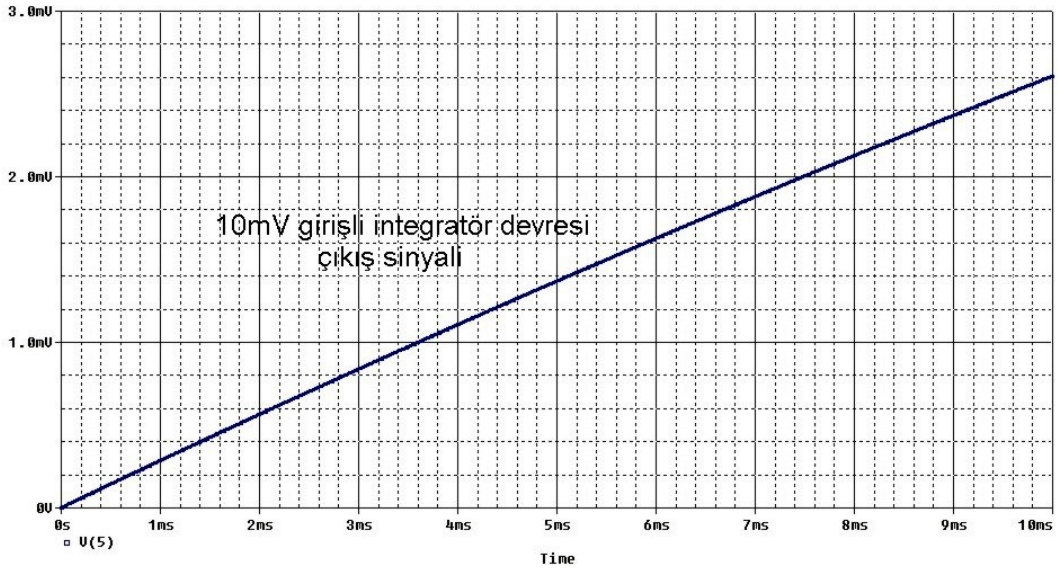
Girişine kare dalga yerine sabit 10mV ve ya -10 mV değerinde sinyaller uygulanan integratör devresi incelenmiş ve şu sonuçlar elde edilmiştir:

Girişe $+10\text{ mV}$ verilerek elde edilen devre Şekil 4.41’de verilmiştir.



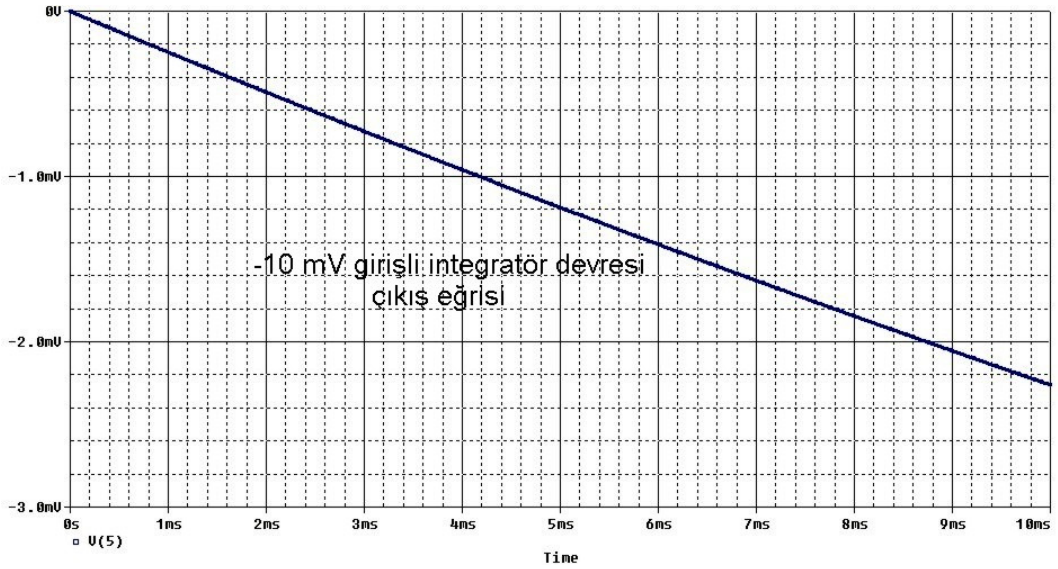
Şekil 4.41 Girişe 10mV sabit değer verilen integratör devresi

Devre değerleri olarak $I_{ABC}=0.7\text{mA}$, $R=100\text{ ohm}$, $C=0.5\text{mF}$ değerleri kullanılmış ve sonuç olarak Şekil 4.42 elde edilmiştir.



Şekil 4.42 10mV girişli integratör devresi pspice çıkış eğrisi

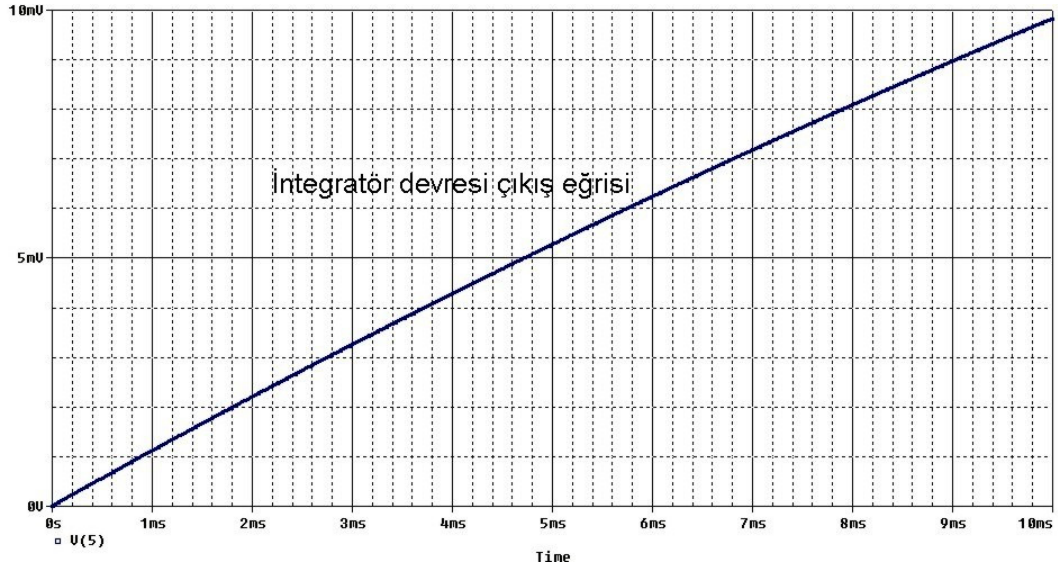
Aynı devrede girişi -10mV yaptığımızda Şekil 4.43 elde edilmiştir.



Şekil 4.43 -10mV girişli integratör devresi pspice çıkış eğrisi

Çıkış eğrisinin eğimini kondansatör değeri ve g_m ile ayarlayabiliriz. Eğer kondansatör değerini küçültür, g_m değerini artırırsak eğim artacaktır.

Devre deęerleri olarak $I_{ABC}=1\text{mA}$, $R=200\ \text{ohm}$, $C=0.17\text{mF}$ deęerleri kullanılmıř ve sonu olarak řekil 4.44 elde edilmiřtir.

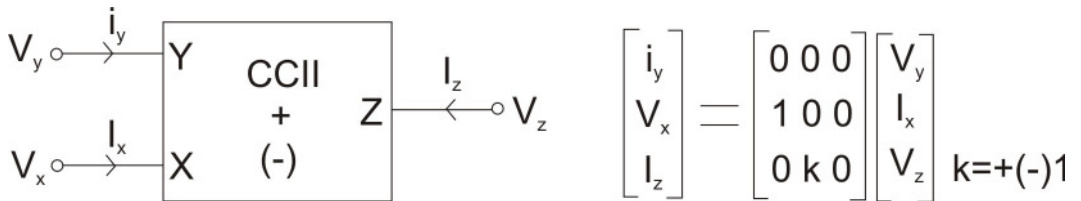


řekil 4.44 Eęimi artırılmıř integratör devresi pspice ıkıř eęrisi

BÖLÜM 5. CCII ile KURULMUŞ TEMEL DEVRELER

Akım taşıyıcı elemanı ilk bulunduğu zamanlarda diğer aktif elemanlara göre avantajları tam olarak bilinmediğinden bu eleman ile ilgili uygulamalar son yıllarda hız kazanmıştır. Akım taşıyıcıların en belirgin özelliği opamp'lara göre daha yüksek bir gerilim kazancına ve daha büyük band genişliğine sahip olmalarıdır. Tasarımcılar, bütün opamp uygulamalarının akım taşıyıcılar ile yapılabildiğini göstermiştir. Akım taşıyıcılar zaman içerisinde geliştirilmiş ve 2. kuşak akım taşıyıcılar CCII'ler, üçüncü kuşak akım taşıyıcılar CCIII'ler elde edilmiştir. Akım taşıyıcılar yüksek band genişlikleri ve geliştirilmiş akım sürme kabiliyetlerinden dolayı OTA'lara alternatif oluşturmuşlardır. Bu aktif elemanlar gerilim ve akım kaynaklarının her ikisi tarafından da sürülebilme özelliğine sahiptirler. Şekil 5.1'de akım taşıyıcı sembolleri görülmektedir.

Akım taşıyıcılar, kontrollü kaynaklar, aktif filtreler, empedans çeviricileri, jirator, gerilim yükselteci, fark alıcı, integral alıcı ve toplayıcı gibi değişik analog işlem elemanları gerçeklemederinde opamp'lara karşı başarılı bir alternatif olmuştur.



Şekil 5.1 Akım taşıyıcı sembolü ve tanım denklemleri

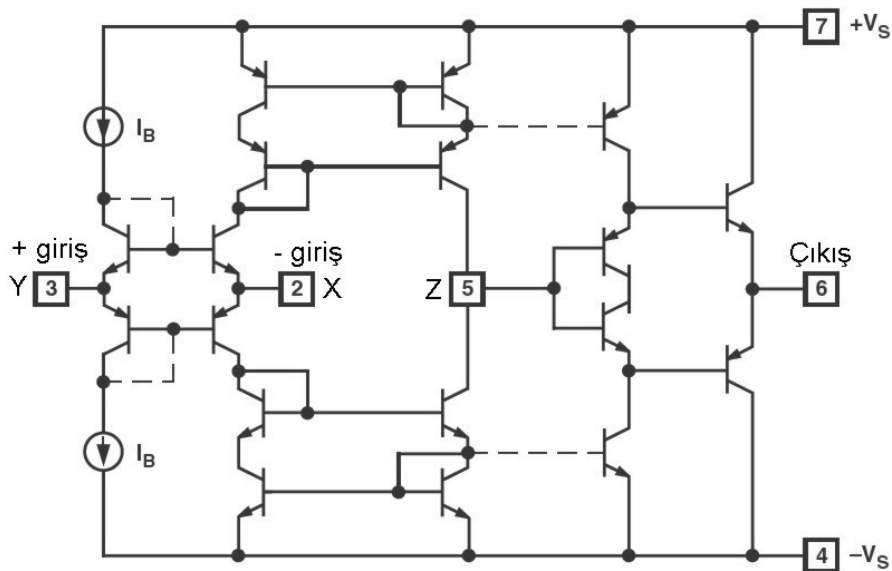
Tanım denklemlerinde k ifadesinin +1 veya -1 olduğu gösterilmiştir. Bu akım taşıyıcının tipini ifade eder. Eğer +1 ise pozitif akım taşıyıcı, -1 ise negatif akım taşıyıcı olduğu anlamına gelir. Bu tezde pozitif tip akım taşıyıcı olan AD844 elemanı kullanılacaktır. Tanım denklemlerinden de anlaşılacağı gibi Y girişinden akım

akmamaktadır. Birinci kuşak akım taşıyıcılarda Y ucundanda akım akmaktaydı. Aynı zamanda V_x geriliminin V_y gerilmine eşit olduğu görülmektedir. Çıkış akımı I_z ise I_x akımına eşit olmaktadır. I_y giriş akımı sıfır olduğundan, Y terminali sonsuz giriş empedansı gibi davranır. Bu özellik sayesinde akım taşıyıcılar ardışık olarak bağlanabilirler.

Akım taşıyıcıları opamplardan üstün kılan özellik, akım taşıyıcılı gerilim kuvvetlendiricilerinde kazancın band genişliğinden bağımsız olmasıdır. Bunun anlamı akım taşıyıcıların uygulamada daha geniş band genişliğine ve daha yüksek gerilim kazancına sahip olmalarıdır.

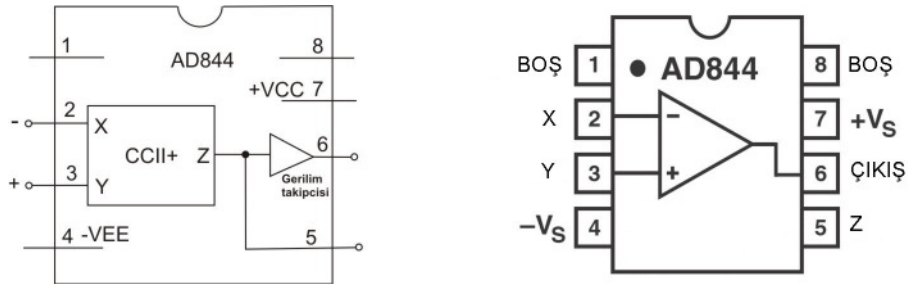
Akım taşıyıcıların OTA'lara göre üstünlüğü, OTA'ların küçük band genişliği ve çıkış akımının sürme yeteneğinin az olması sebebiyle çalışma performanslarının kısıtlı olmasından kaynaklanmaktadır. Akım taşıyıcılar OTA'lara göre daha yüksek band genişliğine ve en önemlisi geliştirilmiş çıkış sürme yeteneğine sahip olmalarıdır.

Tezdeki çalışmalarımızda kullanacağımız AD844 entegresi devre şeması Şekil 5.2'de verilmiştir.



Şekil 5.2 AD844 entegresi devre şeması.

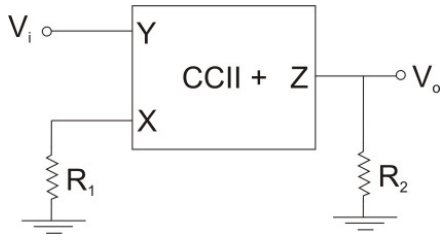
Biz bu tez çalışmasında AD844 elamanını kullanılmıştır. Bu eleman CCII+ tipinde bir elemandır. CCII- tipinde akım taşıyıcı 2 adet CCII+ kullanılarak elde edilebilir. CCII+ tipinde Y girişi evirmeyen giriş, X girişi eviren giriş gibi düşünülmeli, CCII- tipinde ise bunun tam tersi olarak X girişi evirmeyen giriş, Y girişi eviren giriş gibi düşünülmelidir. AD844 entegresinin içinde tümleşik olarak CCII'nin çıkışına bağlı gerilim takipçisi bulunmaktadır. Entegrenin 3 nolu ucu evirmeyen giriş olan Y girişi, 2 nolu ucu eviren giriş olan X girişi ve 5 nolu ucu Z çıkışıdır. Entegrenin beslemesi sırayla 7 ve 4 nolu uçlardan +15 V ve -15 V şeklinde yapılabilir. 6 nolu çıkış ise gerilim takipçi çıkışıdır. Bu uç ard arda bağlamada elemanın diğer elemana bağlanmasında kullanılacaktır. Eğer bu uç, devrenin çıkış ucu ise RL yük direnci bağlanarak bu uçtan ölçüm yapılacaktır.



Şekil 5.3 AD844 entegresi bacak bağlantıları

5.1. Evirmeyen Yükselteç Alt Devresi

Şekil 5.4 ve Şekil 5.5'te verilen bu devreler girişindeki sinyali evirmeden kuvvetlendirerek çıkışa verir [1].

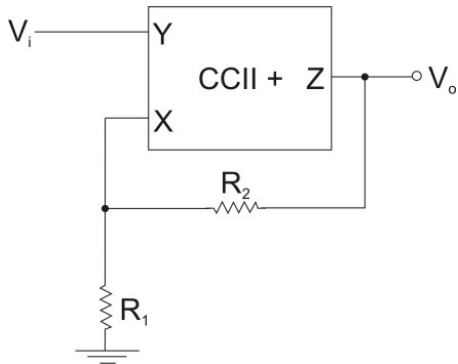


Şekil 5.4 Akım taşıyıcılı evirmeyen yükselteç devresi

Şekil 5.4'deki bu devrenin matematiksel ifadesi şu şekildedir:

$$V_o = \frac{R_2}{R_1} V_i \quad (5.1)$$

Aynı devreyi geri besleme elemanı kullanarak da yapabiliriz.



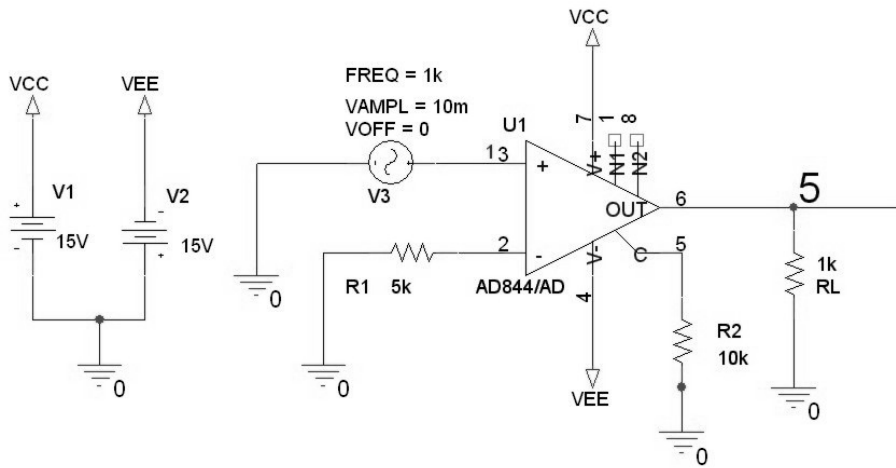
Şekil 5.5 Akım taşıyıcılı geri beslemeli evirmeyen yükselteç devresi

Şekil 5.5'deki bu devrenin matematiksel ifadesi şu şekildedir:

$$V_o = \left(1 + \frac{R_2}{2.R_1}\right).V_i \quad (5.2)$$

5.2. AD844 Kullanan Evirmeyen Yükseltecin Pspice Simülasyonu

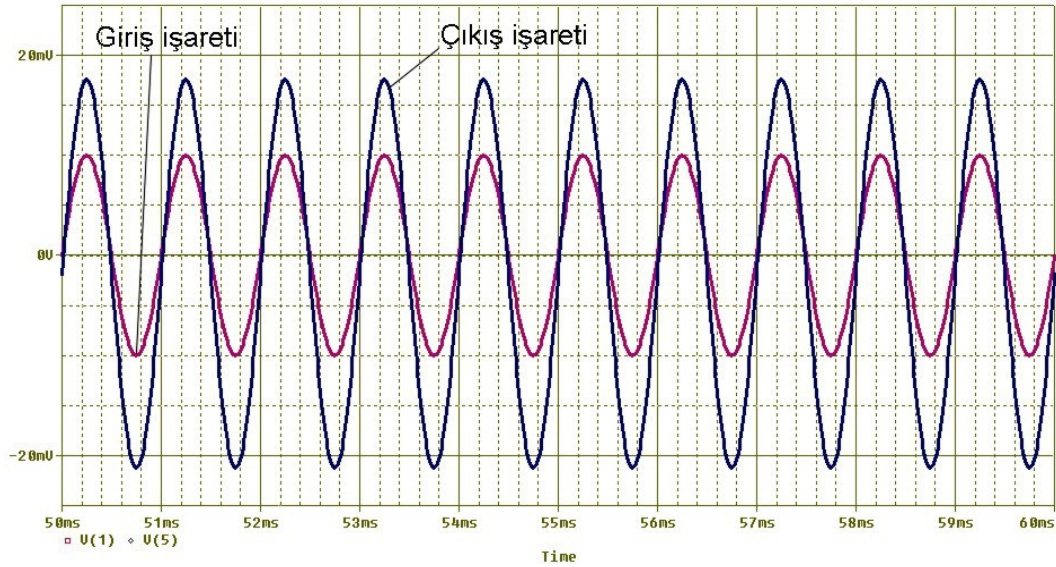
Şekil 5.4'te gösterilen devreyi pspice ortamında AD844 kullanarak $R1=5k$, $R2=10k$ değerleri ile kurduğumuzda kazancı 2 olan bir evrimeyen yükselteç devresi elde ederiz. Bu devre şeması Şekil 5.6'da verilmiştir. Devrenin çıkışında yük direnci olarak $RL=1k$ kullanılmıştır ve bu direnç gerilim takipçi çıkışına bağlanmıştır.



Şekil 5.6 AD844 ile kurulmuş evirmeyen yükselteç pspice devre şeması

Devrenin girişine genliği 10mV, frekansı 1kHz olan sinüzoidal işaret uygulanmış ve sonuç olarak çıkışta bu işaretin genliği 2 kat artmış şekilde elde edilmeye çalışılmıştır.

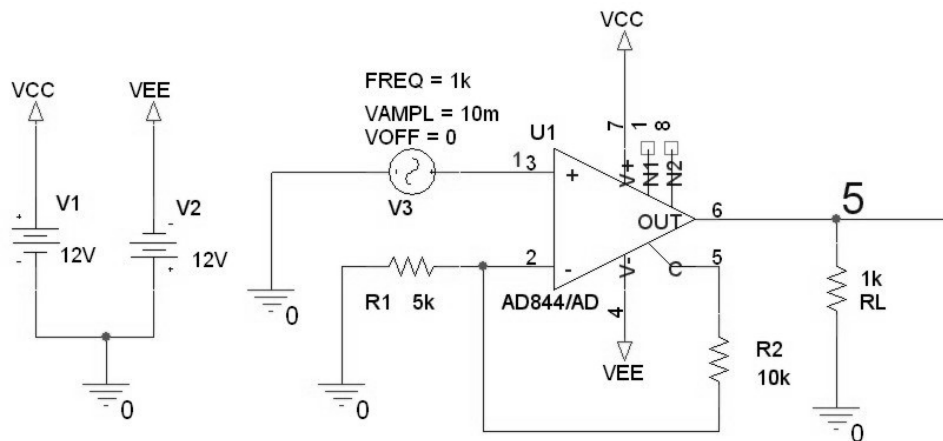
Şekil 5.6'daki devrenin sonuç eğrileri Şekil 5.7'de verilmiştir.



Şekil 5.7 AD844 kullanan evirmeyen yükselteç devresinin pspice sonuç eğrileri

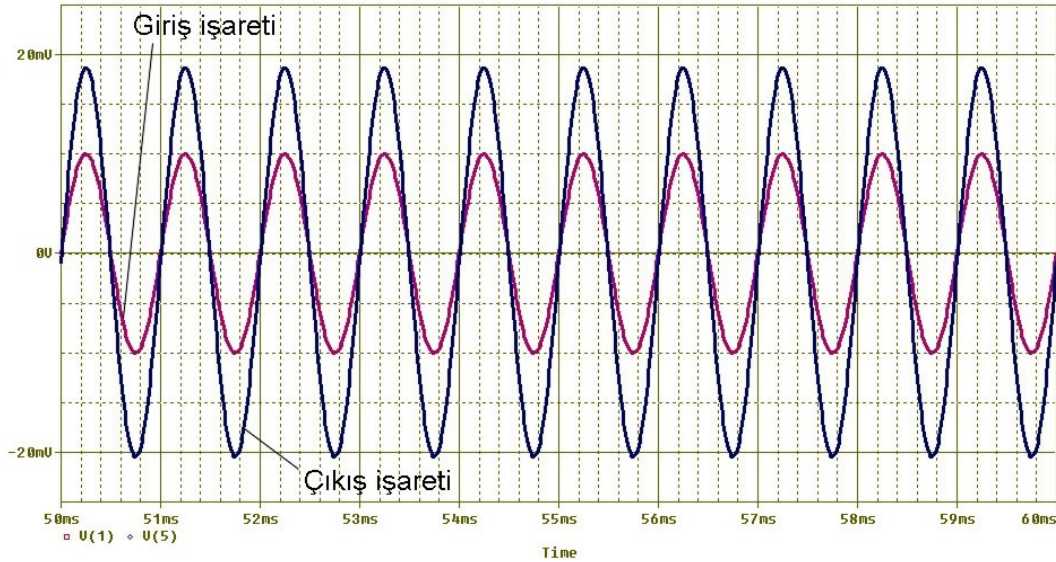
Sonuç olarak çıkış işaretinin, giriş işaretinin 2 katı olduğu, faz farkı olmadığı fakat çıkış işaretinin bir miktar aşağı kaydığı görülmüştür.

Şekil 5.5'te gösterilen devreyi pspice ortamında AD844 kullanarak $R1=5k$, $R2=10k$ değerleri ile kurduğumuzda kazancı 2 olan bir evrimeyen yükselteç devresi elde ederiz. Bu devre şeması Şekil 5.8'de verilmiştir. Devrenin çıkışında yük direnci olarak $RL=1k$ kullanılmıştır ve bu direnç gerilim takipçi çıkışına bağlanmıştır.



Şekil 5.8 AD844 ile kurulmuş geri beslemeli evirmeyen yükselteç pspice devre şeması

Devrenin girişine genliği 10mV, frekansı 1kHz olan sinüzoidal işaret uygulanmış ve sonuç olarak çıkışta bu işaretin genliği 2 kat artmış şekilde elde edilmeye çalışılmıştır.

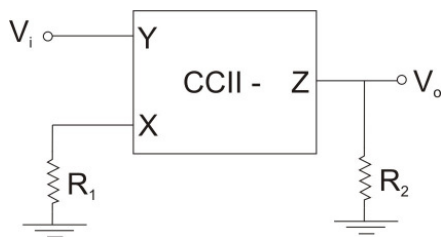


Şekil 5.9 AD844 kullanan geri beslemeli evirmeyen yükselteç devresinin pspice sonuç eğrileri

Sonuç olarak çıkış işaretinin, giriş işaretinin 2 katı olduğu, faz farkı olmadığı fakat çıkış işaretinin bir miktar aşağı kaydığı görülmüştür.

5.3. Eviren Yükselteç Alt Devresi

Şekil 5.10 ve Şekil 5.11’de verilen bu devreler girişindeki sinyali evirip kuvvetlendirerek çıkışa verir [1].

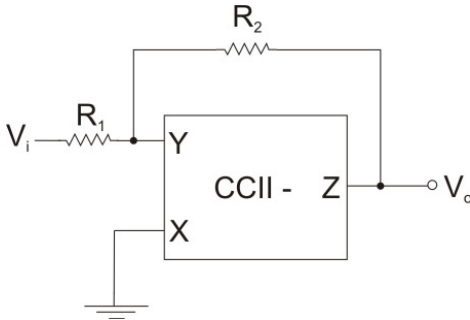


Şekil 5.10 Akım taşıyıcılı eviren yükselteç devresi

Şekil 5.10'daki bu devrenin matematiksel ifadesi şu şekildedir:

$$V_o = -\frac{R_2}{R_1}V_i \quad (5.3)$$

Aynı devreyi geri besleme elemanı ilede yapabiliriz.

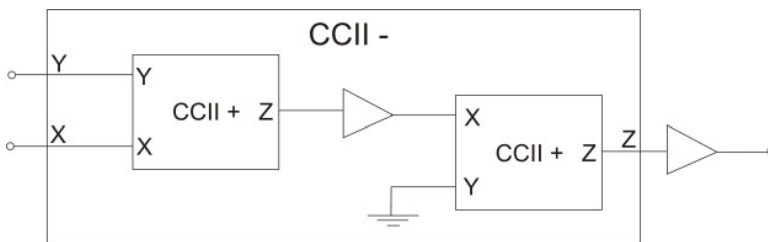


Şekil 5.11 Akım taşıyıcılı geri beslemeli eviren yükselteç devresi

Şekil 5.11'deki bu devrenin matematiksel ifadesi şu şekildedir:

$$V_o = -\frac{R_2}{R_1}V_i \quad (5.4)$$

Dikkat edilirse buradaki devrelerde CCII- tipi akım taşıyıcı kullanılmıştır. Bizim devrelerde kullandığımız AD844 elemanı CCII+ tipi akım taşıyıcıdır. Bize gerekli olan CCII- tipi akım taşıyıcıyı 2 adet CCII+ elemanını Şekil 5.12'de gösterildiği gibi bağlayarak elde edebiliriz.

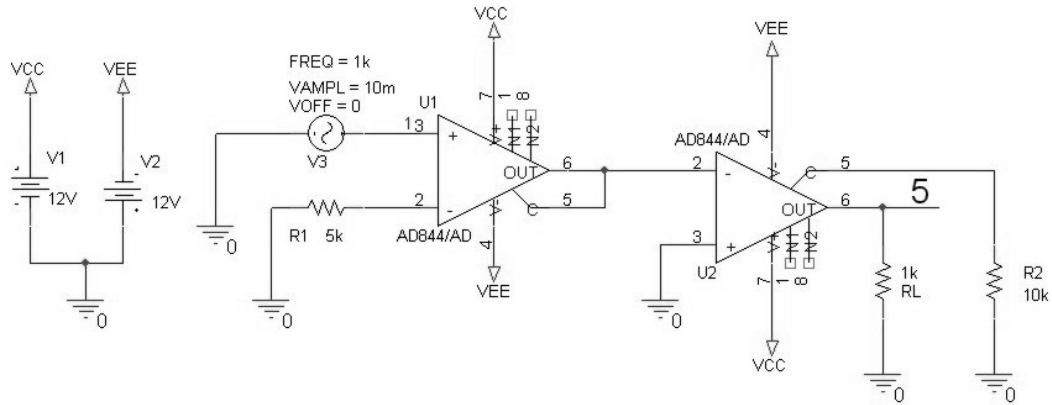


Şekil 5.12 CCII- tipinin CCII+ ile gerçekleştirilmesi

5.4. AD844 Kullanan Eviren Yükselteç Devresinin Pspice Simülasyonu

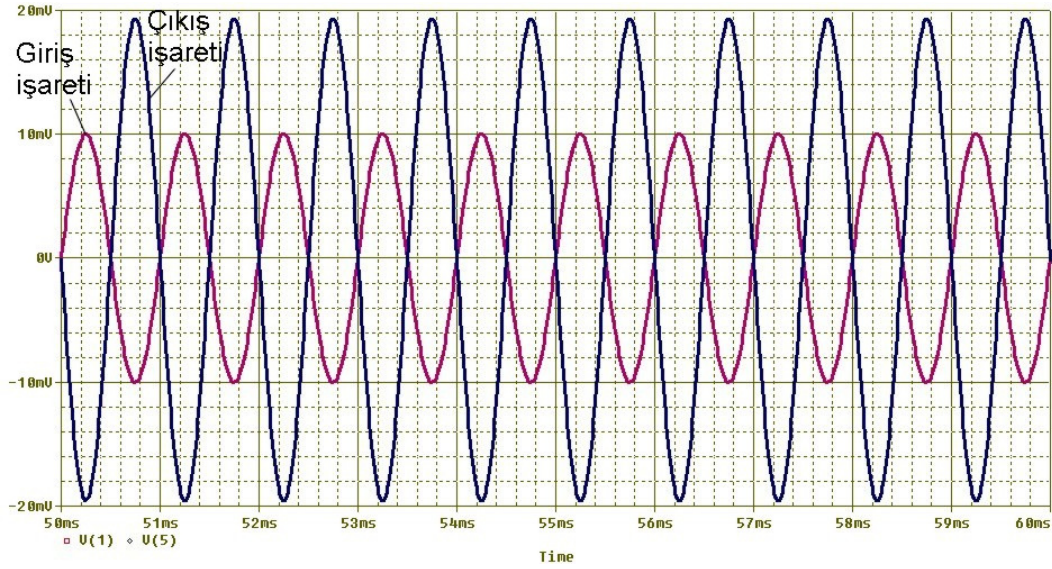
Şekil 5.10'da gösterilen devreyi pspice ortamında AD844 kullanarak $R1=5k$, $R2=10k$ değerleri ile kurduğumuzda kazancı 2 olan bir eviren yükselteç devresi elde ederiz. Bu devre şeması Şekil 5.13'te verilmiştir. Devrenin çıkışında yük direnci olarak $R_L=1k$ kullanılmıştır ve bu direnç gerilim takipçi çıkışına bağlanmıştır.

Devre kurulurken AD844 kullanıldığından Şekil 5.12 kullanılarak CCII- elde edilmiştir.



Şekil 5.13 AD844 ile kurulmuş eviren yükselteç pspice devre şeması

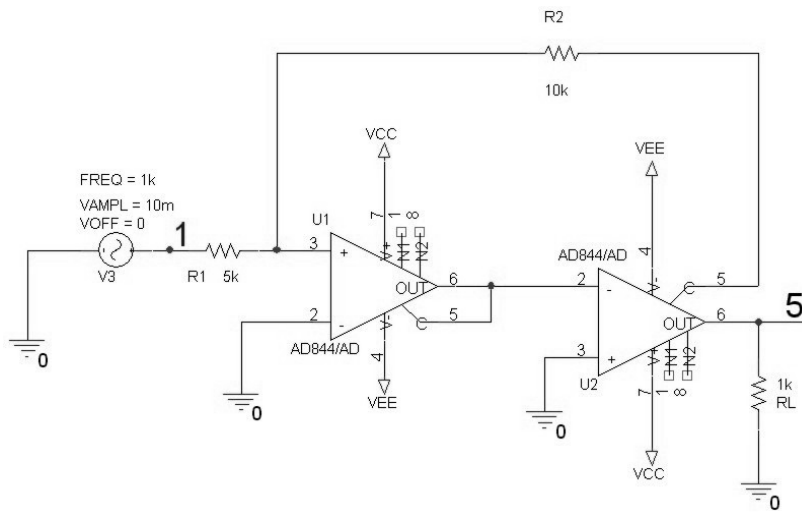
Devrenin girişine genliği 10mV, frekansı 1kHz olan sinüzoidal işaret uygulanmış ve sonuç olarak çıkışta bu işaretin genliği 2 kat artmış ve terslenmiş şekilde elde edilmeye çalışılmıştır.



Şekil 5.14 AD844 kullanan eviren yükselteç devresinin pspice sonuç eğrileri

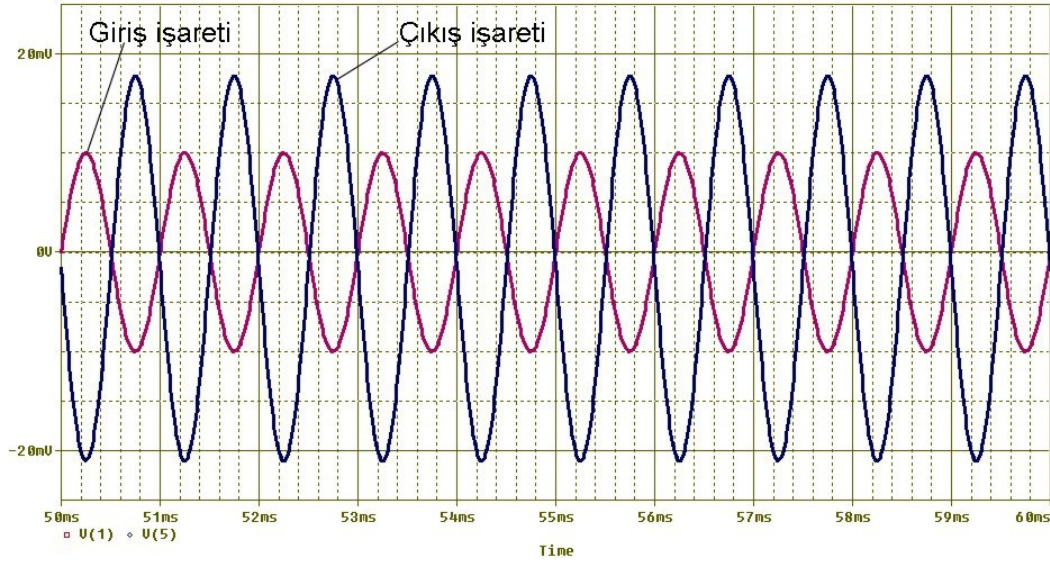
Sonuç olarak çıkış işaretinin, giriş işaretinin 2 katı olduğu, giriş işaretinin terslendiği görülmüştür.

Şekil 5.11’de gösterilen devreyi pspice ortamında AD844 kullanarak $R1=5k$, $R2=10k$ değerleri ile kurduğumuzda kazancı 2 olan bir eviren yükselteç devresi elde ederiz. Bu devre şeması Şekil 5.15’te verilmiştir. Devrenin çıkışında yük direnci olarak $RL=1k$ kullanılmıştır ve bu direnç gerilim takipçi çıkışına bağlanmıştır.



Şekil 5.15 AD844 ile kurulmuş geribeslemeli eviren yükselteç pspice devre şeması

Devrenin girişine genliği 10mV, frekansı 1kHz olan sinüzoidal işaret uygulanmış ve sonuç olarak çıkışta bu işaretin genliği 2 kat artmış ve terslenmiş şekilde elde edilmeye çalışılmıştır.



Şekil 5.16 AD844 kullanan geribeslemeli eviren yükselteç devresinin pspice sonuç eğrileri

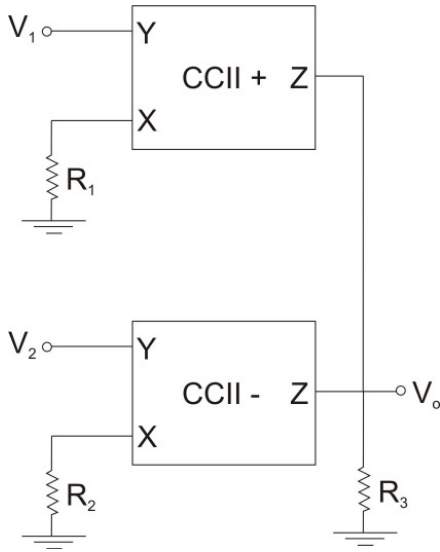
Sonuç olarak çıkış işaretinin, giriş işaretinin 2 katı olduğu, giriş işaretinin terslendiği fakat çıkış işaretinin bir miktar aşağı kaydığı görülmüştür.

5.5. Toplayıcı Kuvvetlendirici Alt Devresi

Şekil 5.17’de verilen bu devre girişlerindeki sinyalleri toplayıp kuvvetlendirerek çıkışa verir [1].

Şekil 5.17’deki bu devrenin matematiksel ifadesi şu şekildedir:

$$V_o = \frac{R_3}{R_1} V_1 - \frac{R_3}{R_2} V_2 \quad (5.5)$$

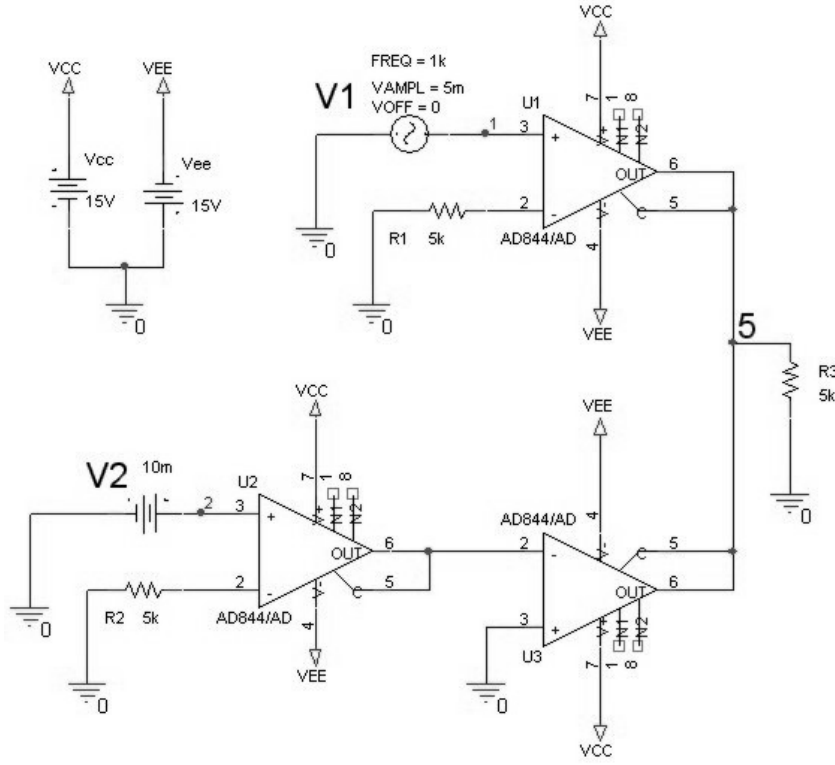


Şekil 5.17 Akım taşıyıcılı toplayıcı devresi

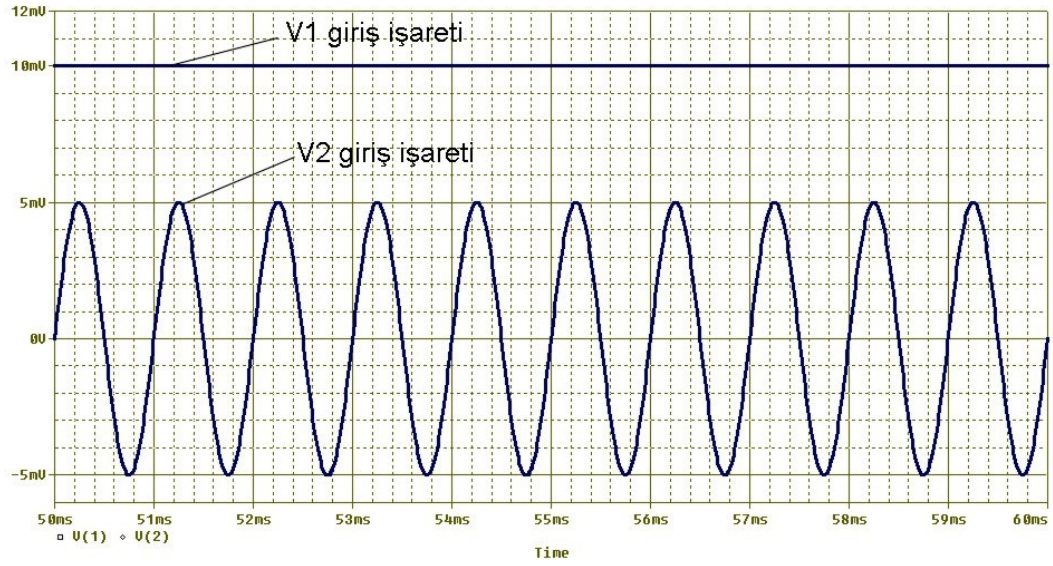
5.6. AD844 Kullanan Toplayıcı Devresinin Pspice Simülasyonu

Şekil 5.17’de gösterilen devreyi pspice ortamında AD844 kullanarak $R_1=5k$, $R_2=5k$ ve $R_3=5k$ değerleri ile kurduğumuzda her iki giriş kazancıda 1 olan bir toplayıcı devresi elde ederiz. V_1 girişi evirmeden, V_2 girişi evirilerek toplanacaktır. Bu devre şeması Şekil 5.18’de verilmiştir.

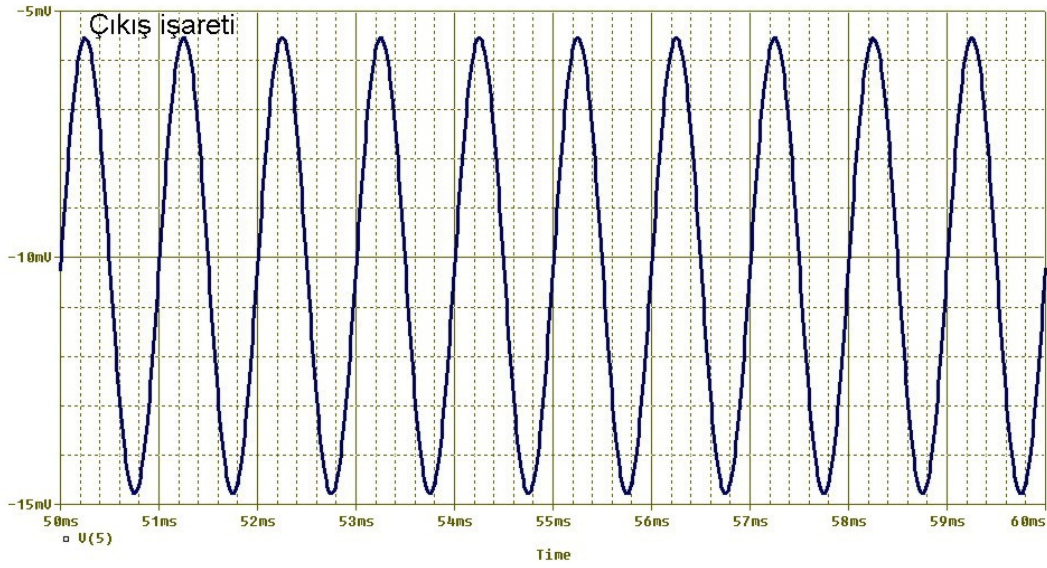
Devrenin V_1 girişine genliği 5mV, frekansı 1kHz olan sinüzoidal işaret ile V_2 girişine 10mV DC işaret uygulanmış ve sonuç olarak çıkışta V_1-V_2 ifadesi elde edilmeye çalışılmıştır. Yani çıkışta görmeyi beklediğimiz işaret -10mV seviyesinde salınan V_1 ile aynı genlik, faz ve frekansta olan işarettir.



Şekil5.18 AD844 ile kurulmuş toplayıcı pspice devre şeması



Şekil 5.19 AD844 kullanan toplayıcı devresinin pspice giriş eğrileri

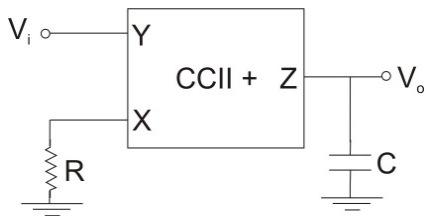


Şekil 5.20 AD844 kullanan toplayıcı devresinin pspice çıkış eğrisi

Sonuç olarak çıkış işaretinin, V1-V2 ifadesini sağladığı fakat genliğinde çok az azalma olduğu ve bir miktar aşağı kaydığı görülmüştür.

5.7. İntegral Alıcı Alt Devresi

Şekil 5.21’de verilen bu devre girişlerindeki sinyalin integralini alıp çıkışa verir [1].



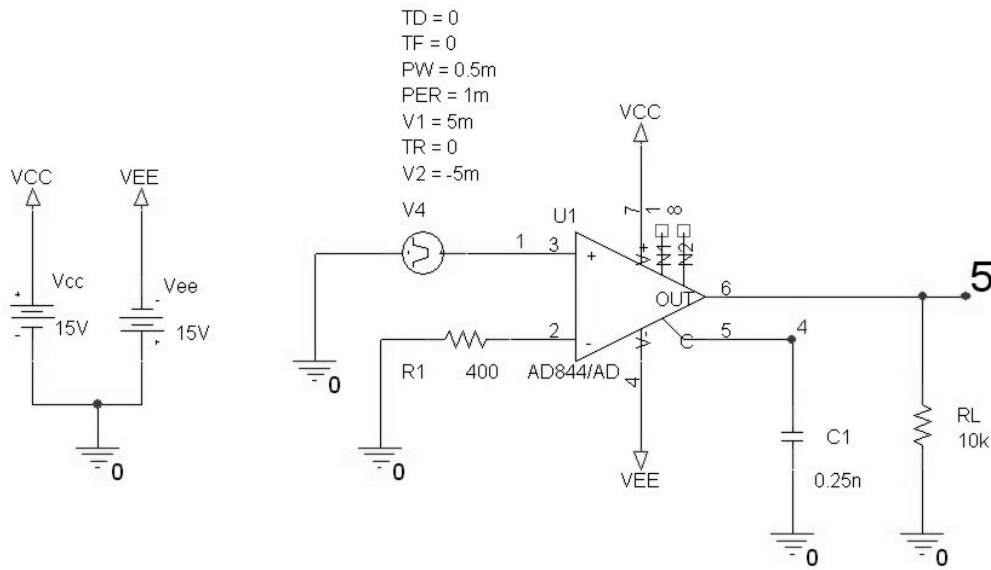
Şekil 5.21 Akım taşıyıcılı integral alıcı devresi

Şekil 5.21’deki bu devrenin matematiksel ifadesi şu şekildedir:

$$V_o = \frac{1}{R.C} \int V_i . dt \quad (5.6)$$

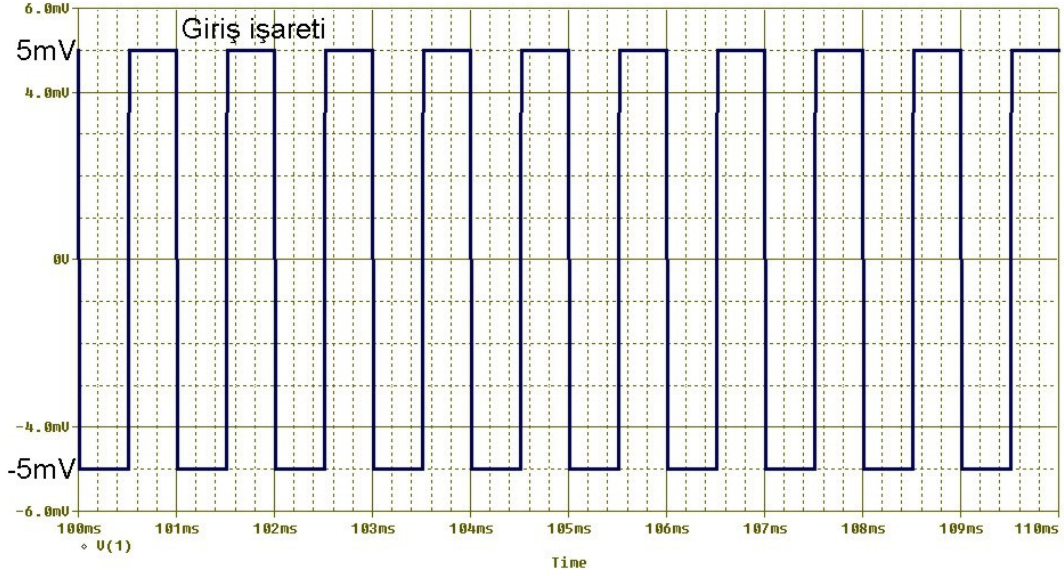
5.8. AD844 Kullanan İntegral Alıcı Devresinin Pspice Simülasyonu

Şekil 5.21’de gösterilen devreyi pspice ortamında AD844 kullanarak $R=400$ ohm ve $C=0.25nF$ değerleri ile kurduğumuzda kazancı çok yüksek bir integral devresi elde edilir. Bu devre şeması Şekil 5.22’de verilmiştir. Devrenin çıkışında yük direnci olarak $R_L=10k$ kullanılmıştır ve bu direnç gerilim takipçi çıkışına bağlanmıştır.

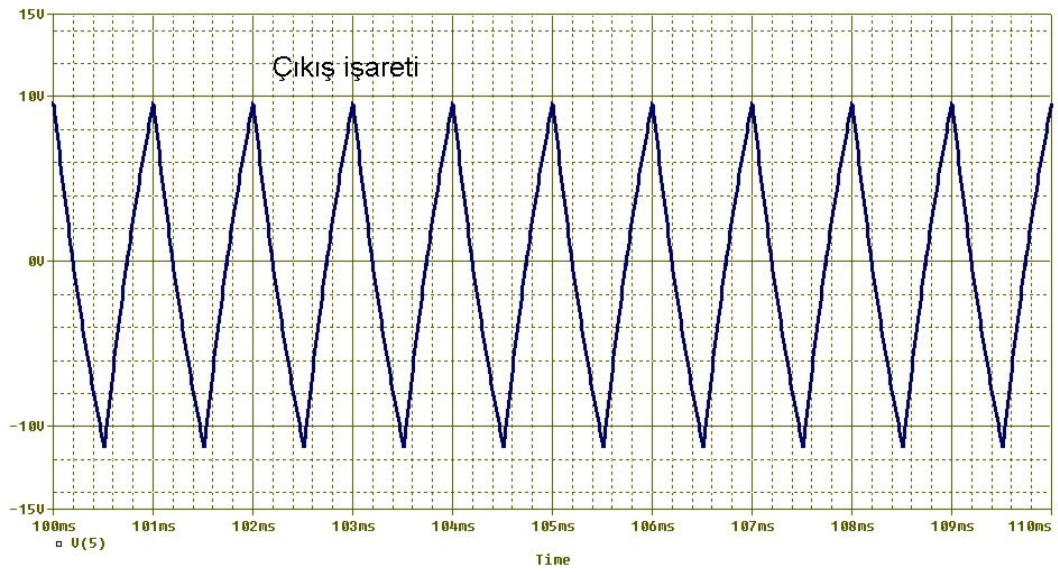


Şekil 5.22 AD844 ile kurulmuş integral alıcı pspice devre şeması

Devrenin girişine genliği 5mV, frekansı 1kHz olan kare dalga işaret uygulanmış ve sonuç olarak çıkışta bu kare dalga giriş işaretinin integrali olan üçgen dalga işaret elde edilmeye çalışılmıştır. Kurduğumuz devrenin kazancı çok yüksek olduğundan giriş genliğinden daha büyük bir genlikte çıkış beklemekteyiz.



Şekil 5.23 AD844 kullanan integral alıcı devresinin pspice giriş eğrisi



Şekil 5.24 AD844 kullanan integral alıcı devresinin pspice çıkış eğrisi

Sonuç olarak çıkış işaretinin, giriş işaretinin integrali olduğu ve kazancın yüksek olduğu görülmüştür. Yapılan denemelerde kazancı düşürdükçe yani R ve C değerlerini artırdıkça sonuç şeklinin aşağı doğru kaydığı görülmüştür. C değerinin çok artması sonuç şeklinin hiç durmadan azalan bir şekilde aşağı kaymasına, çok azalması ise integrasyon işleminin gerçekleşmemesine sebep olmaktadır. Şeklin istenilene yakın çıkması, yani üçgen dalga formuna yakın çıkması için R ve C

değerlerini azaltmak iyi sonuç vermektedir ama R ve C değerlerinin azalması demek kazancın çok artması anlamına geldiğinden bunu dengeli bir şekilde yapmak gerekmektedir.

BÖLÜM 6. ANALOG BLOKLARLA DEVRE SİMÜLASYONU

Bu bölümde çalışmamızın temelini oluşturan lineer diferansiyel denklemleri çözen devrelerin aktif elemanlar ile simülasyonları incelenmiştir. Değişik lineer diferansiyel denklemler örnek olarak ele alınmış ve öncelikle matematiksel çözümleri ile birlikte matlab simülasyonları yapılarak diğer sonuçlarla karşılaştırmak üzere sonuç eğrileri elde edilmiştir. Daha sonra diferansiyel denklemi çözecek olan analog bloklar elde edilmiş ve bu bloklar aktif elemanlar olan opamp, OTA ve CCII gibi elemanlar ile gerçekleştirilmiştir. Bu elemanlar ile gerçekleştirilen devrelerin çıkış ifadeleri pspice ile simüle edilerek elde edilmiş ve matematiksel sonuç ifadeleri ile karşılaştırılıp değerlendirilmiştir.

Bu bölümde ele alınan örnek diferansiyel denklemler için y bağımlı değişken, t ise bağımsız değişken olarak düşünülmüştür.

6.1. Uygulama 1

Örnek 1 olarak (6.1) diferansiyel denklemini ele alalım:

$$y' + y = t + 1 \text{ ve } y(0)=0 \quad (6.1)$$

(6.1) denklemin matematiksel çözümü şu şekildedir:

Homojen kısmın çözüm ifadesi (6.2) şeklinde olacaktır.

$$y_h=c_1 \cdot e^{-t} \quad (6.2)$$

Özel çözüm (6.3) şeklinde tanımlanabilir.

$$y_0 = a_1 \cdot t + a_2 \quad (6.3)$$

$$y_0' = a_1 \quad (6.4)$$

$$y' + y = t + 1 \quad (6.5)$$

(6.3) ifadesi ve (6.4) ifadesi, (6.5) denkleminde yerine yazıldığında $a_1=1$ ve $a_2=0$ şeklinde katsayılar bulunabilir. Bu katsayılar (6.3) denkleminde yerlerine yazıldığında özel çözüm (6.6) şeklinde elde edilir.

$$y_0 = t \quad (6.6)$$

(6.1) diferansiyel denkleminin çözümü, homojen kısmın çözümü ile özel çözümün toplamı olduğundan (6.2) denklemini ile (6.6) denklemini toplanarak (6.7) denklemini elde edilir.

$$y(t) = c_1 \cdot e^{-t} + t \quad (6.7)$$

$y(0)=0$ başlangıç koşulunu (6.7) denkleminde kullanarak c_1 katsayı değerini $c_1=0$ bulabiliriz.

(6.1) diferansiyel denklemin çözümü (6.8) denklemini şeklinde olacaktır.

$$y(t) = t \quad (6.8)$$

Denklemin matlab ile çözümü ve çözüm grafiği şu şekildedir:

Aşağıdaki kodları matlab programında çalıştırdığınızda diferansiyel denklemin sembolik çözümü “dsolve” fonksiyonu sayesinde oluşacak ve (6.9) ifadesi ekranda görünecektir. Oluşan bu sembolik çözüm denkleminde t' ye değerler verilerek v ifadesi hesaplanacak ve oluşan (t,v) bilgi ikilileri sayesinde bu noktalardan geçen grafik “plot” komutu sayesinde gerçekleşecektir. Oluşan denklem sembolik ifadelerden oluştuğu için “subs” ifadesinin mutlaka kullanılması gerekir. Aksi

takdirde her t değerine karşılık gelen v değerlerini matlab hesaplayamaz ve hata verir.

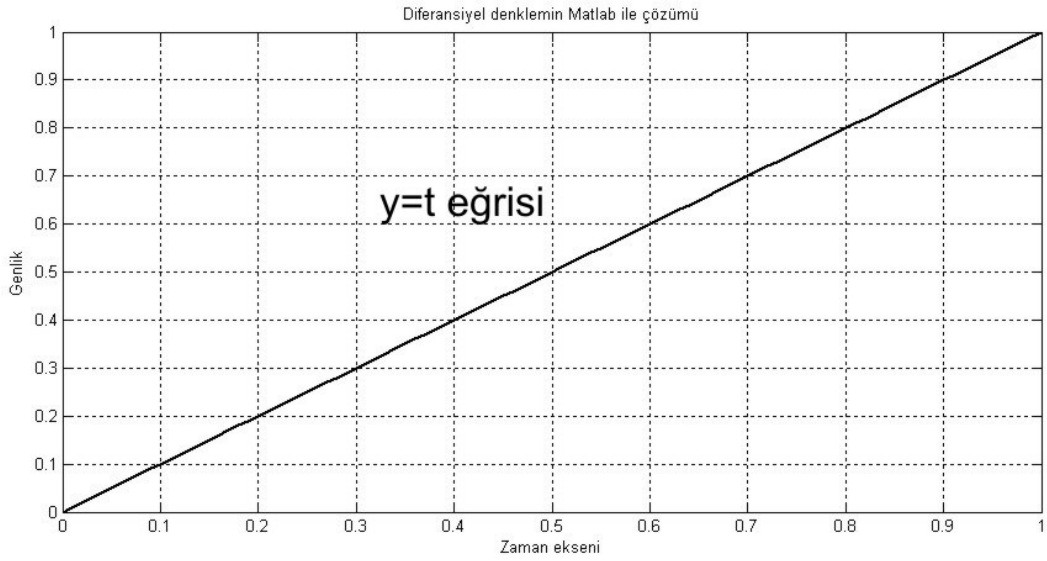
$$v = t \quad (6.9)$$

(6.1) denkleminin çözümünü gösteren matlab kodları şu şekildedir:

```
clear all
v=dsolve('Dy+y=t+1','y(0)=0')
t=0:1e-2:1;
v=subs(v,t,'t');
plot(t,v);
title('Sistemin cikis egrisi');
xlabel('Zaman eksen');
ylabel('Genlik');
```

Bu kodlar teker teker matlab çalışma sayfasında yazılabileceği gibi herhangi bir editör programında yazılarak *.m dosyası şeklinde saklanabilir ve bu dosya çağrılarak buradan komutların hepsinin birden kolay bir şekilde çalışması sağlanabilir. “dsolve” fonksiyonu için nasıl denklem kurulduğuna dikkat ediniz. Buradaki “Dy” ifadesi y' anlamındadır. D2y ifadesi ise y" anlamında olacaktır. Ayrıca başlangıç şartları y(0)=0 şeklinde ifade edilmiştir.

(6.1) denkleminin ait matlab ile elde edilen sonuç grafiği Şekil 6.1’de verilmiştir.



Şekil 6.1 (6.1) denkleminin çözümünün matlab sonuç eğrisi

Matlab ile incelemede, nasıl olsa (6.1) denkleminin matematiksel çözümü (6.8) olarak bilindiğine göre bu ifadenin grafiği doğrudan çizdirilebilir. “dsolve” fonksiyonu diferansiyel denklemin sembolik çözümünü bulan fonksiyondur. Bu fonksiyonu kullanmadan $y=t$ doğrusunu çizdirirsek yine Şekil 6.1 eğrisini elde edebiliriz. $y=t$ doğrusunu çizen matlab kodları şu şekildedir:

```
clear all
t=0:1e-2:1;
y=t;
plot(t,v);
title('Sistemin cikis egrisi');
xlabel('Zaman eksenini');
ylabel('Genlik');
```

Bundan sonra aktif elemanlar ile yapacağımız devre sonuçları Şekil 6.1 ile karşılaştırılmış ve bulunan sonuçlar değerlendirilmiştir. Beklentimiz aktif devreler kullanılarak elde edilen çıkış eğrilerinin Şekil 6.1'e benzemesidir.

(6.1) denkleminin çözümü için opamp ile yapılan gerçekleştirme ve sonuçları şu şekildedir:

(6.1) denklemini opamp kullanarak analog bloklarla gerçekleştirmek ve pspice simülasyonunu yapmak için öncelikle analog blok gösterimini oluşturmak gerekir. Analog blok gösterimi Şekil 6.2’de verilmiştir.

Şekil 6.2’nin oluşturulması için (6.11) denklemi kullanılmış ve şu basamaklar sırayla uygulanmıştır:

1- Diferansiyel denklem $y' + y = t + 1$ şeklinde olduğundan analog bloklarla bu denklemi gerçekleştirmek için en büyük mertebeli terim olan y' ifadesi yalnız bırakılmalıdır. Bu işlem yapıldığında (6.10) ifadesi çıkar. Burada amaç bu ifadeyi toplayıcının çıkışında elde etmektir. Toplayıcı eviren bir toplayıcı olduğundan $-y$ yerine $+y$ ifadesi, $+t$ yerine $-t$ ifadesi, $+1$ yerine -1 ifadesi toplayıcı girişine verilmiştir. Başka bir ifade ile $-$ parantezine alınarak (6.11) ifadesi elde edilmiş ve devre bu ifadeye göre kurulmuştur.

$$y' = -y + t + 1 \quad (6.10)$$

$$y' = -(y - t - 1) \quad (6.11)$$

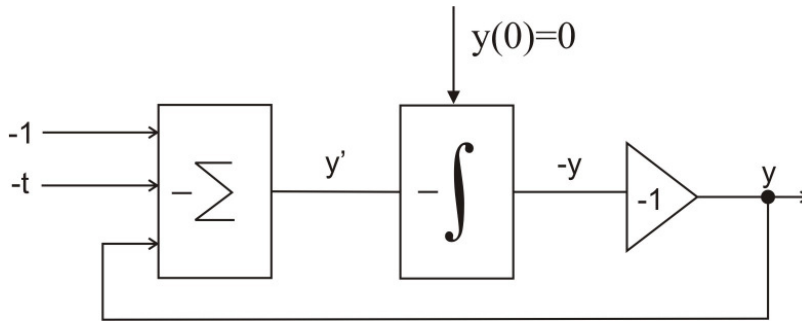
2- Toplayıcı bloğu oluşturulur ve çıkışına y' ifadesi yazılır.

3- İntegral alma bloğu y' ifadesinin çıkışına konulur ve $-y$ ifadesi oluşturulur.

4- Tersleyen yükselteç bloğu $-y$ ifadesinin çıkışına konularak (6.1) denkleminin çözümünü verecek y ifadesi elde edilir.

5- Toplayıcının girişine (6.11) denklemini sağlayacak şekilde bağlantılar yapılır. Bunun için y ifadesi geri besleme ile toplayıcı girişine verilmiş ve dışarıdan $(-t-1)$ kaynağı toplayıcı girişine uygulanmıştır.

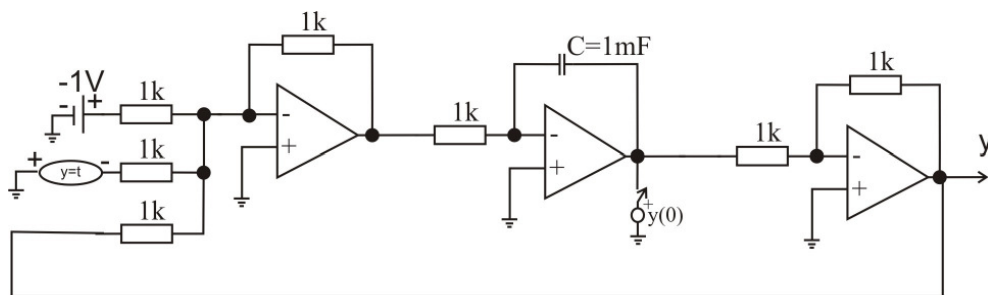
6- Başlangıç koşulu integratör devresine uygulanır.



Şekil 6.2 (6.1) denkleminin çözümünün opamp için analog blok gösterimi

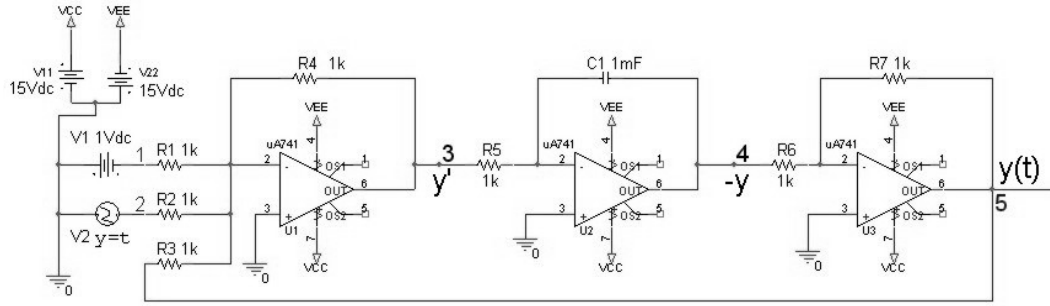
Şekil 6.2’de görüldüğü gibi 1 adet toplayıcı, 1 adet integral alıcı ve 1 adet eviren yükselteç alt devresi kullanılmıştır. Tüm bu alt devrelerin eviren olduğuna dikkat ediniz. Bu yüzden toplayıcı çıkışındaki y' ifadesi, integral alma çıkışında $-y$ ifadesine dönüşmüş ve bize $+y$ çıkış ifadesi gerekli olduğundan kazancı 1 olarak ayarlanmış eviren yükselteç devresi ile y ifadesi elde edilmiştir. Ayrıca $+y$ değeri toplayıcı girişine göndermek için de gereklidir.

Şekil 6.2’de verilen blok diyagramın opamp’lar ile gerçekleştirilmesi Şekil 6.3’te verilmiştir.



Şekil 6.3 (6.1) denkleminin çözümünün opamp ile gerçekleştirilmesi

Şekil 6.2’deki blok diyagramın UA741 kullanılarak elde edilmiş pspice devre şeması ve sonuç eğrisi sırasıyla Şekil 6.4 ve Şekil 6.5’de verilmiştir.

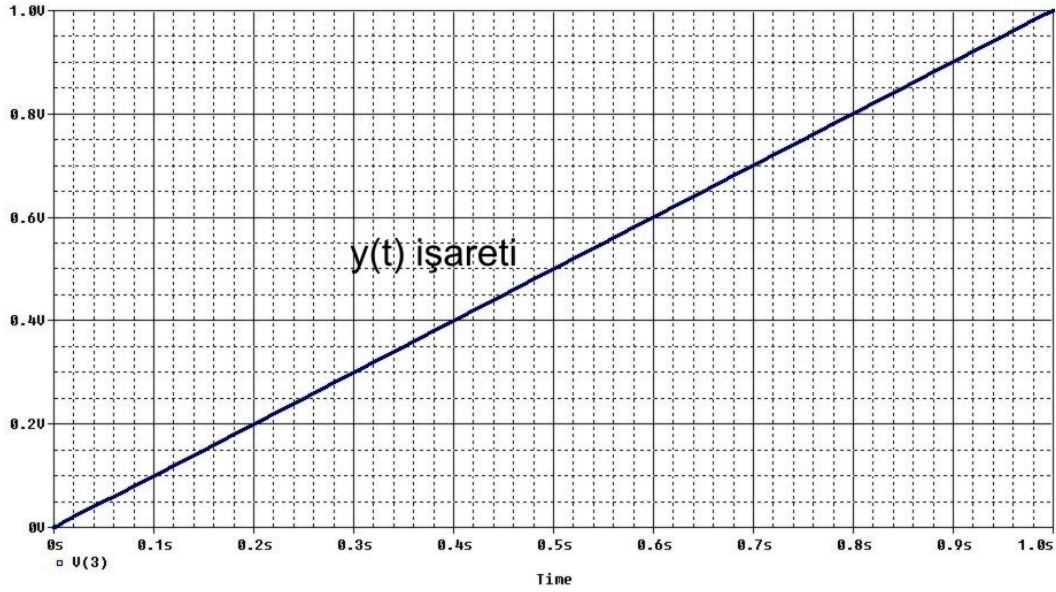


Şekil 6.4 UA741 kullanan (6.1) denklemini çözen pspice devre şeması

Şekil 6.4 ile gösterilen devredeki 5 nolu düğümün gerilim değerlerini incelemek demek, (6.1) denkleminin çözümünü incelemek anlamına gelmektedir. 5 numaralı düğüm UA741 ile kurulmuş (6.1) denklemini çözen devrenin çıkışı olarak kullanılmıştır. Bu düğüm noktasının gerilimi pspice ortamında zaman domeninde incelenmiştir. Bu devreyi gerçek elemanlar ile bord üzerinde kurup osilaskop ile 5 numaralı düğümün gerilimini incelediğimizde Şekil 6.5'te gösterilen sonuç ile aynı şekli elde edebiliriz.

Bizim bu devreden beklentimiz 5 numara ile isimlendirilmiş düğüm noktasındaki işaretin, yani $y(t)$ işaretinin Şekil 6.1 ile benzerlik göstermesidir. Bununla birlikte 4 numaralı düğümdeki $-y(t)$ işareti ve 3 numaralı düğümdeki $y'(t)$ işareti de incelenmiştir.

Şekil 6.4'deki devre Orcad programının Capture CIS kısmında kurulmuş ve incelenmiştir. Toplayıcı girişindeki "t" ifadesi için $y=t$ fonksiyonunu gerçekleyecek şekilde "VPWL" kaynak fonksiyonu kullanılmıştır. Örneğin $T1=0$ için $V1=0$ ve $T2=1$ için $V2=1$ yazarsak $y=t$ kaynak fonksiyonu elde etmiş oluruz. "1" ifadesi için ise değeri 1V olan bir DC gerilim kaynağı kullanılmıştır.



Şekil 6.5 UA741 kullanan (6.1) denklemini çözen devrenin pspice çıkış eğrisi

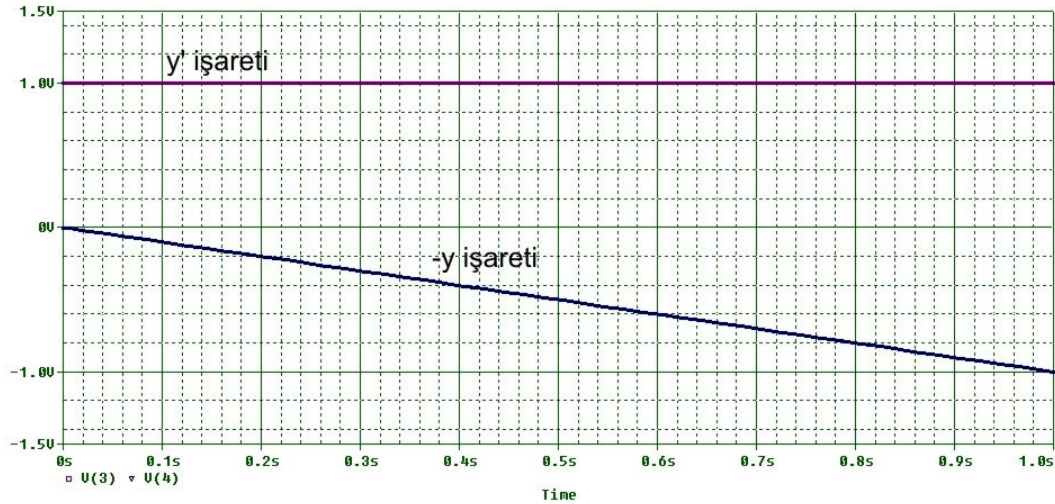
Şekil 6.4'te verilen devrenin Pspice incelemesinde tüm direnç değerleri 1k alınarak alt devrelere ait kazanç katsayıları 1 olarak ayarlanmıştır. Opamp olarak UA741 elemanı kullanılmıştır. İntegratör kısmındaki kondansatör değeri ise 1mF alınarak integratör devresinin kazanç katsayısı da $(1/RC)=1$ olarak ayarlanmıştır.

Sonuç olarak Şekil 6.5'teki $y(t)$ işaretinin, Şekil 6.1'deki $y=t$ doğrusu ile aynı olduğu görülmüştür.

3 düğüm noktasındaki y' ve 4 düğüm noktasındaki $-y$ işaretleri Şekil 6.6'da gösterilmiştir. (6.8) denklemini kullanarak y' ve $-y$ ifadeleri olarak sırasıyla (6.12) ve (6.13) denklemleri elde edilmiş ve bu denklemler ile Şekil 6.6'da gösterilen y' ve $-y$ işaretlerinin birbirine uyduğu gözlemlenmiştir.

$$y'=1 \quad (6.12)$$

$$-y=-t \quad (6.13)$$



Şekil 6.6 UA741 kullanan (6.1) denklemini çözen devredeki y' ve $-y$ işaretleri

(6.1) denkleminin çözümü için OTA ile yapılan gerçekleştirme ve sonuçları şu şekildedir:

(6.1) denklemini OTA kullanarak analog bloklarla gerçekleştirmek ve pspice simülasyonunu yapmak için öncelikle analog blok gösterimini oluşturmak gerekir. Analog blok gösterimi Şekil 6.7'de verilmiştir.

Şekil 6.7'nin oluşturulması için (6.10) denklemi kullanılmış ve şu basamaklar sırayla uygulanmıştır:

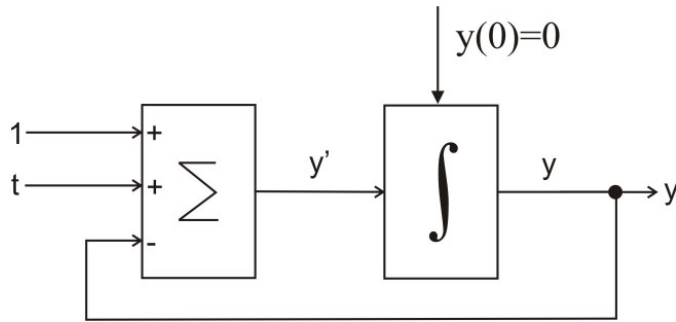
1- Opamp için yapılan blok gösterimde olduğu gibi öncelikle (6.1) denklemindeki en yüksek mertebeli terim yalnız bırakılarak (6.10) ifadesi elde edilir.

2- Toplayıcı bloğu oluşturulur ve çıkışına y' ifadesi yazılır.

3- İntegral alma bloğu y' ifadesinin çıkışına konulur ve (6.1) denkleminin çözümünü verecek y ifadesi oluşturulur.

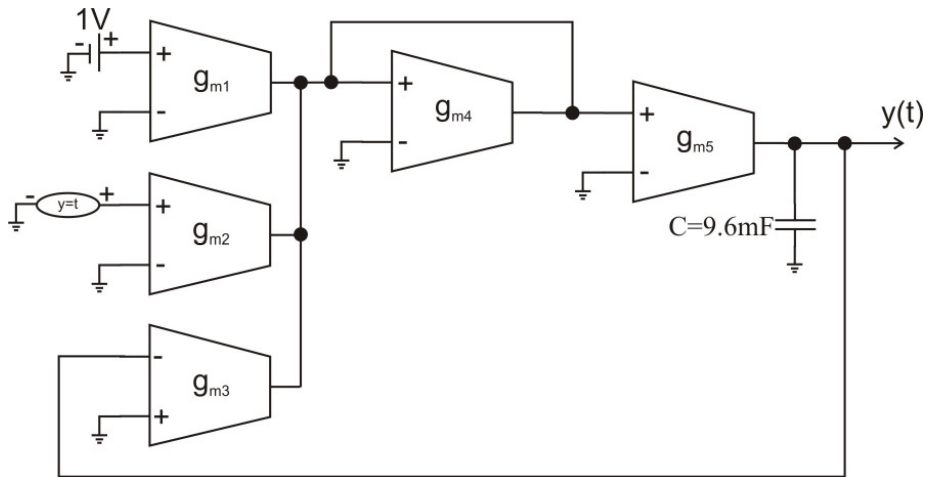
5- Toplayıcının girişine (6.10) denklemini sağlayacak şekilde bağlantılar yapılır. Bunun için y ifadesi geri besleme ile toplayıcı girişine - olarak verilmiş ve dışarıdan $(t+1)$ kaynağı toplayıcı girişine uygulanmıştır.

6- Başlangıç koşulu integratör devresine uygulanır.



Şekil 6.7 (6.1) denkleminin çözümünün OTA için analog blok gösterimi

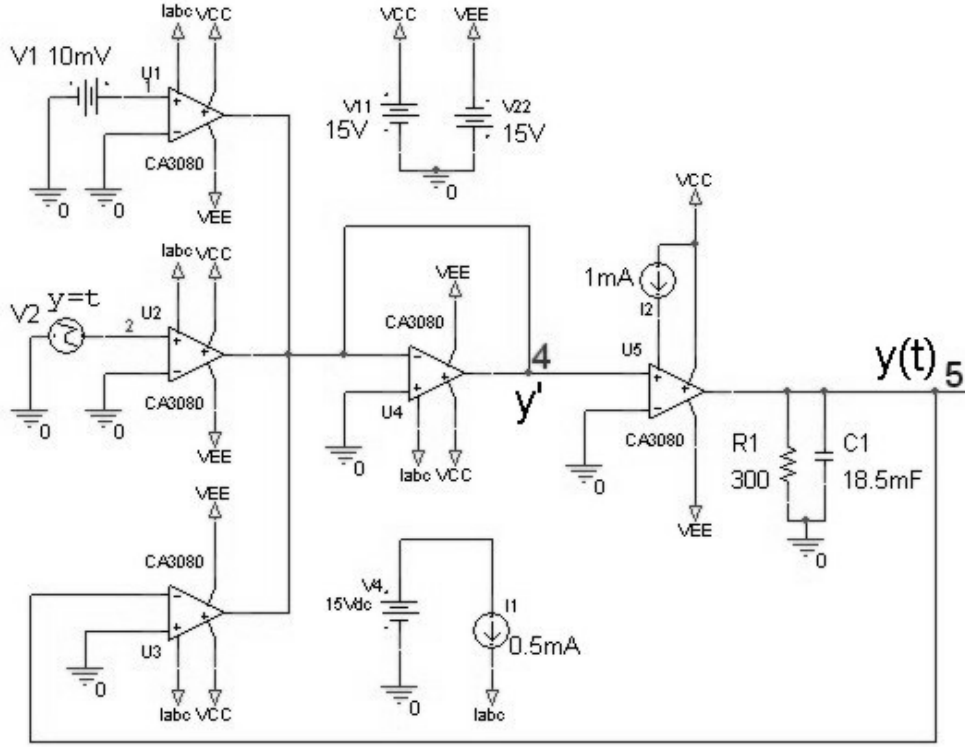
Şekil 6.7'de verilen blok diyagramın OTA'lar ile gerçekleştirilmesi Şekil 6.8'de verilmiştir.



Şekil 6.8 (6.1) denkleminin çözümünün OTA ile gerçekleştirilmesi

OTA'lar ile yapılan toplayıcı alt devresinde her bir giriş için evirme veya evirmeme özelliği ayrı ayrı ayarlanabilmektedir. OTA'larda giriş işaretini + girişten verdiğinizde evirme işlemi olmamakta, - girişten verdiğinizde evirme işlemi olmaktadır. Bu yüzden OTA'lar ile devre kurmak daha kolay ve daha basittir. Opamp ile kurulan devreden farklı bir blok diyagram verilmesinin sebebi budur. Bununla birlikte opamp ile kurulan devrede 3 opamp kullanılmasına karşılık, OTA ile kurulan devrede 5 OTA kullanılmıştır.

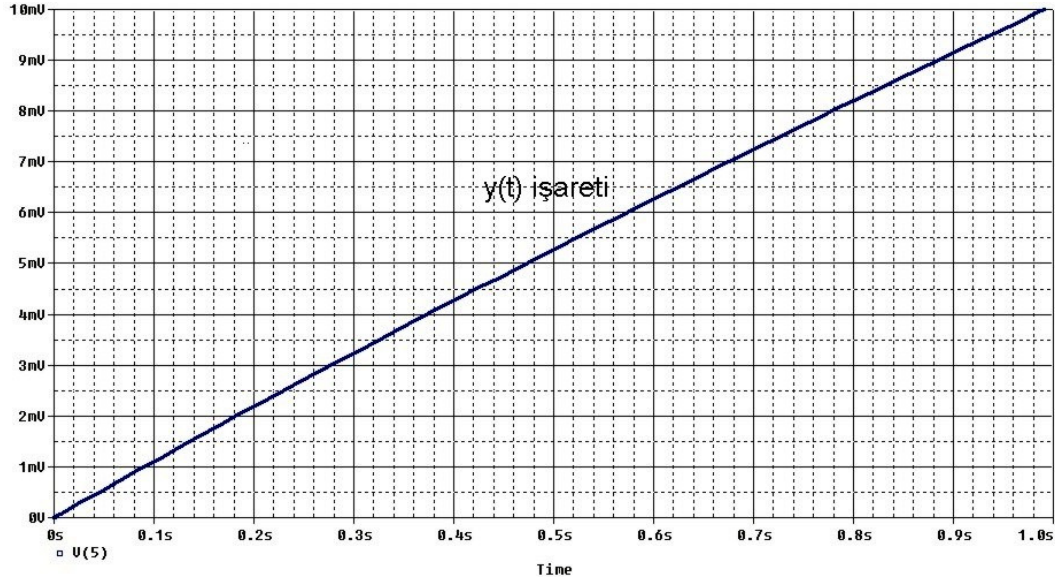
Şekil 6.7'deki blok diyagramın CA3080 kullanılarak elde edilmiş pspice devre şeması ve sonuç eğrisi sırasıyla Şekil 6.9 ve Şekil 6.10'da verilmiştir.



Şekil 6.9 CA3080 kullanan (6.1) denklemini çözen pspice devre şeması

Şekil 6.9 devresinde 5 nolu düğüm yani $y(t)$ işareti incelenmiş ve Şekil 6.10 elde edilmiştir.

Şekil 6.9'da verilen devreyi analiz ettiğimizde, toplayıcı devresinin 3 adet girişi olduğu ve + girişe 10mV sabit değerli DC işaret uygulandığı, yine + girişe $y=t$ kaynağının uygulandığı ve - girişe $y(t)$ işaretinin uygulandığı görülmektedir. $y(t)$ işaretinin (6.8)'de verilen çözüm denklemi gereğince $y=t$ olduğu düşünülürse toplayıcının + girişinden uygulanan $y=t$ kaynak fonksiyonu ile - girişinden uygulanan $y=t$ ifadesine sahip $y(t)$ işareti toplandığında birbirini götürcek ve toplayıcı çıkışında 10mV değerli DC işaret gözükülecektir. İntegral alıcı kısmının girişindeki bu işaretin integrali alınarak $y(t)$ çıkış işareti elde edilecektir.



Şekil 6.10 CA3080 kullanan (6.1) denklemini çözen devrenin pspice çıkış eğrisi

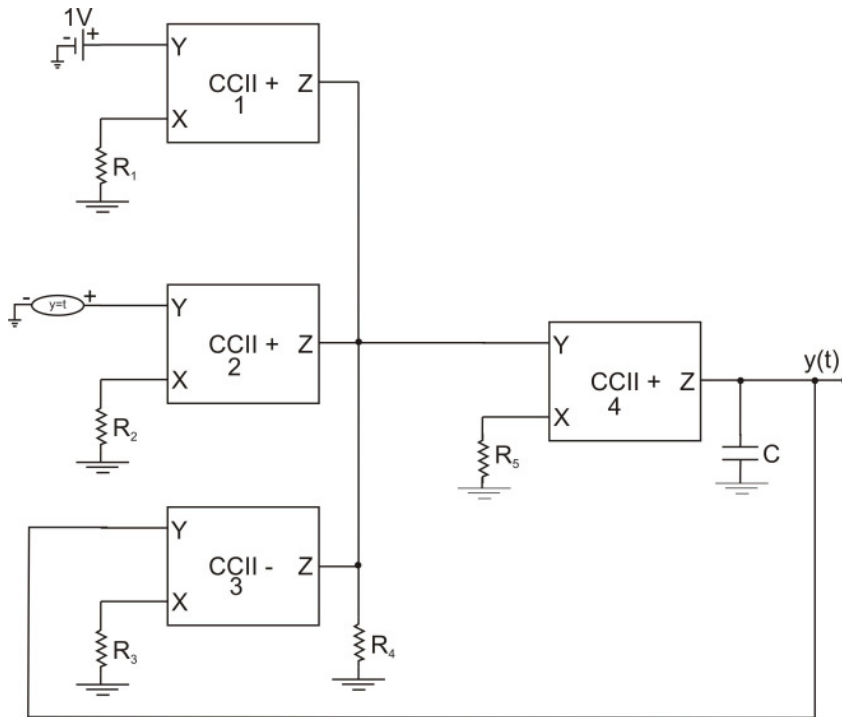
Şekil 6.9'da verilen devrenin Pspice incelemesinde, integral alıcı alt devre için kullanılan OTA hariç diğer OTA'ların tüm g_m değerleri 9.6mS olarak ayarlanmıştır. Bu g_m değerini elde edebilmek için OTA'nın kontrol ucundan 0.5mA akım verilmiştir. Bu değer 58.6k değerinde direnç ile de elde edilebilir. OTA'nın lineer bölgede çalışabilmesi için giriş uçlarındaki gerilim farkının 50mV'tan az olması gerekiyor. Bu sebeple t+1 fonksiyonunun elde edilmesinde skalalama yapılmıştır. Toplayıcı girişlerine $y=1V$ yerine $y=10mV$ ve $y=t$ fonksiyonunda 1s için 1V yerine 1s için 10mV değeri kullanılmıştır. $y=t$ denklemi pspice incelenmesinde PWL fonksiyonu ile gerçekleştirilmektedir. Bu değerlere göre devrenin toplayıcı kısmının kazanç katsayıları $g_{m1}/g_{m4}=g_{m2}/g_{m4}=g_{m3}/g_{m4} = 1$ olarak ayarlanmıştır. İntegratör devresi g_m değeri için $I_{ABC}=1mA$ ($g_m=19.2mS$) uygulanmıştır ve $R=300$ ohm, $C=18.5mF$ olarak alınmıştır.

Sonuç olarak devrenin çıkış eğrisinin istenilen $y=t$ doğrusuna yakın bir çıkış verdiği görülmüştür. Devrenin toplayıcı kısmı ayrı olarak incelendiğinde DC 10mV olması gereken toplayıcı çıkışının DC 11.9mV civarında olduğu görülmüştür. Devrenin integral alıcı kısmı ayrı olarak incelendiğinde giriş değeri DC 10mV olan bir sinyal için uygun çıkış eğimi elde edebilecek değerler seçilmiştir.

(6.1) denkleminin çözümü için CCII ile yapılan gerçekleştirme ve sonuçları şu şekildedir:

(6.1) denklemini CCII kullanarak analog bloklarla gerçekleştirmek ve pspice simülasyonunu yapmak için öncelikle analog blok gösterimini oluşturmak gerekir. CCII için gerekli analog blok gösterimi, OTA için yapılan analog blok gösterimi ile aynıdır ve Şekil 6.7’de verilmiştir.

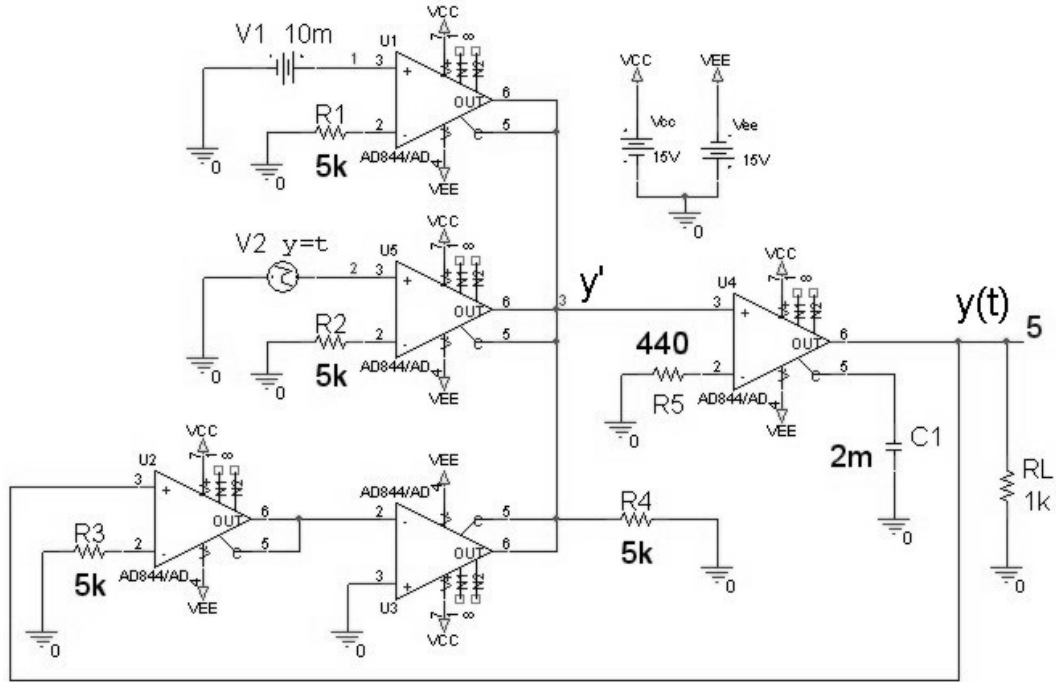
Şekil 6.7’de verilen blok diyagramın CCII’ler ile gerçekleştirilmesi Şekil 6.11’de verilmiştir.



Şekil 6.11 (6.1) denkleminin çözümünün CCII ile gerçekleştirilmesi

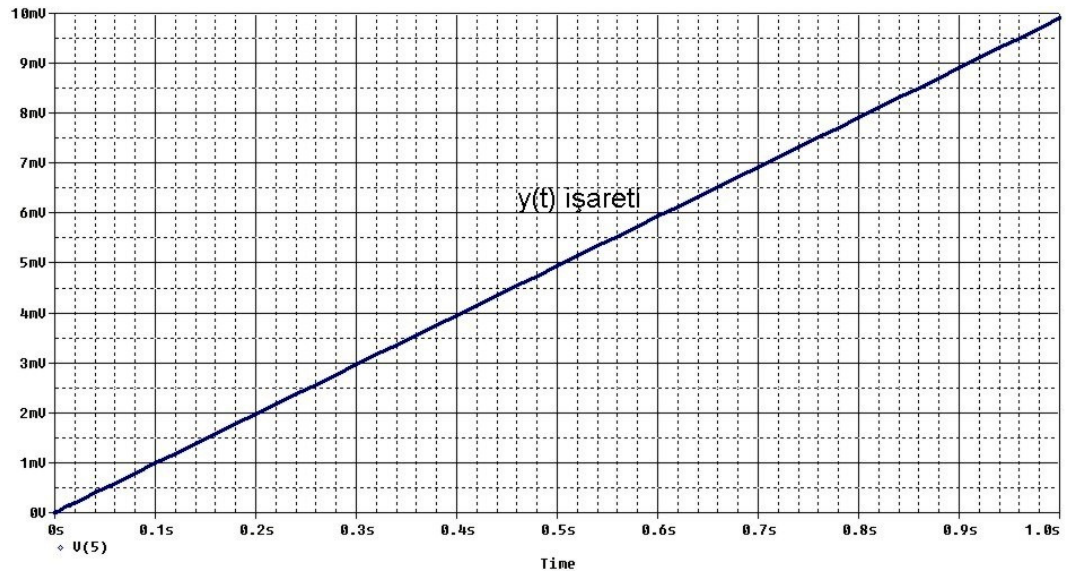
Devrenin toplayıcı kısmında CCII- tipinde eleman vardır. AD844 entegresi ile bu devre gerçekleştirilirken 2 adet AD844 kullanılarak CCII- tipi elde edilecektir.

Şekil 6.7’deki blok diyagramın AD844 kullanılarak elde edilmiş pspice devre şeması ve sonuç eğrisi sırasıyla Şekil 6.12 ve Şekil 6.13’de verilmiştir.



Şekil 6.12 AD844 kullanan (6.1) denklemini çözen pspice devre şeması

Şekil 6.12 devresinde 5 nolu düğüm yani $y(t)$ işareti incelenmiş ve Şekil 6.13 elde edilmiştir.



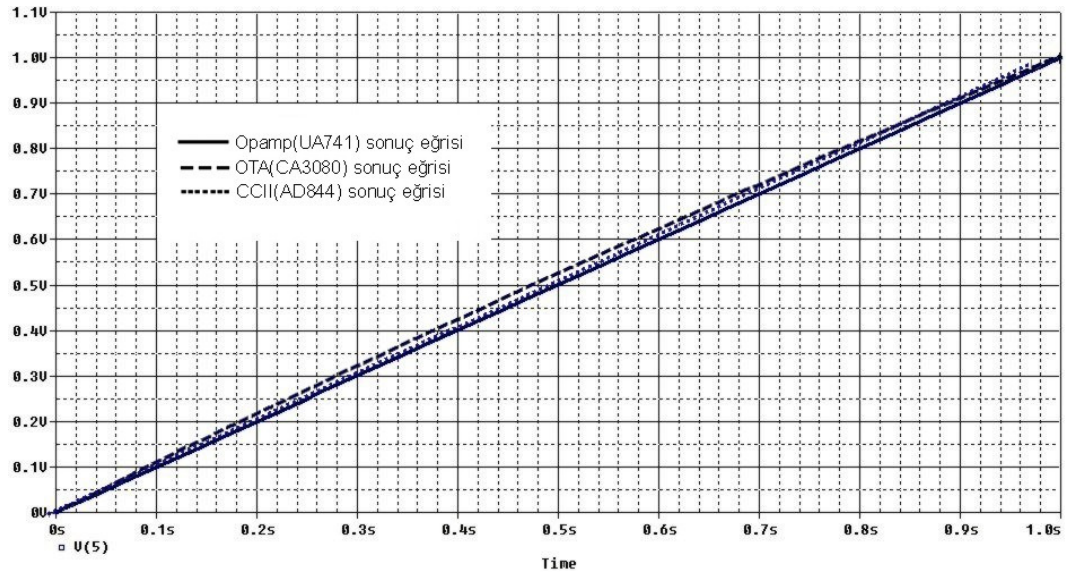
Şekil 6.13 AD844 kullanan (6.1) denklemini çözen devrenin pspice çıkış eğrisi

Şekil 6.12 devresinde en alttaki 2 adet AD844, CCII- tipinde akım taşıyıcı elde etmek için kullanılmıştır. AD844 entegresi içerisinde çıkışa bağlı bir bufer elemanı olduğunu ve CCII'nin Z çıkış ucunun bu buffer elemanının giriş ucuna bağlı olduğunu unutmamak gerekir.

Devrenin toplayıcı katının girişlerinin her birinin kazancı 1 olacak şekilde $R_1=5k$, $R_2=5k$, $R_3=5k$ ve $R_4=5k$ şeklinde düzenlenmiştir. İntegral katı eleman değerleri ise $R=440$ ohm ve $C=2$ mF şeklindedir. Bu devrede de OTA'lı devrede olduğu gibi skalalama yapılmıştır.

Sonuç olarak devrenin $y=t$ ifadesini sağlayan bir çıkış verdiği görülmüştür. Devrenin toplayıcı kısmı ayrı olarak incelendiğinde DC 10mV olması gereken toplayıcı çıkışının DC 8mV civarında olduğu görülmüştür. Devrenin integral alıcı kısmı değerleri ise, DC 10mV giriş değerine göre integral alıcı çıkışında olması gereken şekil olacak şekilde ayarlanmıştır.

Opamp, OTA ve CCII aktif elemanları ile gerçekleştirilen ve (6.1) denklemini çözen devrelerin sonuç eğrilerinin tek bir grafik üzerinde gösterimi Şekil 6.14'de verilmiştir.



Şekil 6.14 (6.1) denklemini çözen devrelere ait sonuç eğrileri

Opamp, OTA ve CCII için yapılan simülasyon sonuçlarından görüldüğü üzere her üç sonuç şekli birbirine çok yakındır. Opamp için elde edilen sonuç ideale en yakın sonuç olarak görülmektedir. OTA ve CCII için elde edilen sonuçlarda ise, alt devrelerin çıkışında görülen ve istenmeyen DC bileşen etkisinden yani çıkış şeklinin orjinaline göre aşağı veya yukarı kaymasından dolayı oluşan çok az bir bozulma görülmektedir. Ama şekil olarak benzeşmede tam bir uyum olduğu görülmüştür.

6.2. Uygulama 2

Örnek 2 olarak, (6.1) denkleminin başlangıç koşullarının değiştirilmiş hali olan (6.14) diferansiyel denklemini ele alalım.

$$y' + y = t + 1 \text{ ve } y(0)=3 \quad (6.14)$$

(6.14) denklemin matematiksel çözümü şu şekildedir:

Homojen kısmın çözüm ifadesi (6.15) şeklinde olacaktır.

$$y_h = c_1 \cdot e^{-t} \quad (6.15)$$

Özel çözüm (6.16) şeklinde tanımlanabilir.

$$y_ö = a_1 \cdot t + a_2 \quad (6.16)$$

$$y_ö' = a_1 \quad (6.17)$$

$$y' + y = t + 1 \quad (6.18)$$

(6.16) ifadesi ve (6.17) ifadesi, (6.18) denkleminde yerine yazıldığında $a_1=1$ ve $a_2=0$ şeklinde katsayılar bulunabilir. Bu katsayılar (6.16) denkleminde yerlerine yazıldığında özel çözüm (6.19) şeklinde elde edilir.

$$y_ö = t \quad (6.19)$$

(6.14) diferansiyel denkleminin çözümü, homojen kısmın çözümü ile özel çözümün toplamı olduğundan (6.15) denklemi ile (6.19) denklemi toplanarak (6.20) denklemi elde edilir.

$$y(t) = c_1 \cdot e^{-t} + t \quad (6.20)$$

$y(0)=3$ başlangıç koşulunu (6.20) denkleminde kullanarak c_1 katsayı değerini $c_1=3$ olarak bulabiliriz.

(6.14) diferansiyel denkleminin çözümü(6.21) denklemi şeklinde olacaktır.

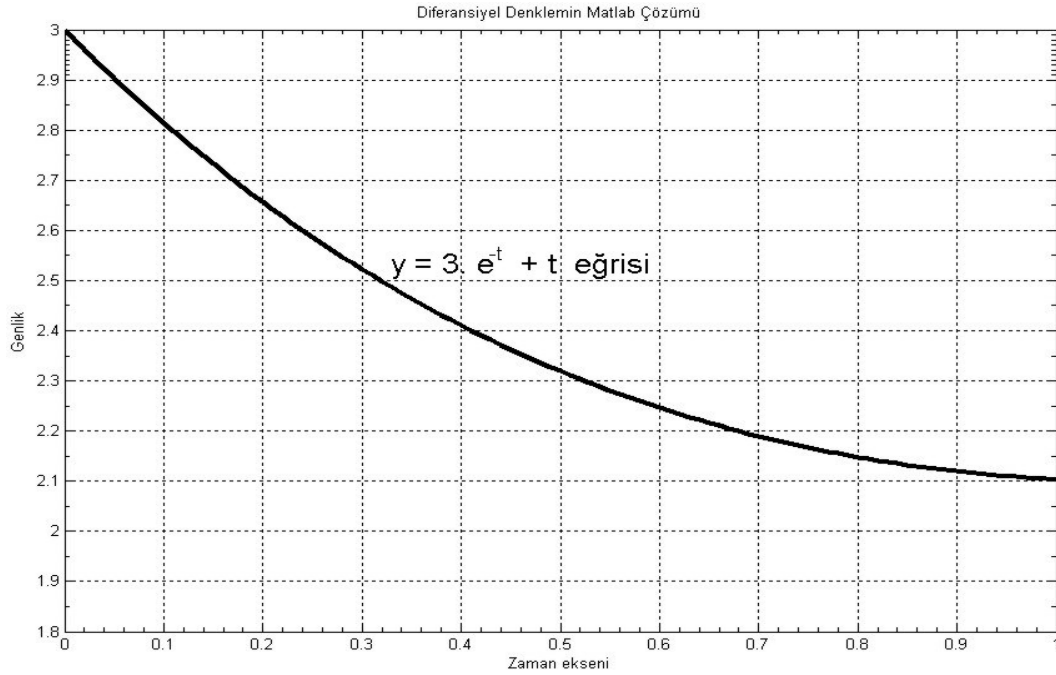
$$y(t) = 3 \cdot e^{-t} + t \quad (6.21)$$

Denklemin matlab ile çözümü ve çözüm grafiği şu şekildedir:

Aşağıdaki kodları matlab ortamında yazdığımızda diferansiyel denklemin çözüm ifadesi ve bu ifadenin şekli bulunur.

```
clear all
v=dsolve('Dy+y=t+1','y(0)=3')
pretty(simplify(collect(v)));
%zaman aralığını tanımla
t=0:.1e-1:1;
v=subs(v,t,'t');
plot(t,v);
title('Sistemin cikis egrisi');
xlabel('Zaman eksen');
ylabel('Genlik');
```

(6.14) denkleminin ait matlab ile elde edilen sonuç grafiği Şekil 6.15'de verilmiştir.



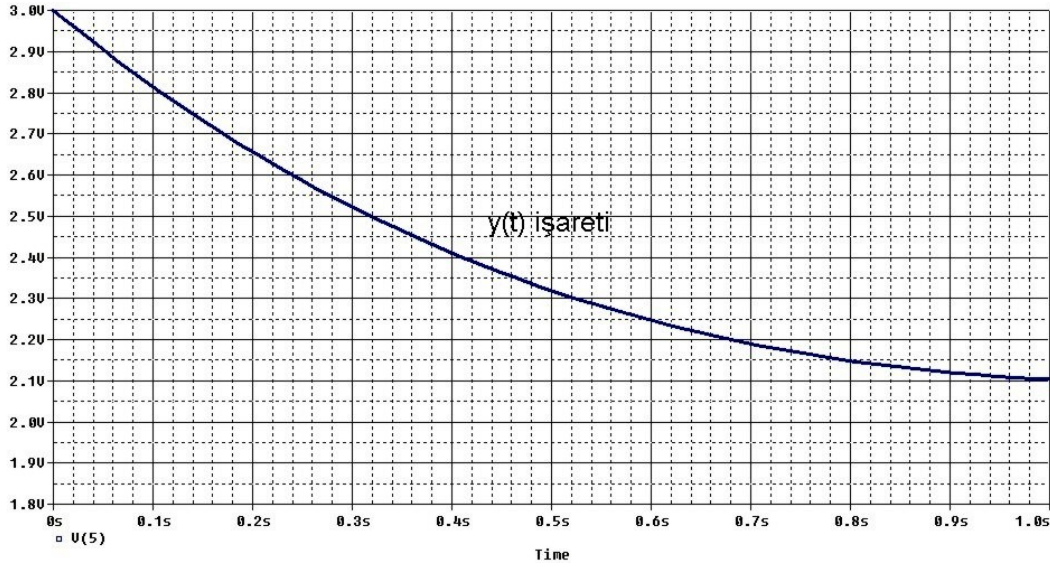
Şekil 6.15 (6.14) denkleminin çözümünün matlab sonuç eğrisi

Bundan sonra aktif elemanlar ile yapacağımız devre sonuçları Şekil 6.15 ile karşılaştırılmış ve bulunan sonuçlar değerlendirilmiştir. Beklentimiz aktif devreler kullanılarak elde edilen çıkış eğrilerinin Şekil 6.15'e benzemesidir.

(6.14) denkleminin çözümü için opamp ile yapılan gerçekleştirme ve sonucu şu şekildedir:

(6.14) denkleminin çözümünü yapan devrenin, opamp için yapılan analog blok gösterimi Şekil 6.2'de $y(0)=3$ yapılarak elde edilebilir. Bu blok diyagramın opamplar ile gerçekleştirilmiş şekli ise Şekil 6.3 ve Şekil 6.4 ile aynı olmakla birlikte tek fark kondansatörün başlangıç değeri $y(0)=3$ olacak şekilde ayarlanarak simülasyonun yapılmış olmasıdır.

Devrenin pspice sonuç eğrisi Şekil 6.16'da verilmiştir.



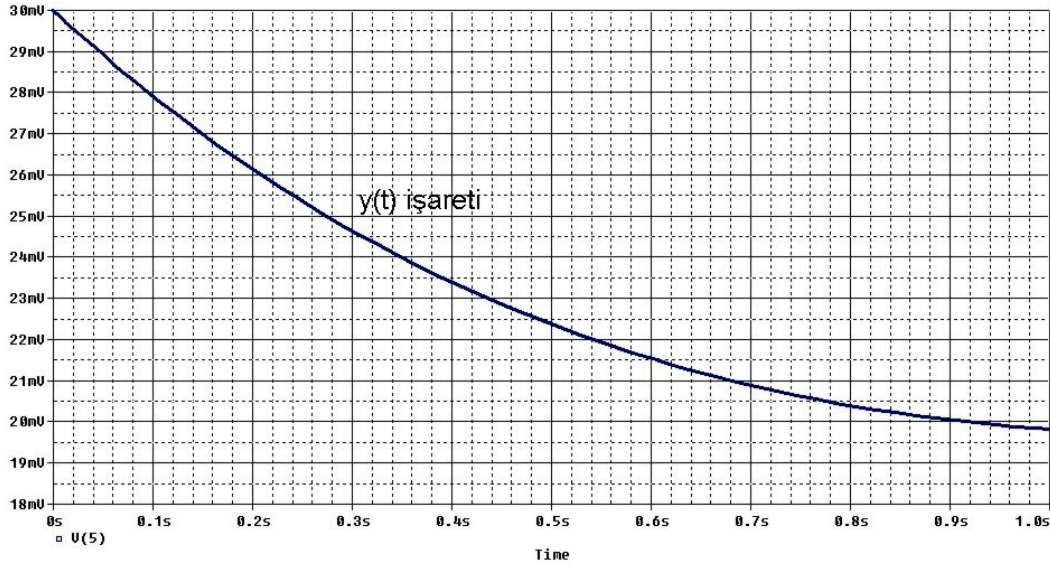
Şekil 6.16 UA741 kullanan (6.14) denklemini çözen devrenin pspice çıkış eğrisi

Şekil 6.16'da gösterilen sonuç grafiğini veren devre Şekil 6.4 ile verilen devrenin aynısı olmakla birlikte tek farkı integral alıcı kısmında bulunan kondansatör değerinin 3 olarak alınmasıdır. Bundan önceki örnekte bu değer 0 olarak alınmıştı. Devreye ait eleman değerleri Şekil 6.4'den görülebilir.

Sonuç olarak Şekil 6.16'daki $y(t)$ işaretinin, Şekil 6.15'de gösterilen işaret ile benzeştiği görülmüştür. Her iki sonuç eğrisinde de $t=0$ için $V=3$ ve $t=1$ için $V=2.1$ olduğu görülmüştür.

(6.14) denkleminin çözümü için OTA ile yapılan gerçekleştirme ve sonucu şu şekildedir:

(6.14) denkleminin çözümünü yapan devrenin, OTA için yapılan analog blok gösterimi Şekil 6.7'de $y(0)=3$ yapılarak elde edilebilir. Bu blok diyagramın OTA ile gerçekleştirilmiş şekli Şekil 6.8 ve Şekil 6.9 ile aynı olmakla birlikte tek fark kondansatörün başlangıç değerinin $y(0)=30m$ olacak şekilde ayarlanarak simülasyonun yapılmış olmasıdır. Başlangıç değerinin $y(0)=3$ yerine $y(0)=30m$ alınmasının nedeni OTA için skalalama yapılmasından kaynaklanmaktadır.



Şekil 6.17 CA3080 kullanan (6.14) denklemini çözen devrenin pspice çıkış eğrisi

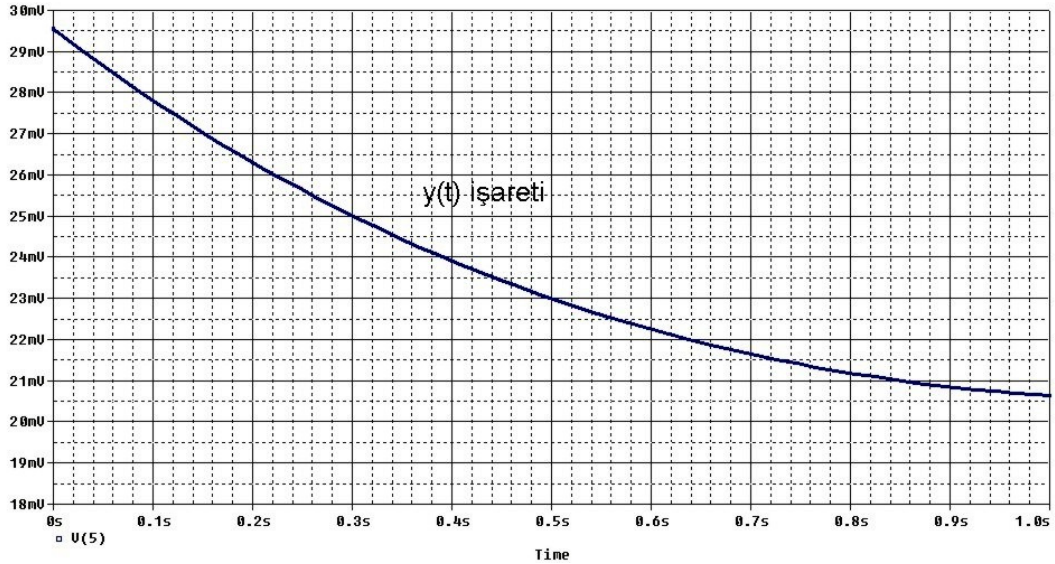
Şekil 6.17’de gösterilen sonuç grafiğini veren devre Şekil 6.9 ile verilen devrenin aynısı olmakla birlikte tek farkı integral alıcı kısmında bulunan kondansatör değerinin 30m olarak alınmasıdır. Bundan önceki örnekte bu değer 0 olarak alınmıştı. Devreye ait eleman değerleri Şekil 6.9’dan görülebilir.

Sonuç olarak Şekil 6.17’deki $y(t)$ işaretinin, Şekil 6.15’de gösterilen işaret ile benzeştiği görülmüştür. Sonuç eğrisi bize OTA’lı devre ile istenilen sonuca yakın bir sonuç elde edildiğini göstermektedir. 1/100 oranında skalalama yapıldığından gerçek egride $t=0$ için genlik 3V olmasına karşılık, OTA’lı devrenin sonuç egrisinde $t=0$ için genlik 30mV olmalıydı. Aynı şekilde gerçek egride $t=1$ için genlik 2.1V olmasına karşılık OTA’lı devrenin sonuç egrisinde $t=1$ için genlik 21mV olmalıydı. Şekil 6.17’de $t=0$ için 30mV değerinin sağlanmasına karşılık, $t=1$ için 21mV olması gereken genlik değerinin 19.9mV olduğu görülmüştür.

(6.14) denkleminin çözümü için CCII ile yapılan gerçekleştirme ve sonucu şu şekildedir:

(6.14) denkleminin çözümünü yapan devrenin, CCII için yapılan analog blok gösterimi, OTA’ya ait analog blok gösterim ile aynıdır ve Şekil 6.7’de $y(0)=3$ yapılarak elde edilebilir. Bu blok diyagramın CCII ile gerçekleştirilmiş şekli Şekil 6.11

ve Şekil 6.12 ile aynı olmakla birlikte tek fark kondansatörün başlangıç değerinin $y(0)=30m$ olacak şekilde ayarlanarak simülasyonun yapılmış olmasıdır. Başlangıç değerinin $y(0)=3$ yerine $y(0)=30m$ alınmasının nedeni CCII için skalalama yapılmasından kaynaklanmaktadır.

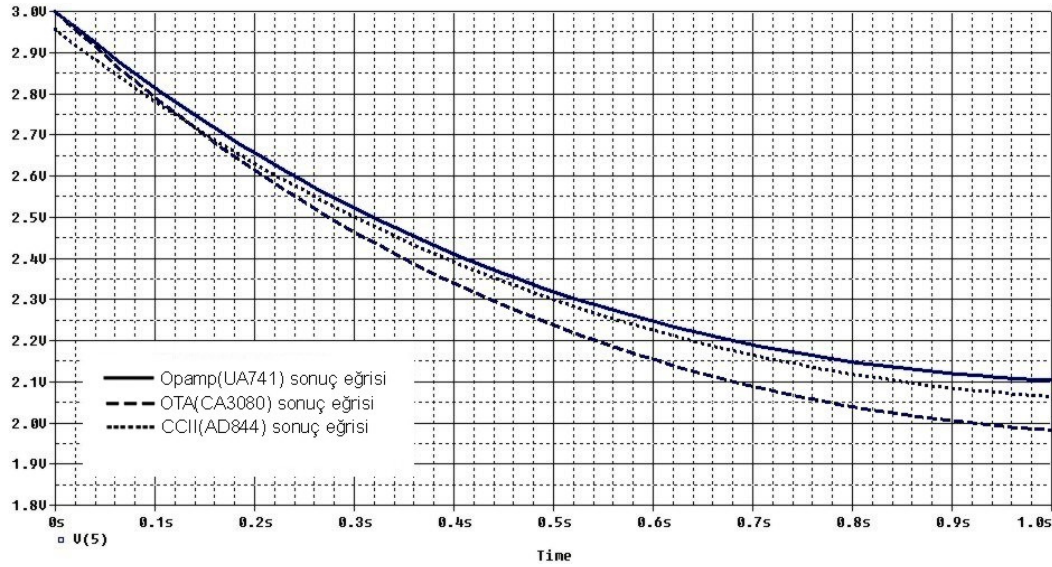


Şekil 6.18 AD844 kullanan (6.14) denklemini çözen devrenin pspice çıkış eğrisi

Şekil 6.18’de gösterilen sonuç grafiğini veren devre Şekil 6.12 ile verilen devrenin aynısı olmakla birlikte tek farkı integral alıcı kısmında bulunan kondansatör değerinin 30m olarak alınmasıdır. Bundan önceki örnekte bu değer 0 olarak alınmıştı. Devreye ait eleman değerleri Şekil 6.12’den görülebilir.

Sonuç olarak Şekil 6.18’deki $y(t)$ işaretinin, Şekil 6.15’de gösterilen işaret ile benzeştiği görülmüştür. Sonuç eğrisi bize CCII’li devre ile istenilen sonuca yakın bir sonuç elde edildiğini göstermektedir. 1/100 oranında skalalama yapıldığından gerçek egride $t=0$ için genlik 3V olmasına karşılık, OTA’lı devrenin sonuç egrisinde $t=0$ için genlik 30mV olmalıydı. Aynı şekilde gerçek egride $t=1$ için genlik 2.1V olmasına karşılık OTA’lı devrenin sonuç egrisinde $t=1$ için genlik 21mV olmalıydı. Sonuç eğrisi sadece 0.4mV aşağı kaymış olarak gözükmesine karşılık, eğri şekil olarak gerçek eğri ile bire bir örtüşmektedir.

Opamp, OTA ve CCII aktif elemanları ile gerçekleştirilen ve (6.14) denklemini çözen devrelerin sonuç eğrilerinin tek bir grafik üzerinde gösterimi Şekil 6.19'da verilmiştir.



Şekil 6.19 (6.14) denklemini çözen devrelere ait sonuç eğrileri

Opamp, OTA ve CCII için yapılan simülasyon sonuçlarından görüldüğü üzere her üç sonuç şekli birbirine çok yakındır. Opamp için elde edilen sonuç ideale en yakın sonuç olarak görülmektedir. OTA ve CCII için elde edilen sonuçlarda ise, alt devrelerin çıkışında görülen ve istenmeyen DC bileşen etkisinden yani çıkış şeklinin orjinaline göre aşağı veya yukarı kaymasından dolayı oluşan çok az bir bozulma görülmektedir. Ama şekil olarak benzeşmede tam bir uyum olduğu görülmüştür

6.3. Uygulama 3

Örnek 3 olarak (6.22) diferansiyel denklemini ele alalım:

$$y'' - y' - 2y = 2t \text{ ve } y(0)=0, y'(0)=1 \quad (6.22)$$

(6.22) denklemin matematiksel çözümü şu şekildedir:

Homojen kısmın çözüm ifadesi (6.23) şeklinde olacaktır.

$$y_h = c_1 \cdot e^{-t} + c_2 \cdot e^{2t} \quad (6.23)$$

Özel çözüm (6.24) şeklinde tanımlanabilir.

$$y_ö = a_1 \cdot t + a_2 \quad (6.24)$$

$$y_ö' = a_1 \quad (6.25)$$

$$y_ö'' = 0 \quad (6.26)$$

$$y'' - y' - 2y = 2 \cdot t \quad (6.27)$$

(6.24), (6.25) ve (6.26) ifadeleri (6.27) denkleminde yerine yazıldığında $a_1 = -1$ ve $a_2 = (1/2)$ şeklinde katsayılar bulunabilir. Bu katsayılar (6.24) denkleminde yerlerine yazıldığında özel çözüm (6.28) şeklinde elde edilir.

$$y_ö = -t + (1/2) \quad (6.28)$$

(6.22) diferansiyel denkleminin çözümü, homojen kısmın çözümü ile özel çözümün toplamı olduğundan (6.23) denklemini ile (6.28) denklemini toplanarak (6.29) denklemini elde edilir.

$$y(t) = c_1 \cdot e^{-t} + c_2 \cdot e^{2t} - t + (1/2) \quad (6.29)$$

$$y(t)' = -c_1 \cdot e^{-t} + 2 \cdot c_2 \cdot e^{2t} - 1 \quad (6.30)$$

$y(0) = 0$ ve $y'(0) = 1$ başlangıç koşullarını (6.29) ve (6.30) denklemlerinde kullanarak c_1 ve c_2 katsayı değerlerini $c_1 = -1$ ve $c_2 = 1/2$ şeklinde bulabiliriz.

(6.22) diferansiyel denkleminin çözümü (6.31) denklemini şeklinde olacaktır.

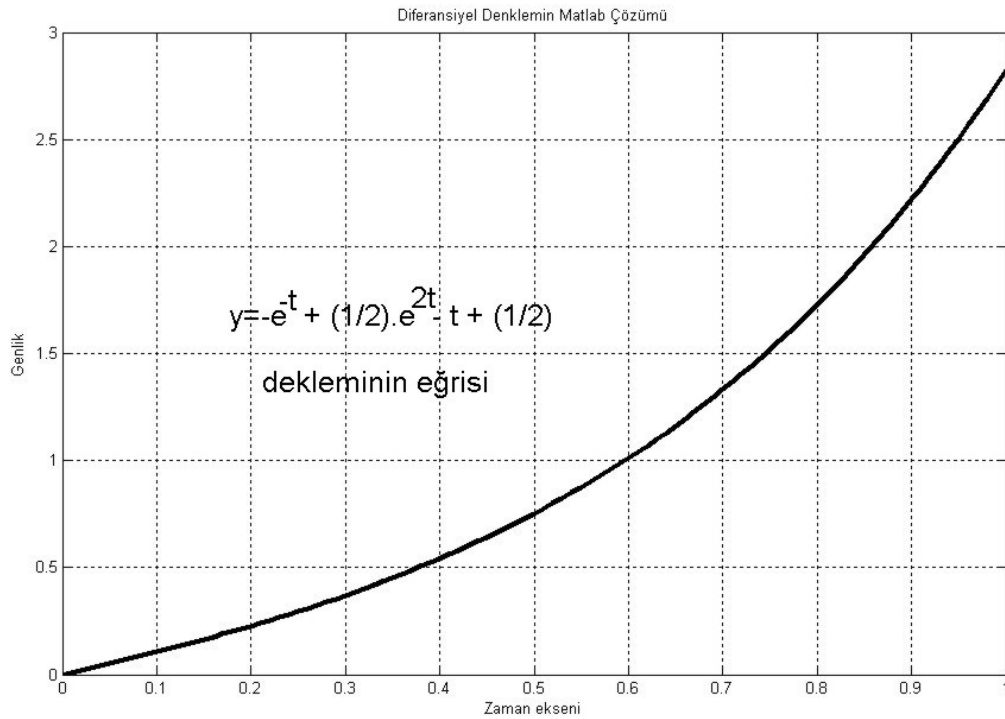
$$y(t) = -e^{-t} + (1/2) \cdot e^{2t} - t + (1/2) \quad (6.31)$$

Denklemin matlab ile çözümü ve çözüm grafiği şu şekildedir:

Aşağıdaki kodları matlab ortamında yazdığımızda diferansiyel denklemin çözüm ifadesi ve bu ifadenin şekli bulunur.

```
clear all
v=dsolve('D2y-Dy-2*y=2*t','y(0)=0', 'Dy(0)=1')
pretty(simplify(collect(v)));
t=0:1e-2:1;
v=subs(v,t,'t');
plot(t,v);
title('Sistemin cikis egrisi');
xlabel('Zaman eksenini');
ylabel('Genlik');
```

(6.22) denkleminde ait matlab ile elde edilen sonuç grafiği Şekil 6.20’de verilmiştir.



Şekil 6.20 (6.22) denkleminin çözümünün matlab sonuç eğrisi

Bundan sonra aktif elemanlar ile yapacağımız devre sonuçları Şekil 6.20 ile karşılaştırılmış ve bulunan sonuçlar değerlendirilmiştir. Beklentimiz aktif devreler kullanılarak elde edilen çıkış eğrilerinin Şekil 6.20'ye benzemesidir.

(6.22) denkleminin çözümü için opamp ile yapılan gerçekleştirme ve sonucu şu şekildedir:

(6.22) denklemini opamp kullanarak analog bloklarla gerçekleştirmek ve pspice simülasyonunu yapmak için öncelikle analog blok gösterimini oluşturmak gerekir. Analog blok gösterimi Şekil 6.21'de verilmiştir.

Şekil 6.21'nin oluşturulması için (6.33) denklemi kullanılmış ve şu basamaklar sırayla uygulanmıştır:

1- Diferansiyel denklem $y'' - y' - 2y = 2t$ şeklinde olduğundan analog bloklarla bu denklemi gerçekleştirmek için en büyük mertebeli terim olan y'' ifadesi yalnız bırakılmalıdır. Bu işlem yapıldığında (6.32) ifadesi çıkar. Burada amaç bu ifadeyi toplayıcının çıkışında elde etmektir. Toplayıcı eviren bir toplayıcı olduğundan $-y'$ yerine $+y'$ ifadesi, $+2y$ yerine $-2y$ ifadesi, $+2t$ yerine $-2t$ ifadesi, toplayıcı girişine verilmiştir. Başka bir ifade ile – parantezine alınarak (6.33) ifadesi elde edilmiş ve devre bu ifadeye göre kurulmuştur.

$$y'' = y' + 2y + 2t \quad (6.32)$$

$$y'' = -(-y' - 2y - 2t) \quad (6.33)$$

2- Toplayıcı bloğu oluşturulur ve çıkışına y'' ifadesi yazılır.

3- Birinci integral alma bloğu y'' ifadesinin çıkışına konulur ve $-y'$ ifadesi oluşturulur.

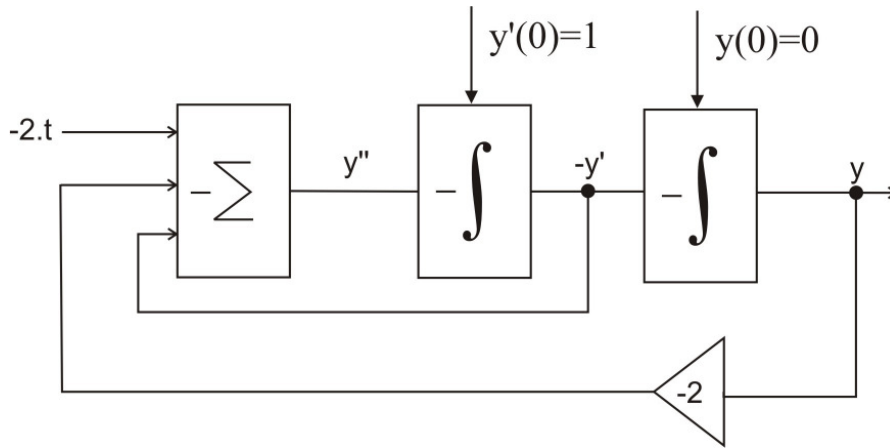
4- İkinci integral alma bloğu $-y'$ ifadesinin çıkışına konulur ve y ifadesi oluşturulur.

5- Toplayıcının girişine (6.33) denklemini sağlayacak şekilde bağlantılar yapılır. Bunun için $-y'$ ifadesi geri besleme ile toplayıcı girişine verilmiş, y ifadesi 2 kat artırılıp terslenerek toplayıcı girişine verilmiş ve dışarıdan $(-2t)$ kaynağı toplayıcı girişine uygulanmıştır.

6- $y'(0)=1$ başlangıç koşulu birinci integratör devresine uygulanır.

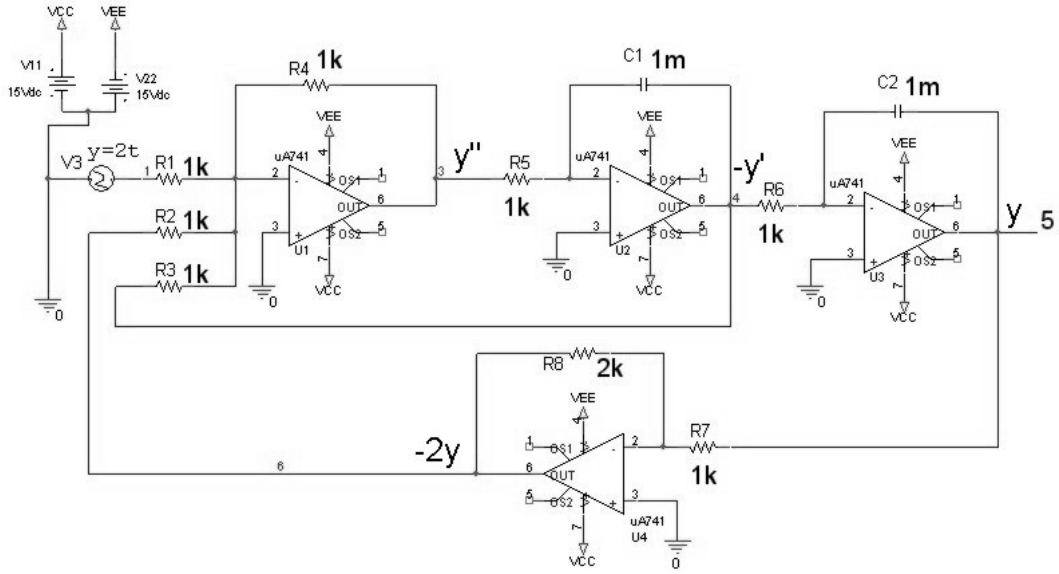
7- $y(0)=0$ başlangıç koşulu ikinci integratör devresine uygulanır.

Devrenin analog blok gösterimi Şekil 6.21'de verilmiştir.



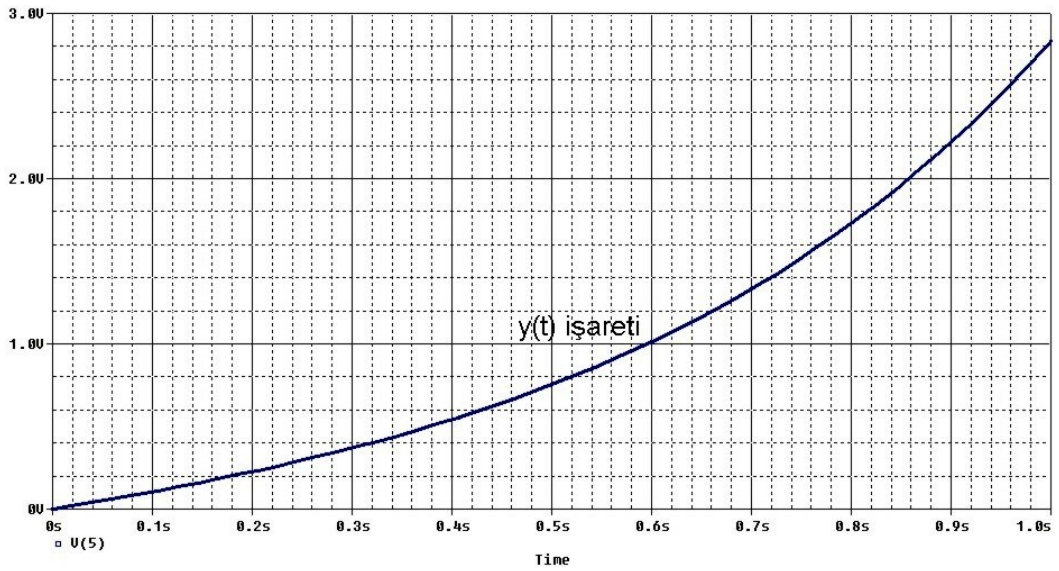
Şekil 6.21 (6.22) denkleminin çözümünün opamp için analog blok gösterimi

Şekil 6.21'deki blok diyagramın UA741 kullanılarak elde edilmiş pspice devre şeması ve sonuç eğrisi sırasıyla Şekil 6.22 ve Şekil 6.23'de verilmiştir.



Şekil 6.22 UA741 kullanan (6.22) denklemini çözen pspice devre şeması

Şekil 6.22 devresinde 5 nolu düğüm yani $y(t)$ işaretini incelenmiş ve Şekil 6.23 elde edilmiştir.



Şekil 6.23 UA741 kullanan (6.22) denklemini çözen devrenin pspice çıkış eğrisi

Şekil 6.22'de gösterilen devrede, her üç girişinde ait kazanç katsayıları 1 olan tersleyen toplayıcı, 2 tane kazanç katsayıları 1 olan integratör ve kazanç katsayısı 2

olan eviren yükselteç kullanılmıştır. Bu kazanç değerleri için uygun R ve C değerleri seçilmiştir. Devre eleman değerleri Şekil 6.22 üzerinden görülebilir.

Sonuç olarak Şekil 6.23'deki $y(t)$ işaretinin, Şekil 6.20'de gösterilen işaret ile benzeştiği görülmüştür. Her iki sonuç eğrisinde de $t=0$ için $V=0$, $t=0.6$ için $V=1$ ve $t=1$ için $V=2.8$ olduğu görülmüştür.

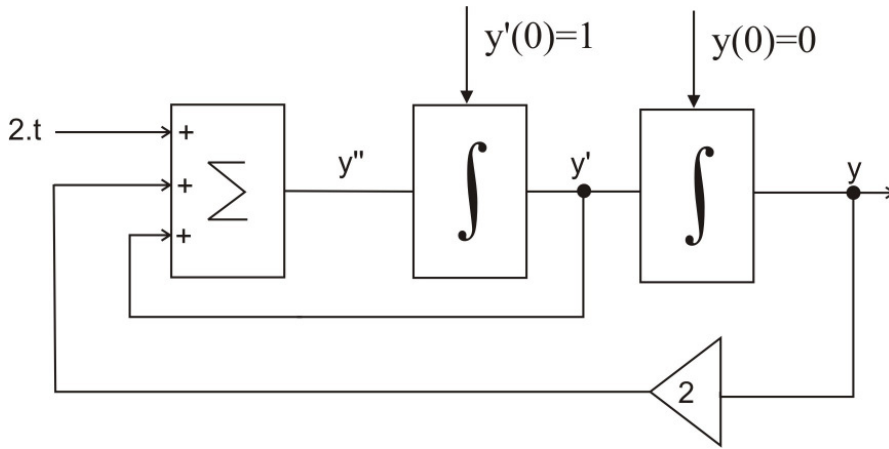
(6.22) denkleminin çözümü için OTA ile yapılan gerçekleştirme ve sonucu şu şekildedir:

(6.22) denklemini OTA kullanarak analog bloklarla gerçekleştirmek ve pspice simülasyonunu yapmak için öncelikle analog blok gösterimini oluşturmak gerekir. Analog blok gösterimi Şekil 6.24'de verilmiştir.

Şekil 6.24'ün oluşturulması için (6.32) denklemi kullanılmış ve şu basamaklar sırayla uygulanmıştır:

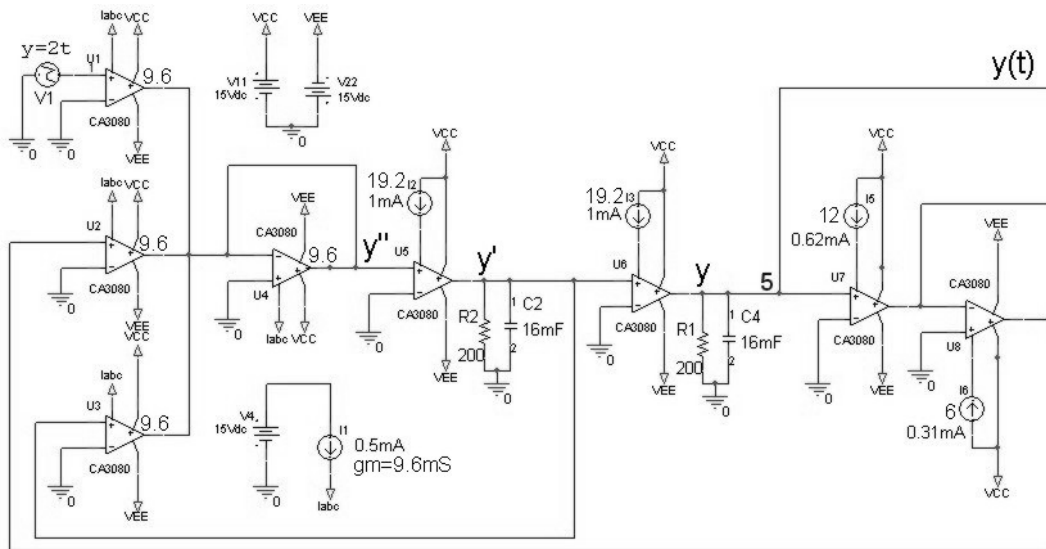
- 1- Opamp için yapılan blok gösterimde olduğu gibi öncelikle (6.22) denklemindeki en yüksek mertebeli terim yalnız bırakılarak (6.32) ifadesi elde edilir.
- 2- Toplayıcı bloğu oluşturulur ve çıkışına y'' ifadesi yazılır.
- 3- Birinci integral alma bloğu y'' ifadesinin çıkışına konular ve y' ifadesi oluşturulur.
- 4- İkinci integral alma bloğu y' ifadesinin çıkışına konular ve y ifadesi oluşturulur.
- 5- Toplayıcının girişine (6.32) denklemini sağlayacak şekilde bağlantılar yapılır. Bunun için y' ifadesi geri besleme ile toplayıcı girişine verilmiş, y ifadesi 2 kat artırılarak toplayıcı girişine verilmiş ve dışarıdan $(2t)$ kaynağı toplayıcı girişine uygulanmıştır.
- 6- $y'(0)=1$ başlangıç koşulu birinci integratör devresine uygulanır.

7- $y(0)=0$ başlangıç koşulu ikinci integratör devresine uygulanır.



Şekil 6.24 (6.22) denkleminin çözümünün OTA için analog blok gösterimi

Şekil 6.24'deki blok diyagramın CA3080 kullanılarak elde edilmiş pspice devre şeması ve sonuç eğrisi sırasıyla Şekil 6.25 ve Şekil 6.26'da verilmiştir.

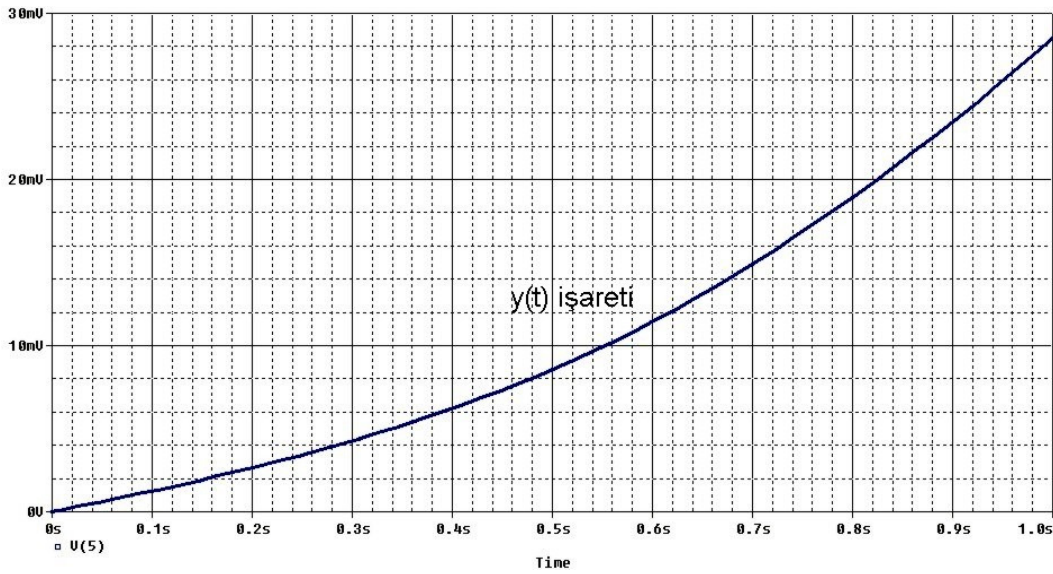


Şekil 6.25 CA3080 kullanan (6.22) denklemini çözen pspice devre şeması

Şekil 6.25 devresinde 5 nolu düğüm yani $y(t)$ işareti incelenmiş ve Şekil 6.26 elde edilmiştir.

Devrede 1 adet toplayıcı kullanılmış ve toplayıcının her üç girişi için, kazanç 1 olacak şekilde eleman değerleri ayarlanmıştır. Toplayıcı devrenin çıkışında y'' işareti elde edilmiştir. Devrede ayrıca 2 adet integral alıcı kullanılmıştır. Birinci integral alıcı y'' işaretini y' işaretine çevirmiş, ikinci integral alıcı ise y' işaretini y işaretine çevirmiştir. Toplayıcı girişine vermek için $2y$ ifadesi gerekli olduğundan, kazancı 2 olan bir evirmeyen yükselteç y ifadesi çıkışına bağlanmıştır.

Burada önemli olan bir unsur başlangıç koşullarının unutulmaması gerekliliğidir. $y'(0)=1$ değeri $1/100$ skalalama yapılarak 10mF değerinde birinci integral alma devresindeki kondansatörün başlangıç değeri olarak atanmıştır. $y(0)=0$ değeri ise ikinci integral alma devresindeki kondansatörün başlangıç değeri (IC=Initial Condition) ifadesine “0” yazılarak elde edilmiştir.



Şekil 6.26 CA3080 kullanan (6.22) denklemini çözen devrenin pspice çıkış eğrisi

Şekil 6.25’de verilen devrenin Pspice incelemesinde, toplayıcı alt devresi kısmında bulunan 4 adet OTA elemanı için $g_m=9.6\text{mS}$ olacak şekilde eleman değerleri DC akım akaynağı ile 0.5mA verilerek ayarlanmıştır. Böylece toplayıcı katının kazanç katsayıları 1 olmuştur. Her iki integral alıcı katı için eleman değerleri $g_m=19.2\text{mS}$ (1mA), $C=16\text{mF}$, $R=200$ ohm olarak ayarlanmıştır. Yükselteç katının kazancının 2 olması için birinci OTA’nın g_m değeri 12mS , ikinci OTA’nın g_m değeri 6mS şeklinde ayarlanmıştır. Toplayıcının girişine uygulanan $y=2t$ şeklindeki kaynağın PWL

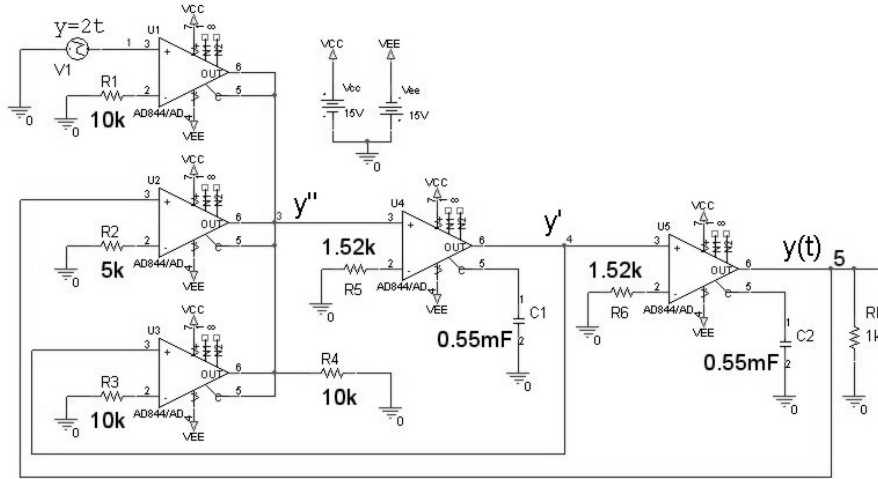
fonksiyonu ile oluşturulmasında skalalama yapılmış ve $t=0$ için $V=0$, $t=1$ için $V=10m$ değerleri kullanılmıştır.

Sonuç olarak Şekil 6.26'daki $y(t)$ işaretinin, Şekil 6.20'de gösterilen işaret ile benzeştiği görülmüştür. Sonuç eğrisi bize OTA'lı devre ile istenilen sonuca yakın bir sonuç elde edildiğini göstermektedir. 1/100 oranında skalalama yapıldığından gerçek egride $t=0$ için genlik 0 olmasına karşılık, OTA'lı devrenin sonuç egrisinde $t=0$ için genlik 0 olmalıydı. Aynı şekilde gerçek egride $t=0.6$ için genlik 1V olmasına karşılık OTA'lı devrenin sonuç egrisinde $t=0.6$ için genlik 10mV olmalıydı ve gerçek egride $t=1$ için genlik 2.8V olmasına karşılık OTA'lı devrenin sonuç egrisinde $t=1$ için genlik 28mV olmalıydı. OTA'lı devrede sonuç işaretinin olması gerektiği gibi sıfır noktasından başladığı görülmesine rağmen, $t=0.6$ için, olması gereken değerden daha büyük bir değer aldığı görülmüştür.

(6.22) denkleminin çözümü için CCII ile yapılan gerçekleştirme ve sonuçları şu şekildedir:

(6.22) denklemini CCII kullanarak analog bloklarla gerçekleştirmek ve pspice simülasyonunu yapmak için öncelikle analog blok gösterimini oluşturmak gerekir. CCII için gerekli analog blok gösterimi, OTA için yapılan analog blok gösterimi ile aynıdır ve Şekil 6.24'de verilmiştir.

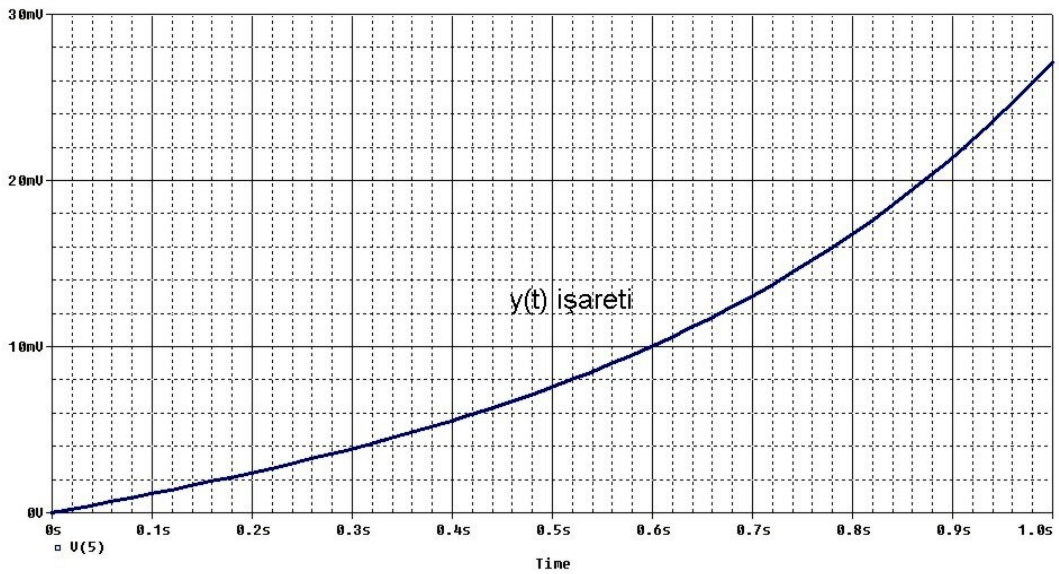
Şekil 6.24'deki blok diyagramın AD844 kullanılarak elde edilmiş pspice devre şeması ve sonuç eğrisi sırasıyla Şekil 6.27 ve Şekil 6.28'de verilmiştir.



Şekil 6.27 AD844 kullanan (6.22) denklemini çözen pspice devre şeması

Şekil 6.27 devresinde 5 nolu düğüm yani $y(t)$ işareti incelenmiş ve Şekil 6.28 elde edilmiştir.

CA3080 kullanılarak elde edilen devre şeklinde $2y$ ifadesini elde etmek için kazancı 2 olan evirmeyen yükselteç kullanılmıştı. Şekil 6.27'de gösterilen AD844 kullanılarak elde edilen devrede ise bahsedilen yükselteç kullanılmamış, onun yerine y ifadesinin toplayıcıya girdiği kısımdaki toplayıcı kazanç katsayısı 2 olarak ayarlanmıştır.

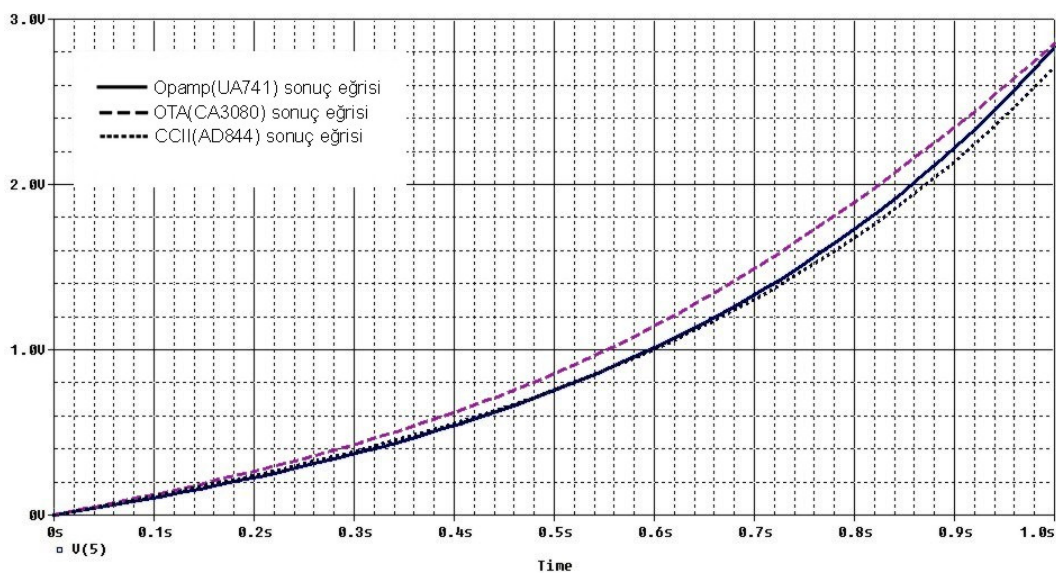


Şekil 6.28 AD844 kullanan (6.22) denklemini çözen devrenin pspice çıkış eğrisi

Şekil 6.27’de verilen devrenin Pspice incelemesinde, toplayıcı devresinin her bir girişinin kazanç değerleri yukardan aşağıya sırayla 1,2 ve 1 olacak şekilde $R_1=10k$, $R_2=5k$, $R_3=10k$ ve $R_4=10k$ ile ayarlanmıştır. Her iki integratör devresi eleman değerleri $R=1.52k$ ohm ve $C=0.55mF$ şeklindedir. Çıkışa yük direnci olarak $R_L=1k$ bağlanmıştır.

Sonuç olarak Şekil 6.28’deki $y(t)$ işaretinin, Şekil 6.20’de gösterilen işaret ile benzeştiği görülmüştür. Sonuç eğrisi bize CCII’li devre ile istenilen sonuca yakın bir sonuç elde edildiğini göstermektedir. 1/100 oranında skalalama yapıldığından gerçek eğride $t=0$ için genlik 0 olmasına karşılık, CCII’li devrenin sonuç eğrisinde $t=0$ için genlik 0 olmalıydı. Aynı şekilde gerçek eğride $t=0.6$ için genlik 1V olmasına karşılık CCII’li devrenin sonuç eğrisinde $t=0.6$ için genlik 10mV olmalıydı ve gerçek eğride $t=1$ için genlik 2.8V olmasına karşılık CCII’li devrenin sonuç eğrisinde $t=1$ için genlik 28mV olmalıydı. CCII’li devrede sonuç işaretinin olması gerektiği gibi sıfır noktasından başladığının görülmesine ve $t=0.6$ için genliğin olması gerektiği gibi 10mV olduğunun görülmesine rağmen, $t=1$ için 28mV olması gereken değer 27mV olduğu görülmüştür.

Aktif elemanlar ile gerçekleştirilen ve (6.22) denklemini çözen devrelerin sonuç eğrilerinin tek bir grafik üzerinde gösterimi Şekil 6.29’da verilmiştir.



Şekil 6.29 (6.22) denklemini çözen devrelere ait sonuç eğrileri

Opamp, OTA ve CCII için yapılan simülasyon sonuçlarından görüldüğü üzere her üç sonuç şekli birbirine çok yakındır. Opamp için elde edilen sonuç ideale en yakın sonuç olarak görülmektedir. OTA ve CCII için elde edilen sonuçlarda ise, alt devrelerin çıkışında görülen ve istenmeyen DC bileşen etkisinden yani çıkış şeklinin orjinaline göre aşağı veya yukarı kaymasından dolayı oluşan çok az bir bozulma görülmektedir. Ama şekil olarak benzeşmede tam bir uyum olduğu görülmüştür.

6.4. Uygulama 4

Örnek 4 olarak, (6.22) denkleminin başlangıç koşullarının değiştirilmiş hali olan (6.34) diferansiyel denklemini ele alalım.

$$y'' - y' - 2y = 2t \text{ ve } y(0)=2, y'(0)=0 \quad (6.34)$$

(6.34) denklemin matematiksel çözümü şu şekildedir:

Homojen kısmın çözüm ifadesi (6.35) şeklinde olacaktır.

$$y_h = c_1 \cdot e^{-t} + c_2 \cdot e^{2t} \quad (6.35)$$

Özel çözüm (6.36) şeklinde tanımlanabilir.

$$y_ö = a_1 \cdot t + a_2 \quad (6.36)$$

$$y_ö' = a_1 \quad (6.37)$$

$$y_ö'' = 0 \quad (6.38)$$

$$y'' - y' - 2y = 2 \cdot t \quad (6.39)$$

(6.36), (6.37) ve (6.38) ifadeleri (6.39) denkleminde yerine yazıldığında $a_1 = -1$ ve $a_2 = (1/2)$ şeklinde katsayılar bulunabilir. Bu katsayılar (6.36) denkleminde yerlerine yazıldığında özel çözüm (6.40) şeklinde elde edilir.

$$y_0 = -t + (1/2) \quad (6.40)$$

(6.34) diferansiyel denkleminin çözümü, homojen kısmın çözümü ile özel çözümün toplamı olduğundan (6.35) denklemini ile (6.40) denklemini toplanarak (6.41) denklemini elde edilir.

$$y(t) = c_1 \cdot e^{-t} + c_2 \cdot e^{2t} - t + (1/2) \quad (6.41)$$

$$y(t)' = -c_1 \cdot e^{-t} + 2 \cdot c_2 \cdot e^{2t} - 1 \quad (6.42)$$

$y(0) = 2$ ve $y'(0) = 0$ başlangıç koşullarını (6.41) ve (6.42) denklemlerinde kullanarak c_1 ve c_2 katsayı değerlerini $c_1 = 2/3$ ve $c_2 = 5/6$ şeklinde bulabiliriz.

(6.34) diferansiyel denkleminin çözümü (6.43) denkleminde olacaktır.

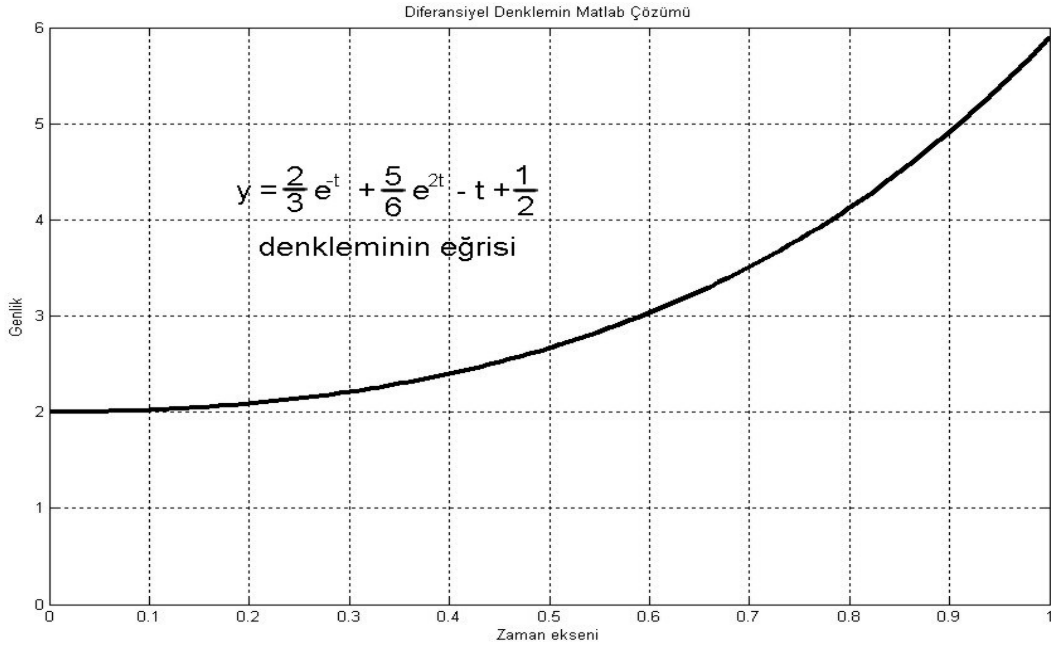
$$y(t) = (2/3)e^{-t} + (5/6)e^{2t} - t + (1/2) \quad (6.43)$$

Denklemin matlab ile çözümü ve çözüm grafiği şu şekildedir:

Aşağıdaki kodları matlab ortamında yazdığımızda diferansiyel denklemin çözüm ifadesi ve bu ifadenin şekli bulunur.

```
clear all
v=dsolve('D2y-Dy-2*y=2*t','y(0)=2','Dy(0)=0')
pretty(simplify(collect(v)));
t=0:1e-2:1;
v=subs(v,t,'t');
plot(t,v);
title('Sistemin cikis egrisi');
xlabel('Zaman eksenini');
ylabel('Genlik');
```

(6.34) denkleminin ait matlab ile elde edilen sonuç grafiği Şekil 6.30'da verilmiştir.



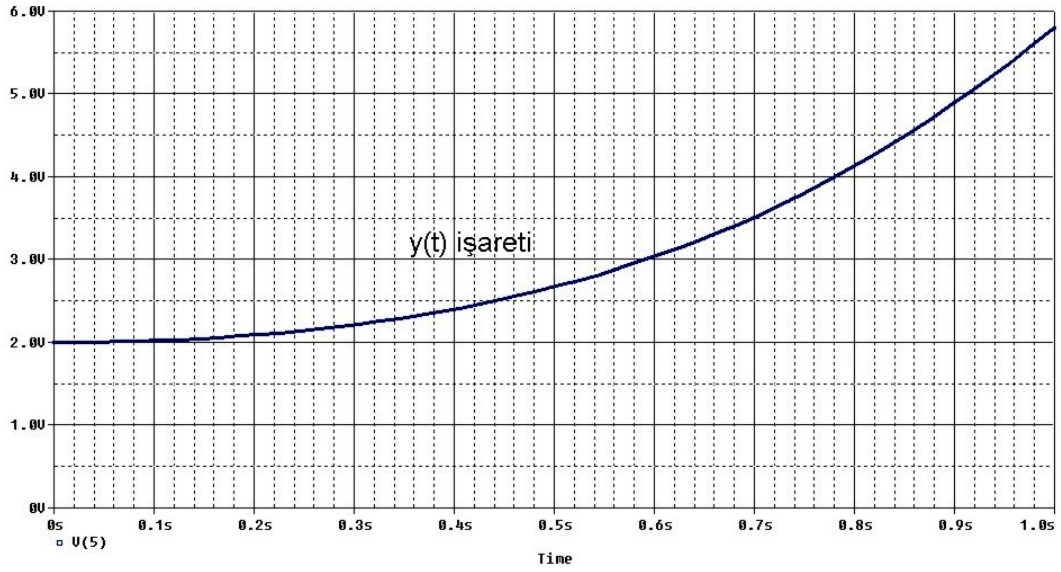
Şekil 6.30 (6.34) denkleminin çözümünün matlab sonuç eğrisi

Bundan sonra aktif elemanlar ile yapacağımız devre sonuçları Şekil 6.30 ile karşılaştırılmış ve bulunan sonuçlar değerlendirilmiştir. Beklentimiz aktif devreler kullanılarak elde edilen çıkış eğrilerinin Şekil 6.30'a benzemesidir.

(6.34) denkleminin çözümü için opamp ile yapılan gerçekleştirme ve sonucu şu şekildedir:

(6.34) denkleminin çözümünü yapan devrenin, opamp için yapılan analog blok gösterimi Şekil 6.21'de $y'(0)=0$ ve $y(0)=2$ yapılarak elde edilebilir. Bu blok diyagramın opamplar ile gerçekleştirilmiş şekli ise Şekil 6.22 ile aynı olmakla birlikte tek fark birinci integral devresindeki kondansatörün başlangıç değerinin $y'(0)=0$ ve ikinci integral devresindeki kondansatörün başlangıç değerinin $y(0)=2$ olacak şekilde ayarlanarak simülasyonun yapılmış olmasıdır.

Devrenin pspice sonuç eğrisi Şekil 6.31'de verilmiştir.

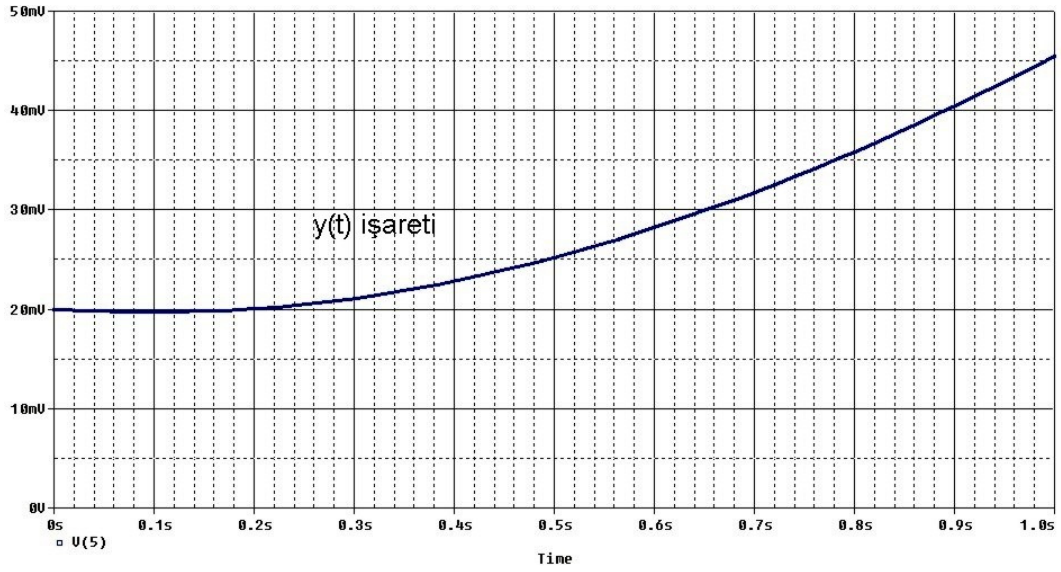


Şekil 6.31 UA741 kullanan (6.344) denklemini çözen devrenin pspice çıkış eğrisi

Sonuç olarak Şekil 6.31'deki $y(t)$ işaretinin, Şekil 6.30'da gösterilen işaret ile benzeştiği görülmüştür. Her iki sonuç eğrisinde de $t=0$ için $V=2$ ve $t=1$ için $V=5.9$ olduğu görülmüştür.

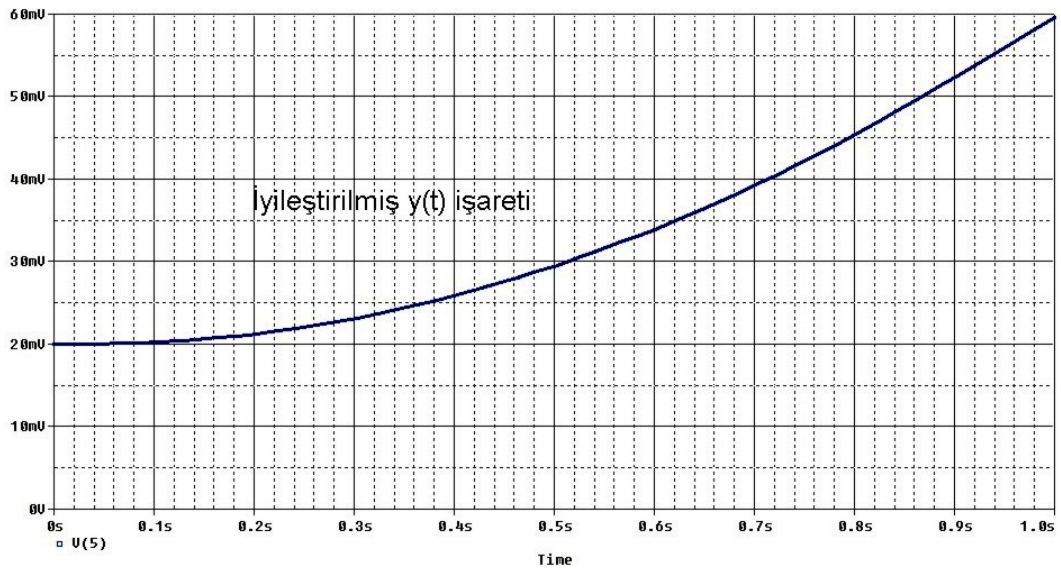
(6.34) denkleminin çözümü için OTA ile yapılan gerçekleştirme ve sonucu şu şekildedir:

(6.34) denkleminin çözümünü yapan devrenin, OTA için yapılan analog blok gösterimi Şekil 6.24'de $y'(0)=0$ ve $y(0)=20m$ yapılarak elde edilebilir. Bu blok diyagramın OTA ile gerçekleştirilmiş şekli Şekil 6.25 ile aynı olmakla birlikte tek fark kondansatörün başlangıç değerinin $y'(0)=0$ ve $y(0)=20m$ olacak şekilde ayarlanarak simülasyonun yapılmış olmasıdır. Başlangıç değerinin $y(0)=2$ yerine $y(0)=20m$ alınmasının nedeni OTA için skalalama yapılmasından kaynaklanmaktadır.



Şekil 6.32 CA3080 kullanan (6.34) denklemini çözen devrenin pspice çıkış eğrisi

Sonuç olarak Şekil 6.32'deki $y(t)$ işaretinin, Şekil 6.30'da gösterilen işaret ile benzeştiği görülmesine rağmen $t=1$ için 59mV olması gereken değerın 45mV olduğu görülmüştür. Şekil 6.25'deki devrede, integral alıcı kısmına ait devre eleman değerleri $C=15\text{mF}$ ve $R=1\text{k}$ ohm olacak şekilde değiştirildiğinde devre daha iyi sonuç vermektedir.

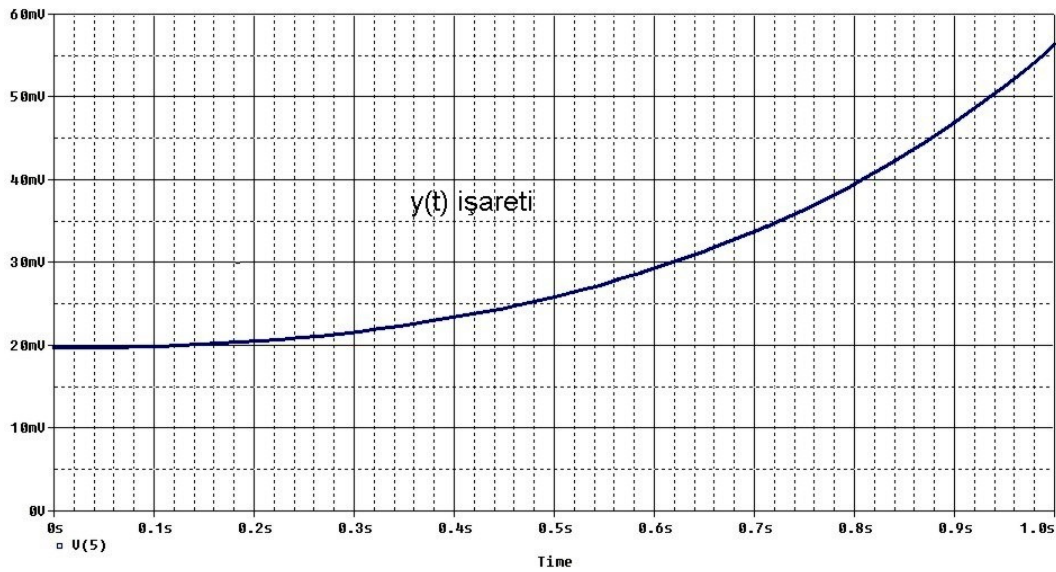


Şekil 6.33 CA3080 kullanan (6.34) denklemini çözen iyileştirilmiş devrenin pspice çıkış eğrisi

Sonuç olarak Şekil 6.32'deki $y(t)$ işaretinin, Şekil 6.30'da gösterilen işaret ile benzeştiği görülmüştür. Sonuç eğrisi bize OTA'lı devre ile istenilen sonuca yakın bir sonuç elde edildiğini göstermektedir. 1/100 oranında skalalama yapıldığından gerçek eğride $t=0$ için genlik 2V olmasına karşılık, OTA'lı devrenin sonuç eğrisinde $t=0$ için genlik 20mV olmalıydı. Aynı şekilde gerçek eğride $t=1$ için genlik 5.9V olmasına karşılık OTA'lı devrenin sonuç eğrisinde $t=1$ için genlik 59mV olmalıydı. Şekil 6.32'de $t=0$ için 20mV değerinin sağlanmasına karşılık, $t=0.6$ için 30mV olması gereken genlik değerinin 35mV olduğu görülmüştür.

(6.34) denkleminin çözümü için CCII ile yapılan gerçekleştirme ve sonucu şu şekildedir:

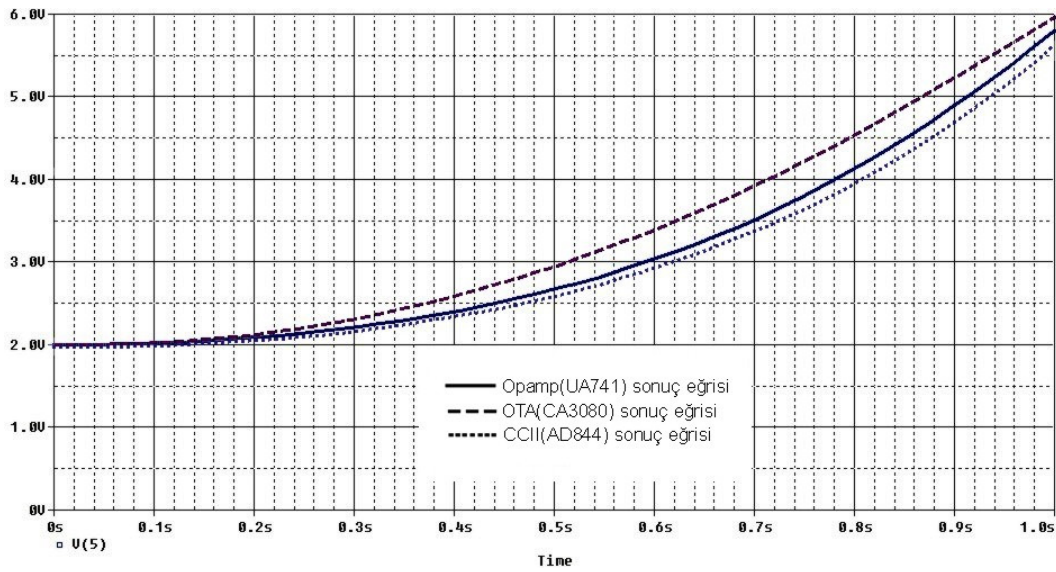
(6.14) denkleminin çözümünü yapan devrenin, CCII için yapılan analog blok gösterimi, OTA'ya ait analog blok gösterim ile aynıdır ve Şekil 6.24'de $y'(0)=0$ ve $y(0)=20m$ yapılarak elde edilebilir. Bu blok diyagramın CCII ile gerçekleştirilmiş şekli Şekil 6.27 ile aynı olmakla birlikte tek fark kondansatörün başlangıç değerinin $y'(0)=0$ ve $y(0)=20m$ olacak şekilde ayarlanarak simülasyonun yapılmış olmasıdır. Başlangıç değerinin $y(0)=2$ yerine $y(0)=20m$ alınmasının nedeni CCII için skalalama yapılmasından kaynaklanmaktadır.



Şekil 6.34 AD844 kullanan (6.34) denklemini çözen devrenin pspice çıkış eğrisi

Sonuç olarak Şekil 6.34'deki $y(t)$ işaretinin, Şekil 6.30'da gösterilen işaret ile benzeştiği görülmüştür. Sonuç eğrisi bize CCII'li devre ile istenilen sonuca yakın bir sonuç elde edildiğini göstermektedir. 1/100 oranında skalalama yapıldığından gerçek eğride $t=0$ için genlik 2V olmasına karşılık, CCII'li devrenin sonuç eğrisinde $t=0$ için genlik 20mV olmalıydı. Aynı şekilde gerçek eğride $t=1$ için genlik 5.9V olmasına karşılık CCII'li devrenin sonuç eğrisinde $t=1$ için genlik 59mV olmalıydı. Şekil 6.34'de $t=0$ için 20mV değerinin sağlanmasına karşılık, $t=1$ için 59mV olması gereken genlik değerinin 58mV olduğu görülmüştür.

Opamp, OTA ve CCII aktif elemanları ile gerçekleştirilen ve (6.34) denklemini çözen devrelerin sonuç eğrilerinin tek bir grafik üzerinde gösterimi Şekil 6.35'de verilmiştir.



Şekil 6.35 (6.34) denklemini çözen devrelere ait sonuç eğrileri

Opamp, OTA ve CCII için yapılan simülasyon sonuçlarından görüldüğü üzere her üç sonuç şekli birbirine çok yakındır. Opamp için elde edilen sonuç ideale en yakın sonuç olarak görülmektedir. OTA ve CCII için elde edilen sonuçlarda ise, alt devrelerin çıkışında görülen ve istenmeyen DC bileşen etkisinden yani çıkış şeklinin orjinale göre aşağı veya yukarı kaymasından dolayı oluşan çok az bir bozulma görülmektedir. Ama şekil olarak benzeşmede tam bir uyum olduğu görülmüştür.

6.5. Uygulama 5

Örnek 5 olarak (6.44) diferansiyel denklemini ele alalım:

$$y'' + w^2 \cdot y = 1 \text{ ve } y(0)=0, y'(0)=0 \quad (6.44)$$

Burada w açısal frekanstır ve bu örnek için $f=1$ Hz alınarak (6.45) denklemi gereğince $w=6,28$ olarak alınacaktır.

$$w=2 \cdot \pi \cdot f \quad (6.45)$$

$w^2=39,5$ değeri yerine yazıldığında denklem (6.46) halini alacaktır.

$$y'' + 39,5 \cdot y = 1 \text{ ve } y(0)=0, y'(0)=0 \quad (6.46)$$

(6.46) denklemin matematiksel çözümü şu şekildedir:

Homojen kısmın çözüm ifadesi (6.47) şeklinde olacaktır.

$$y_h = c_1 \cdot [\cos(6,28 \cdot t)] + c_2 \cdot [\sin(6,28 \cdot t)] \quad (6.47)$$

Homojen kısmın çözüm ifadesinde karakteristik denklem kökleri reel çıkmadığı için böyle bir ifade oluşmuştur.

Özel çözüm (6.48) şeklinde tanımlanabilir.

$$y_0 = a_1 \quad (6.48)$$

$$y_0' = 0 \quad (6.49)$$

$$y_0'' = 0 \quad (6.50)$$

$$y'' + 39,5 \cdot y = 1 \quad (6.51)$$

(6.48), (6.49) ve (6.50) ifadeleri (6.51) denkleminde yerine yazıldığında $a_1=1/39,5$ yani $a_1=1/w^2$ şeklinde katsayı bulunabilir. Bu katsayı (6.48) denkleminde yerine yazıldığında özel çözüm (6.52) şeklinde elde edilir.

$$y_0 = 1/39,5 = 1/w^2 \quad (6.52)$$

(6.46) diferansiyel denkleminin çözümü, homojen kısmın çözümü ile özel çözümün toplamı olduğundan (6.47) denklemini ile (6.52) denklemini toplanarak (6.53) denklemini elde edilir.

$$y(t) = c_1 \cdot [\cos(6,28.t)] + c_2 \cdot [\sin(6,28.t)] + (1/39,5) \quad (6.53)$$

$$y(t)' = -6,28.c_1 \cdot [\sin(6,28.t)] + 6,28.c_2 \cdot [\cos(6,28.t)] \quad (6.54)$$

$y(0)=0$ ve $y'(0)=0$ başlangıç koşullarını (6.53) ve (6.54) denklemlerinde kullanarak c_1 ve c_2 katsayı değerlerini $c_1 = -1/25.12 = -1/w^2$ ve $c_2 = 0$ şeklinde bulabiliriz.

(6.46) diferansiyel denkleminin çözümü (6.55) denklemini şeklinde olacaktır.

$$y(t) = -\frac{1}{39,5} [\cos(6,28.t) - 1] \quad (6.55)$$

(6.44) şeklinde genel hali verilen diferansiyel denkleminin çözümü (6.56) denklemini şeklinde olacaktır.

$$y(t) = -\frac{1}{w^2} [\cos(w.t) - 1] \quad (6.56)$$

(6.56) denklemini için $f=1\text{Hz}$ olarak alınır ve bu değer yerine konursa (6.57) denklemini elde edilir.

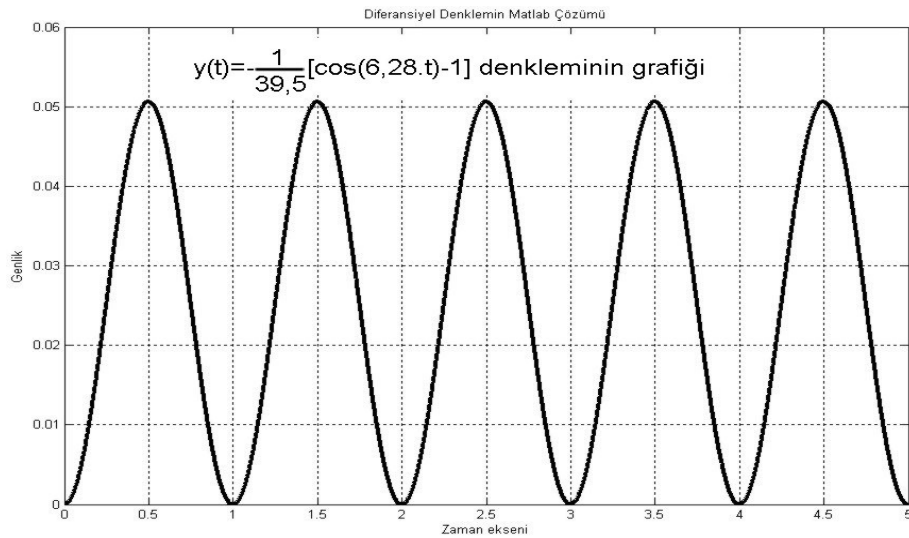
$$y(t) = -\frac{1}{4.\pi^2} [\cos(2.\pi.t) - 1] \quad (6.57)$$

Denklemin matlab ortamındaki çözümü şu şekildedir:

Aşağıdaki kodları matlab ortamında yazdığımızda diferansiyel denklemin çözüm ifadesi ve bu ifadenin şekli bulunur.

```
clear all
clc
v=dsolve('D2y+((2*pi*1000)^2)*y=1','Dy(0)=0','y(0)=0')
pretty(simplify(collect(v)));
t=0:1e-4:1e-2;
v=subs(v,t,'t');
plot(t,v);
title('Diferansiyel Denklemin Matlab Çözümü');
xlabel('Zaman eksen');
ylabel('Genlik');
```

(6.46) denklemine ait matlab ile elde edilen sonuç grafiği Şekil 6.36’da verilmiştir.



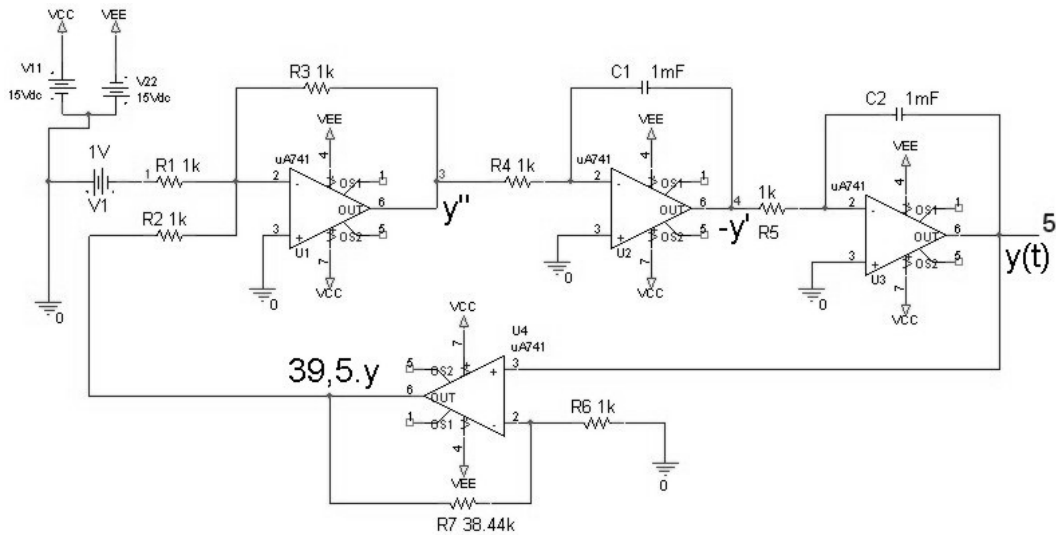
Şekil 6.36 (6.46) denkleminin çözümünün matlab sonuç eğrisi

Bundan sonra aktif elemanlar ile yapacağımız devre sonuçları Şekil 6.36 ile karşılaştırılmış ve bulunan sonuçlar değerlendirilmiştir. Beklentimiz aktif devreler kullanılarak elde edilen çıkış eğrilerinin Şekil 6.36'ya benzemesidir.

(6.46) denkleminin çözümü için opamp ile yapılan gerçekleştirme ve sonucu şu şekildedir:

Diferansiyel denklem (6.58) şekline getirilip UA741 kullanılarak pspice ortamında gerçekleştirildiğinde Şekil 6.37 elde edilir.

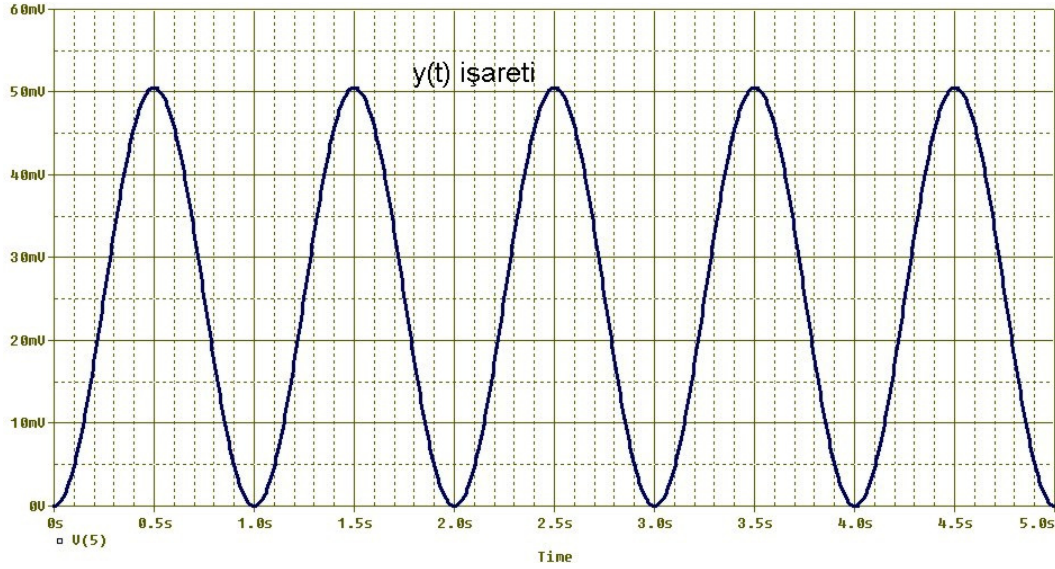
$$y'' = -(39,5 \cdot y - 1) \quad (6.58)$$



Şekil 6.37 UA741 kullanan (6.46) denklemini çözen pspice devre şeması

Şekil 6.37 devresinde 5 nolu düğüm yani $y(t)$ işareti incelenmiş ve Şekil 6.38 elde edilmiştir.

Devrede y işaretini yükselten evirmeyen yükselteç katının kazancınının 39.5 olması için $R7=38.5k$, $R6=1k$ olarak alınmıştır. Diğer katların kazançları 1 olacak şekilde eleman değerleri ayarlanmıştır. Devre eleman değerleri Şekil 6.37 üzerinden görülebilir.



Şekil 6.38 UA741 kullanan (646) denklemini çözen devrenin pspice çıkış eğrisi

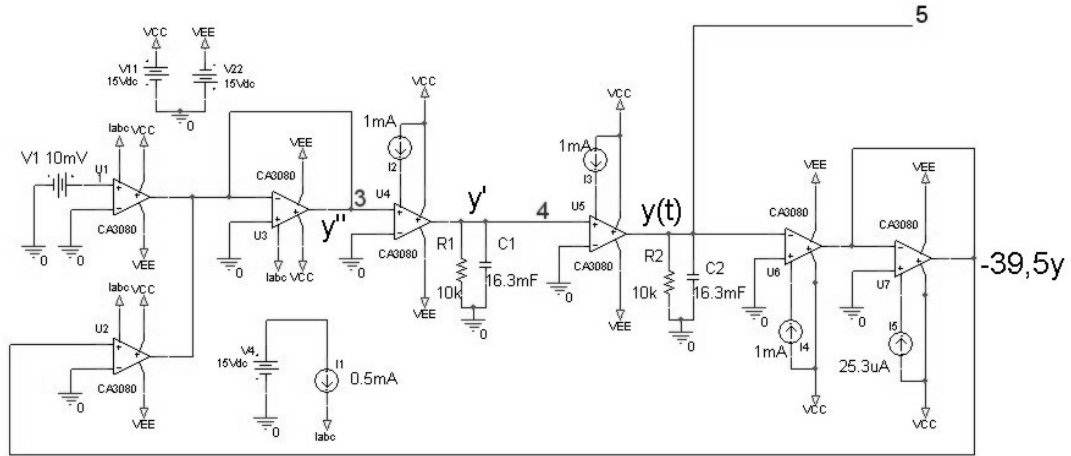
Sonuç olarak Şekil 6.38'deki $y(t)$ işaretinin, Şekil 6.36'da gösterilen işaret ile benzeştiği görülmüştür. Her iki işaretle 0V ile 50mV arasında salınan ve periyodu 1sn olan işaretlerdir.

(6.46) denkleminin çözümü için OTA ile yapılan gerçekleştirme ve sonucu şu şekildedir:

Diferansiyel denklem (6.59) şekline getirilip CA3080 kullanılarak pspice ortamında gerçekleştirildiğinde Şekil 6.39 elde edilir.

$$y'' = -39,5 \cdot y + 1 \quad (6.59)$$

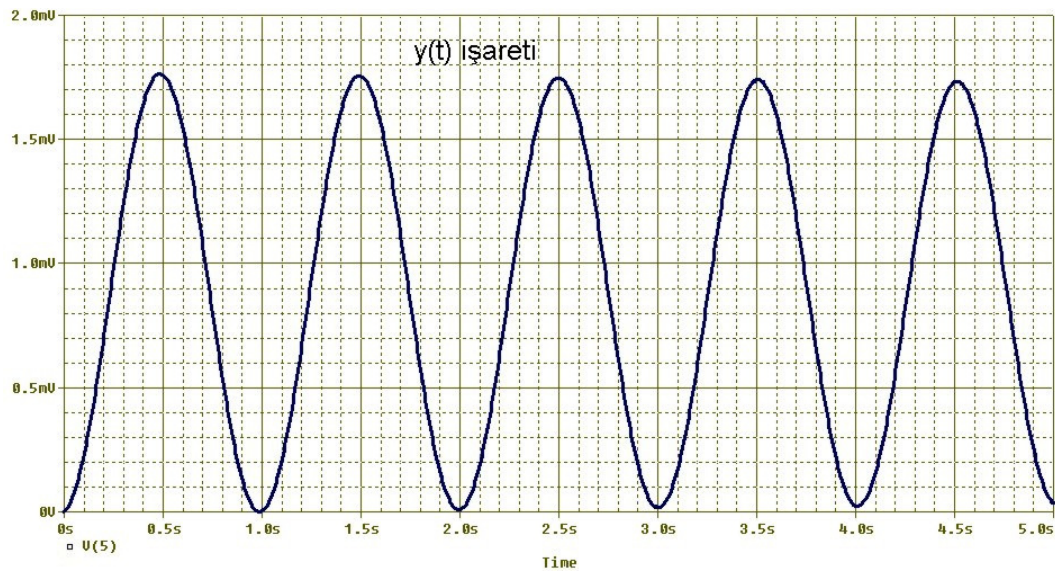
OTA için 1/100 oranında skalalama yapıldığından devrenin girişine 1V yerine 10mV verilmiştir.



Şekil 6.39 CA3080 kullanan (6.46) denklemini çözen pspice devre şeması

Şekil 6.39 devresinde 5 nolu düğüm yani $y(t)$ işareti incelenmiş ve Şekil 6.40 elde edilmiştir.

Devrede y işaretini yükselten eviren yükselteç katının kazancının 39.5 olması için $I_4=1\text{mA}$, $I_5=25,3\mu\text{A}$ olarak alınmıştır. Diğer katların kazançları 1 olacak şekilde eleman değerleri ayarlanmıştır. Devrenin integral alıcı kısmı eleman değerleri, $I_{ABC}=1\text{mA}$, $R=10\text{k}$ ve $C=16,3\text{mF}$ olarak alınmıştır. Devre eleman değerleri Şekil 6.39 üzerinden görülebilir.

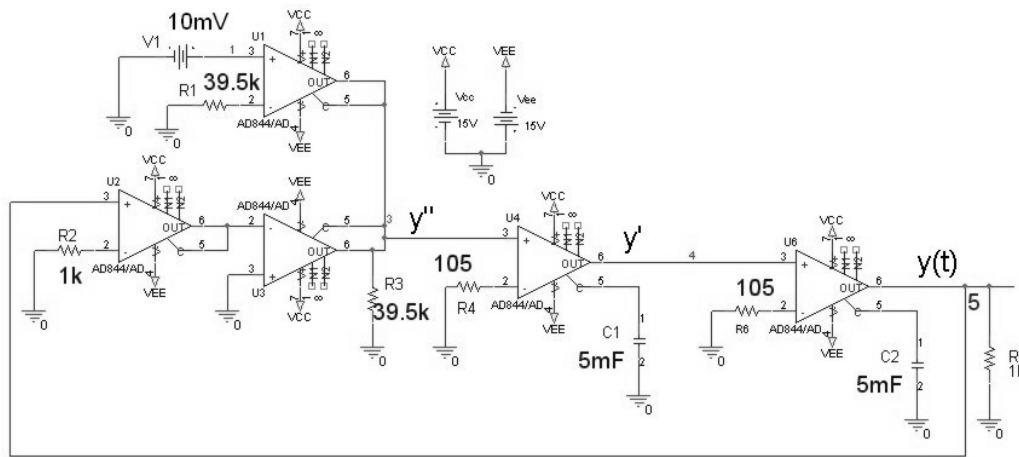


Şekil 6.40 CA3080 kullanan (6.46) denklemini çözen devrenin pspice çıkış eğrisi

Sonuç olarak Şekil 6.40'daki $y(t)$ işaretinin, Şekil 6.36'da gösterilen işaret ile benzeştiği görülmüştür. Her iki işaretin periyodu 1sn dir. 1/100 oranında skalalama yapıldığından OTA'lı devrenin $y(t)$ işaretinin tepe değeri $50\text{mV}/100$ yani $500\mu\text{V}$ olmalıydı. Şekil 6.40'da verilen $y(t)$ işaretinin tepe değerinin $1,75\text{mV}$ olduğu görülmüştür.

(6.46) denkleminin çözümü için CCII ile yapılan gerçekleştirme ve sonuçları şu şekildedir:

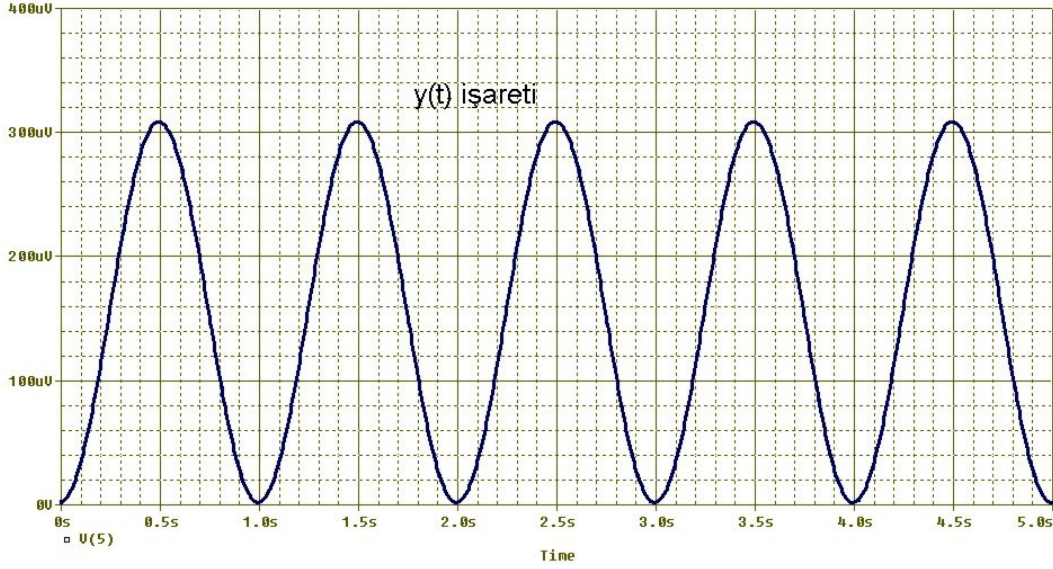
(6.59) ifadesi AD844 kullanılarak pspice ortamında gerçekleştirildiğinde Şekil 6.41 elde edilir.



Şekil 6.41 AD844 kullanan (6.46) denklemini çözen pspice devre şeması

Şekil 6.41 devresinde 5 nolu düğüm yani $y(t)$ işareti incelenmiş ve Şekil 6.42 elde edilmiştir.

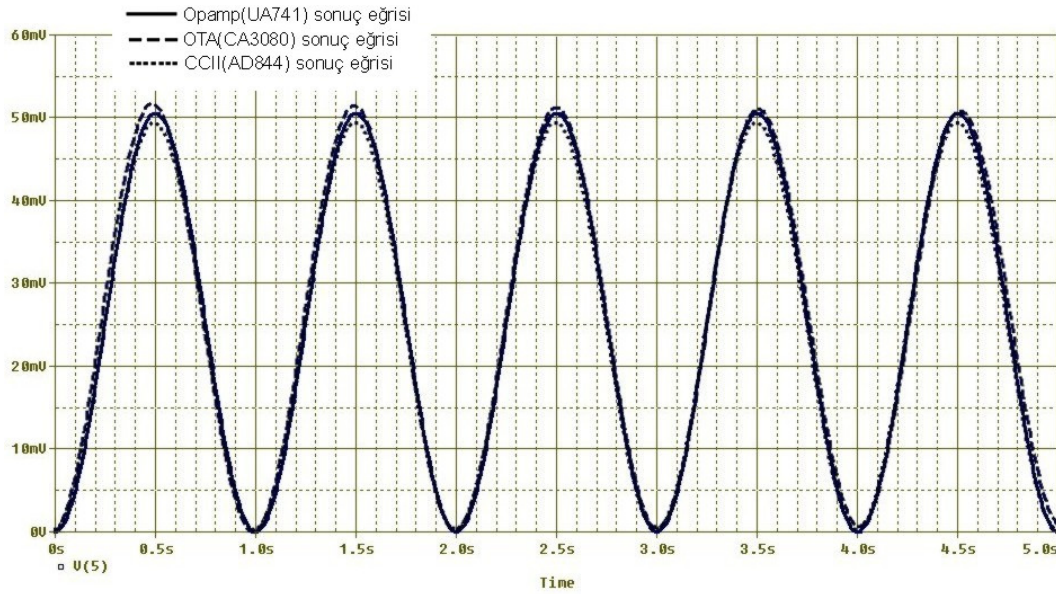
Devrenin toplayıcı katının giriş kazançları yukarıdan aşağıya sırayla 1 ve 39,5 olacak şekilde $R1=39,5\text{k}$, $R2=1\text{k}$, $R3=39,5\text{k}$ elemanları ile ayarlanmıştır. Her iki integral alıcı devresi eleman değerleri $R=105$ ohm ve $C=5\text{mF}$ olarak düzenlenmiştir. Çıkışa 1k yük direnci bağlanmıştır.



Şekil 6.42 AD844 kullanan (6.46) denklemini çözen devrenin pspice çıkış eğrisi

Sonuç olarak Şekil 6.42'deki $y(t)$ işaretinin, Şekil 6.36'da gösterilen işaret ile benzeştiği görülmüştür. Her iki işaretin periyodu 1sn dir. 1/100 oranında skalalama yapıldığından CCII'li devrenin $y(t)$ işaretinin tepe değeri $50\text{mV}/100$ yani 500uV olmalıydı. Şekil 6.40'da verilen $y(t)$ işaretinin tepe değerinin 310uV olduğu görülmüştür.

Opamp, OTA ve CCII aktif elemanları ile gerçekleştirilen ve (6.46) denklemini çözen devrelerin sonuç eğrilerinin tek bir grafik üzerinde gösterimi Şekil 6.43'de verilmiştir.



Şekil 6.43 (6.46) denklemini çözen devrelere ait sonuç eğrileri

Opamp, OTA ve CCII için yapılan simülasyon sonuçlarından görüldüğü üzere her üç sonuç şekli birbirine çok yakındır. Opamp için elde edilen sonuç ideale en yakın sonuç olarak görülmektedir. OTA ve CCII için elde edilen sonuçlarda ise, alt devrelerin çıkışında görülen ve istenmeyen DC bileşen etkisinden yani çıkış şeklinin orjinale göre aşağı veya yukarı kaymasından dolayı oluşan çok az bir bozulma görülmektedir. Ama şekil olarak benzeşmede tam bir uyum olduğu görülmüştür.

6.6. Uygulama 6

Örnek 6 olarak bir elektrik devresine ait olan (6.60) ve (6.61) diferansiyel denklem sistemini ele alalım:

$$\frac{di_1}{dt} = -4.i_1 + V_2 + 16 \quad (6.60)$$

$$\frac{dV_2}{dt} = -10.i_1 + 40 \quad (6.61)$$

Burada I_1 ve V_2 devreye ait akım ve gerilim değerleridir ve bizim örneğimizde bağımlı değişken olarak kullanılacaktır.

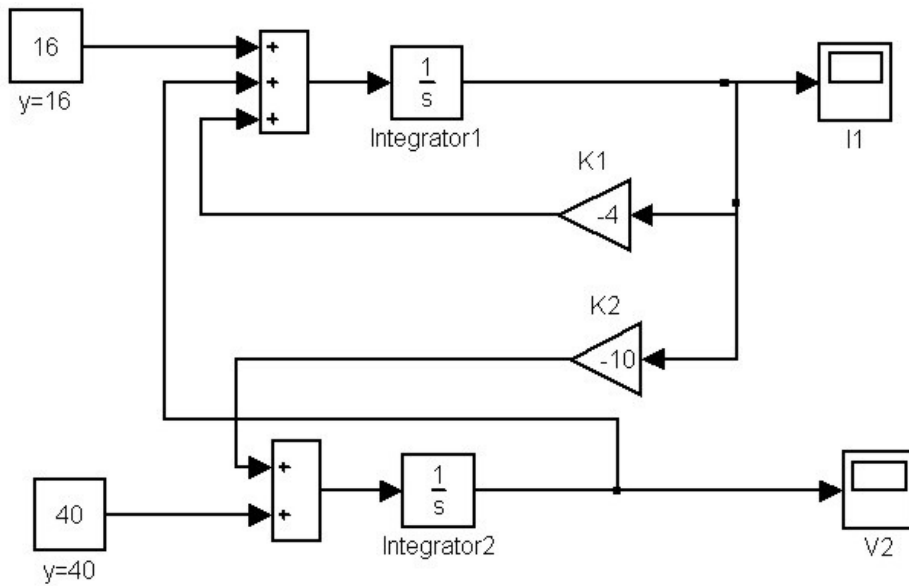
(6.60) ve (6.61) denklemlerinin matematiksel çözüm ifadeleri şu şekildedir:

$$i_1(t) = C.e^{-2t} [\cos(\sqrt{6}t + \varphi)] + 4 \quad (6.62)$$

$$V_2(t) = C.\sqrt{10}.e^{-2t} \left[\cos(\sqrt{6}t + \varphi + \arctg \frac{\sqrt{6}}{2}) \right] \quad (6.63)$$

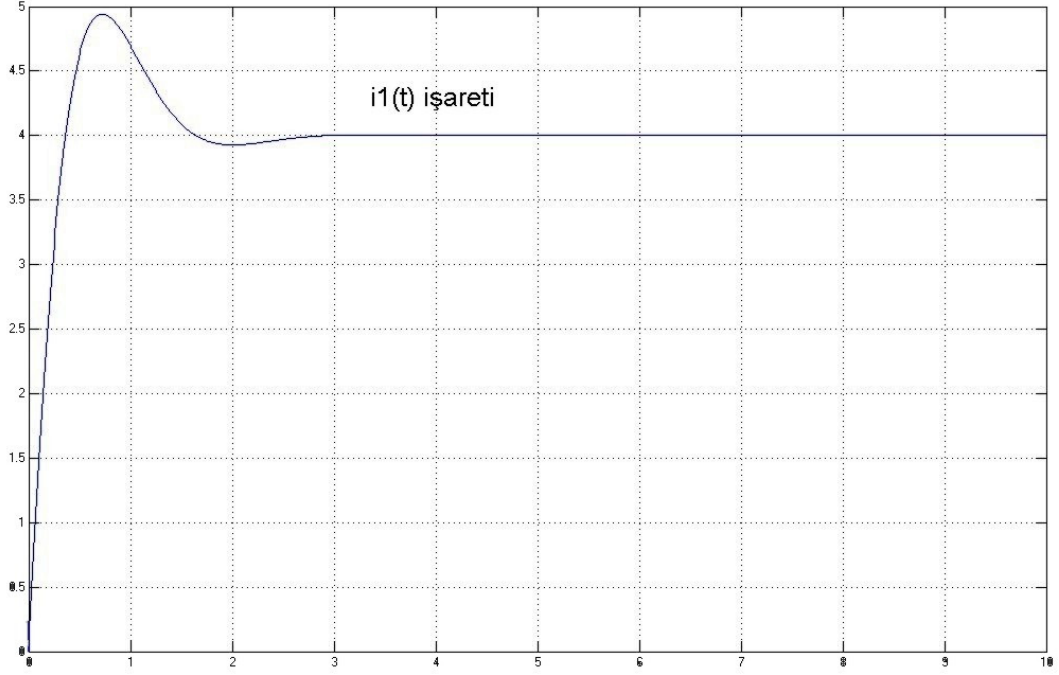
Denklemlerin matlab ortamındaki çözümü şu şekildedir:

Matlab simülink kullanılarak (6.60) ve (6.61) denklemleri blok diyagramlar ile oluşturulmuş ve devre simüle edilmiştir.

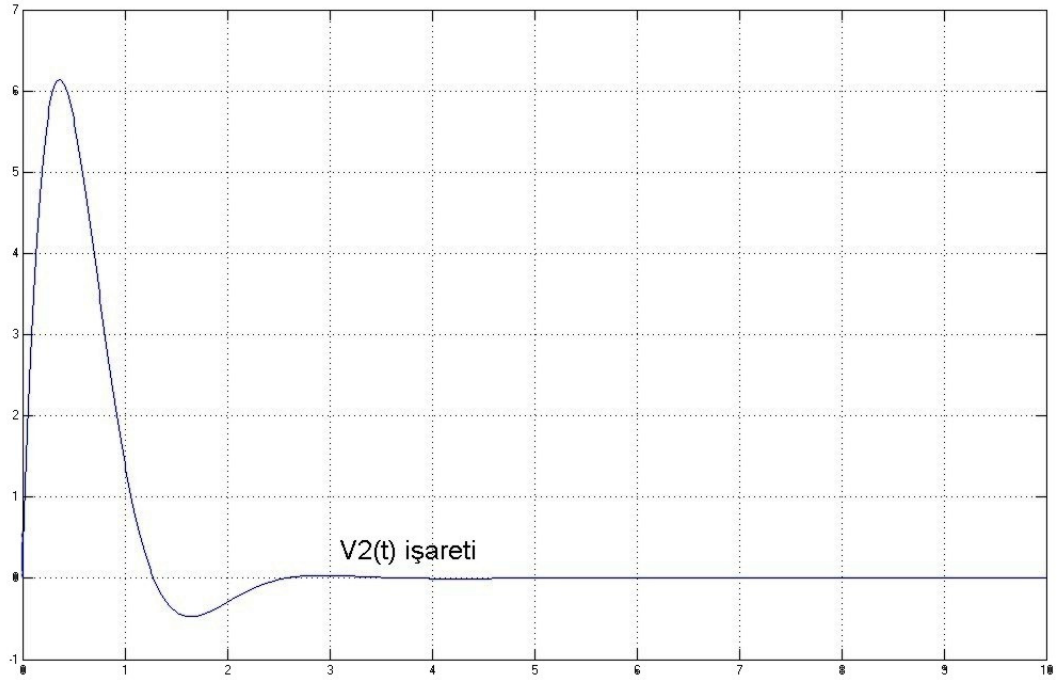


Şekil 6.44 (6.60) ve (6.61) denklemlerini çözen matlab simülink blok şeması

Şekil 6.44'de verilen blok diyagramda I_1 ve V_2 işaretleri üzerlerinde isimleri yazılı göstericiler yardımıyla çizdirilebilirler.



Şekil 6.45 (6.60) ve (6.61) denklemlerini çözen matlab simülink blok şemasındaki I_1 işareti



Şekil 6.46 (6.60) ve (6.61) denklemlerini çözen matlab simülink blok şemasındaki V_2 işareti

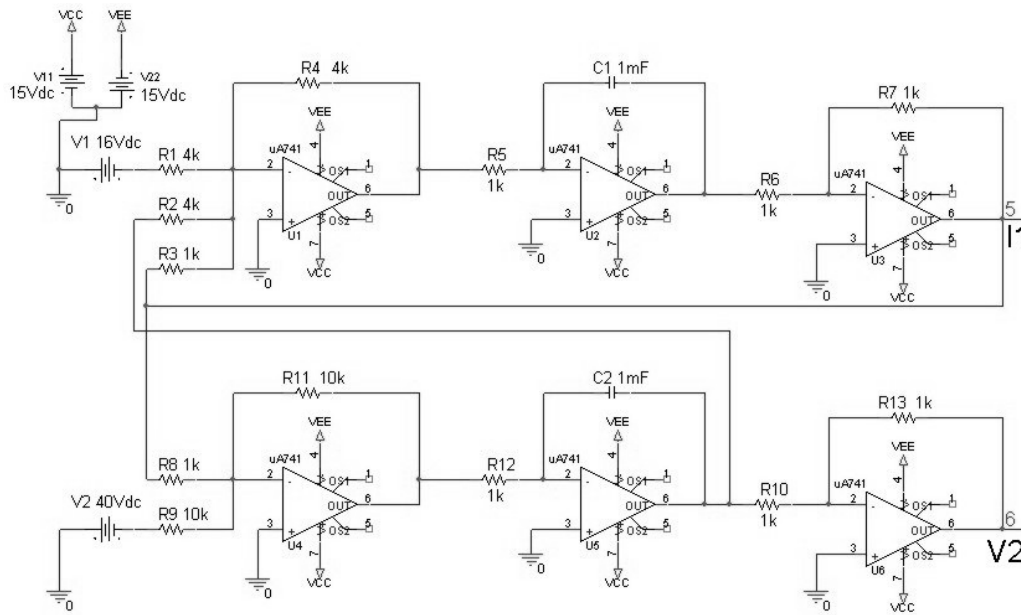
$i_1(t)$ ve $V_2(t)$ 'ye ait eğriler Şekil 6.45 ve Şekil 6.46'da verilmiştir.

Şekil 6.45 ve Şekil 6.46'dan görüldüğü üzere ilk 3 saniye için oluşan geçici durumdan sonra $I_1=4$ değerinde, $V_2=0$ değerlerinde kalmaktadır.

Bundan sonra aktif elemanlar ile yapacağımız devre sonuçları Şekil 6.45 ve Şekil 6.46 ile karşılaştırılmış ve bulunan sonuçlar değerlendirilmiştir. Beklentimiz aktif devreler kullanılarak elde edilen çıkış eğrilerinin Şekil 6.45 ve Şekil 6.46'ya benzemesidir.

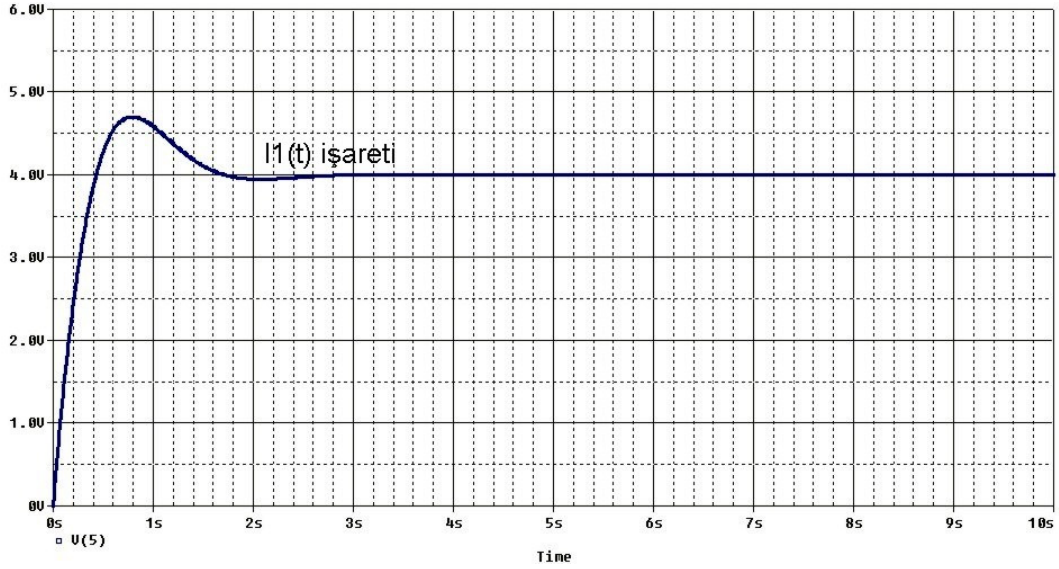
(6.60) ve (6.61) denklemlerinin çözümü için opamp ile yapılan gerçekleştirme ve sonucu şu şekildedir:

(6.60) ve (6.61) ile verilen diferansiyel denklem sistemini çözen opamp'lı devre Şekil 6.47'de verilmiştir.

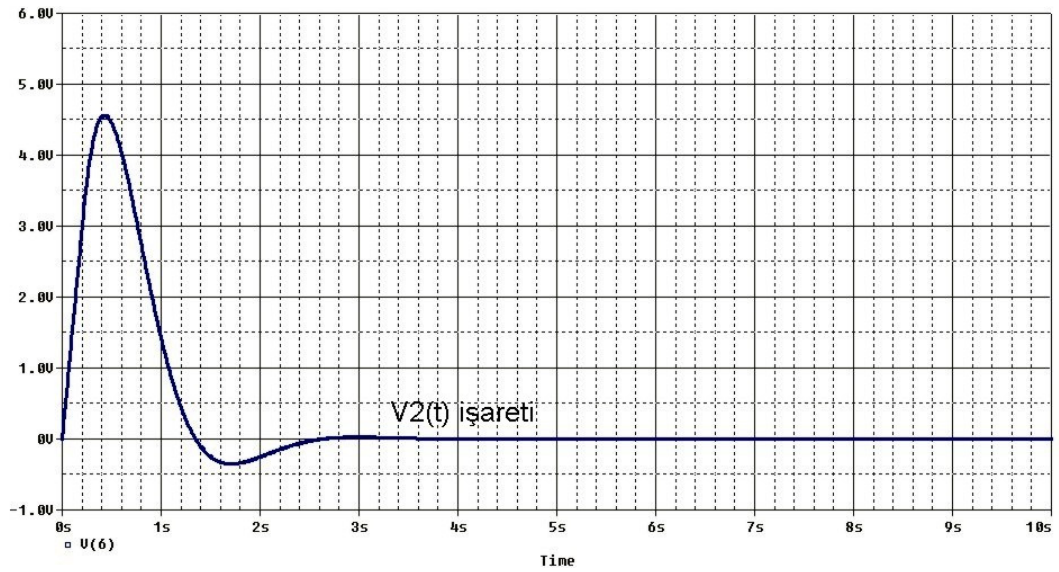


Şekil 6.47 UA741 kullanan (6.60) ve (6.61) denklemlerini çözen PSpice devre şeması

Şekil 6.47 devresinde 5 nolu ve 6 nolu düğümler yani $I_1(t)$ ve $V_2(t)$ işaretleri incelenmiş ve Şekil 6.48 ve Şekil 6.49 elde edilmiştir.



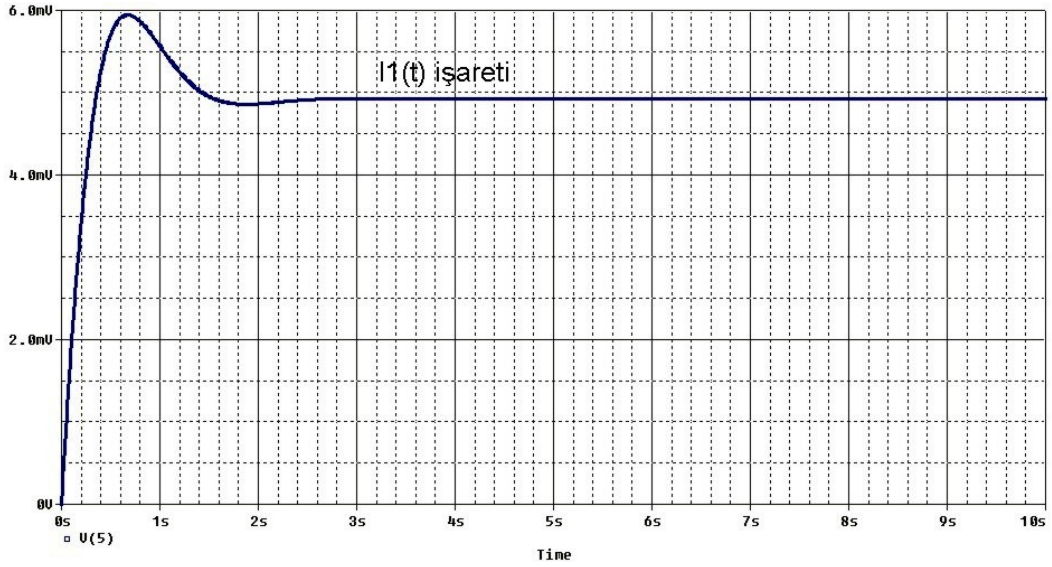
Şekil 6.48 UA741 kullanan (6.60) ve (6.61) denklem sistemini çözen devrenin I_1 pspice çıkış eğrisi



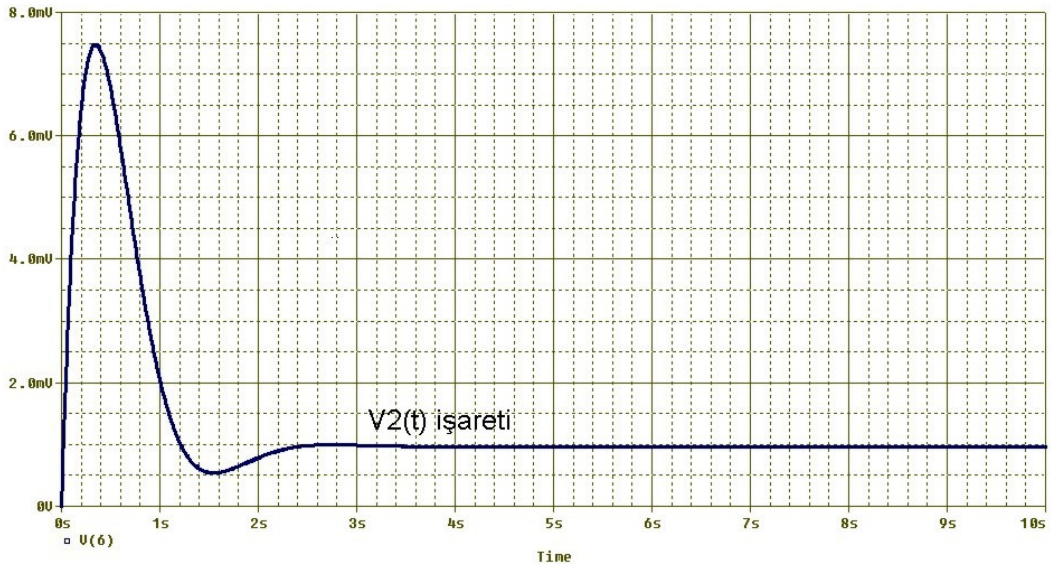
Şekil 6.49 UA741 kullanan (6.60) ve (6.61) denklem sistemini çözen devrenin V_2 pspice çıkış eğrisi

Sonuç olarak Şekil 6.48 ve Şekil 6.49'daki $I_1(t)$ ve $V_2(t)$ işaretlerinin, Şekil 6.45 ve Şekil 6.46'da gösterilen işaretler ile benzeştiği görülmüştür.

(6.60) ve (6.61) denklemlerinin çözümü için OTA ile yapılan gerçekleştirme ve sonucu şu şekildedir:



Şekil 6.51 CA3080 kullanan (6.60) ve (6.61) denklem sistemini çözen devrenin I_1 pspice çıkış eğrisi

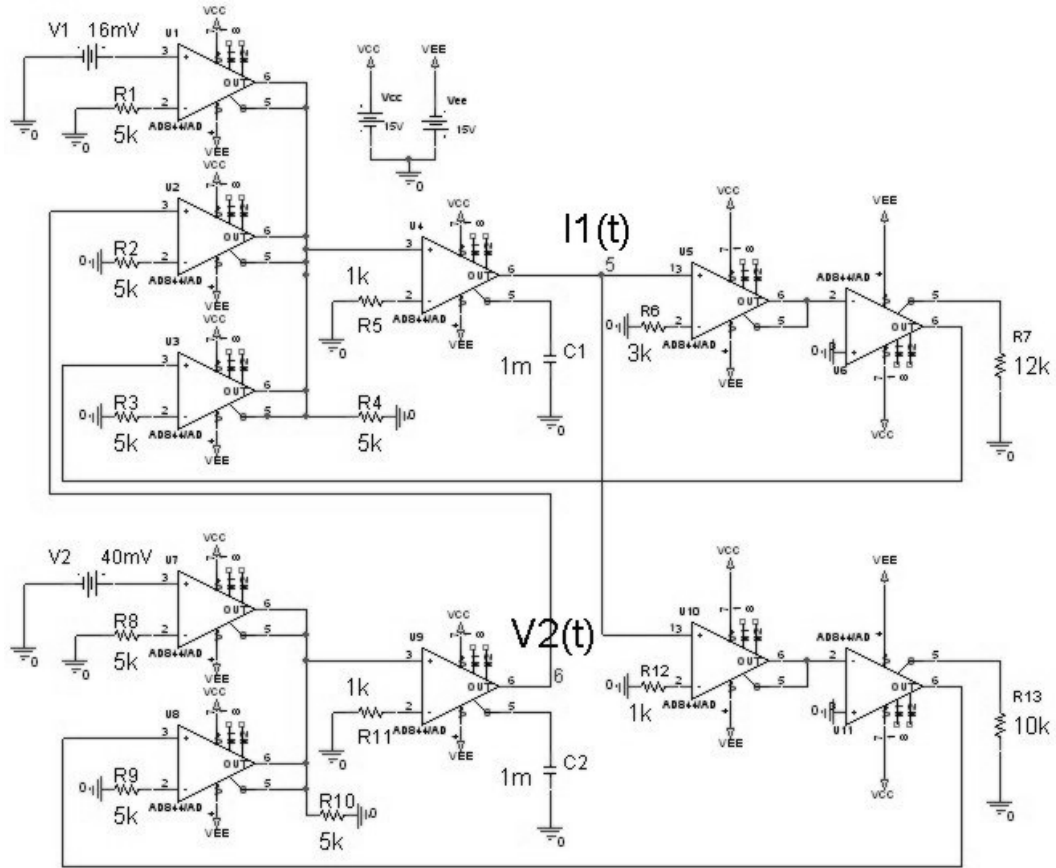


Şekil 6.52 CA3080 kullanan (6.60) ve (6.61) denklem sistemini çözen devrenin V_2 pspice çıkış eğrisi

Sonuç olarak Şekil 6.48 ve Şekil 6.49'daki $I_1(t)$ ve $V_2(t)$ işaretlerinin, Şekil 6.45 ve Şekil 6.46'da gösterilen işaretler ile şekil olarak benzeşmesine rağmen her iki işaretin olması gerektiği şekilden 0,9 mV civarında yukarı kaydığı görülmüştür. 4 mV değerine oturması gereken $I_1(t)$ işaretinin 4,9 mV değerinde sürekli rejim gösterdiği, 0 mV değerine oturması gereken $V_2(t)$ işaretinin 0,9 mV değerinde sürekli rejim gösterdiği görülmüştür.

(6.60) ve (6.61) denklemlerinin çözümü için CCII ile yapılan gerçekleştirme ve sonucu şu şekildedir:

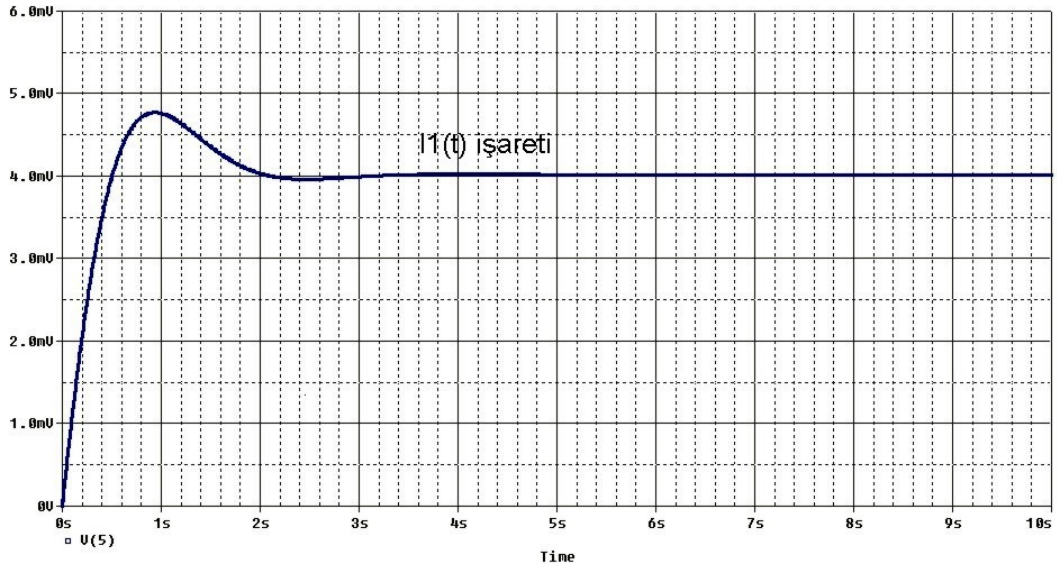
(6.60) ve (6.61) ile verilen diferansiyel denklem sistemini çözen CCII'li devre Şekil 6.53'de verilmiştir.



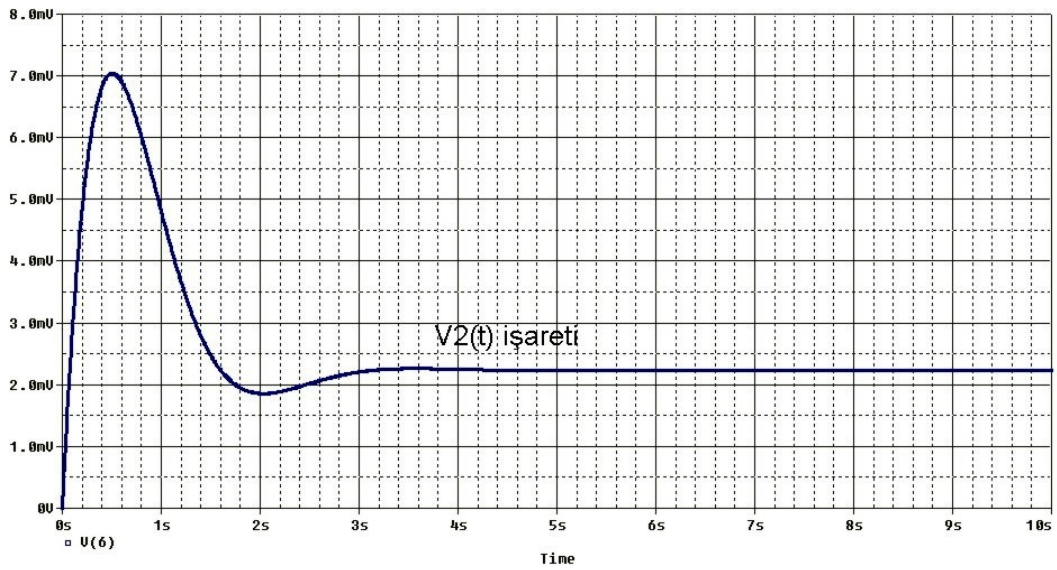
Şekil 6.53 AD844 kullanan (6.60) ve (6.61) denklem sistemini çözen pspice devre şeması

Şekil 6.53 devresinde 5 nolu ve 6 nolu düğümler yani $I_1(t)$ ve $V_2(t)$ işaretleri incelenmiş ve Şekil 6.54 ve Şekil 6.55 elde edilmiştir.

Devrenin integratör kısmında eleman değerleri olarak $R=1k$, $C=1mF$ değerleri kullanılmıştır.



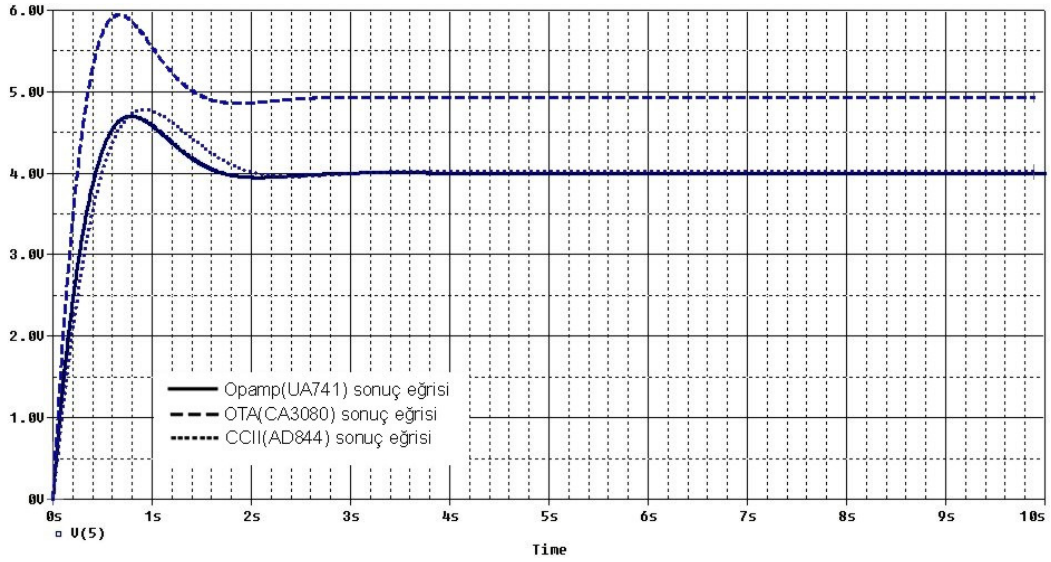
Şekil 6.54 AD844 kullanan (6.60) ve (6.61) denklem sistemini çözen devrenin I_1 pspice çıkış eğrisi



Şekil 6.55 AD844 kullanan (6.60) ve (6.61) denklem sistemini çözen devrenin V_2 pspice çıkış eğrisi

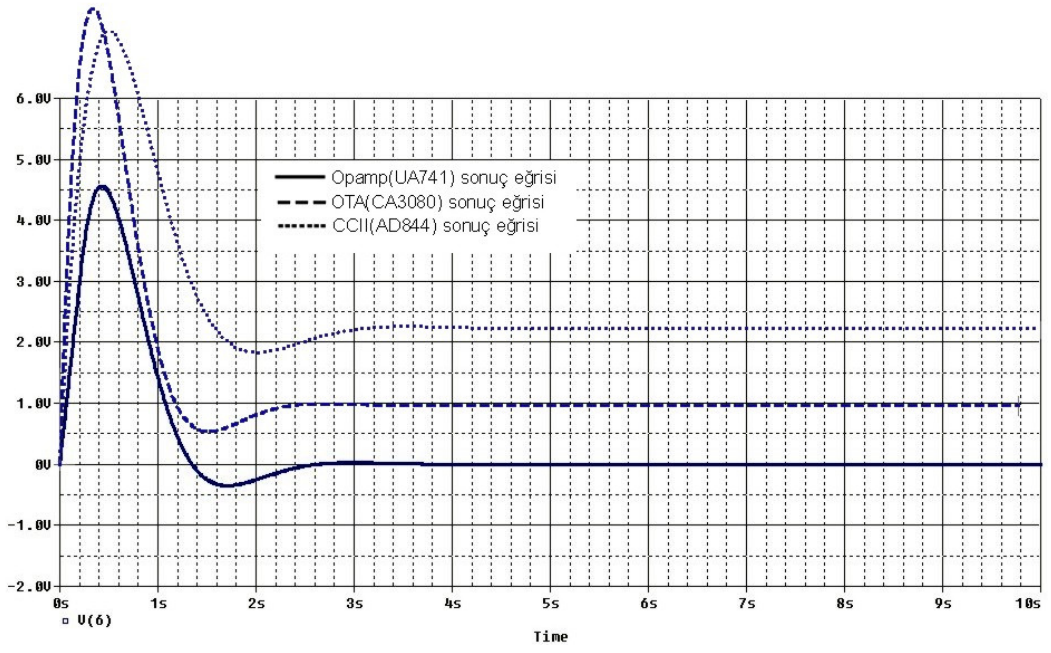
Sonuç olarak Şekil 6.54 ve Şekil 6.55'deki $I_1(t)$ ve $V_2(t)$ işaretlerinin, Şekil 6.45 ve Şekil 6.46'da gösterilen işaretler ile şekil olarak benzeşmesine rağmen $I_1(t)$ işaretinin olması gerektiği gibi olduğu, $V_2(t)$ işaretinin 2 mV yukarı kaydığı görülmüştür.

Opamp, OTA ve CCII aktif elemanları ile gerçekleştirilen ve (6.60) ve (6.61) denklem sistemini çözen devrelerin $I_1(t)$ sonuç eğrilerinin tek bir grafik üzerinde gösterimi Şekil 6.56'da verilmiştir.



Şekil 6.56 (6.60) ve (6.61) denklem sistemini çözen devrelere ait $I_1(t)$ sonuç eğrileri

Opamp, OTA ve CCII aktif elemanları ile gerçekleştirilen ve (6.60) ve (6.61) denklem sistemini çözen devrelerin $V_2(t)$ sonuç eğrilerinin tek bir grafik üzerinde gösterimi Şekil 6.57'de verilmiştir.



Şekil 6.57 (6.60) ve (6.61) denklem sistemini çözen devrelere ait $V_2(t)$ sonuç eğrileri

BÖLÜM 7. SONUÇLAR

Bu tez çalışmasında daha önceleri opamplar kullanılarak yapılan analog işlem bloklarının yeni aktif elemanlar olan OTA ve CCII kullanarak tasarlanabileceği gösterilmeye çalışılmıştır.

Analog blok oluşturmak için diferansiyel denklem çözümlerinden faydalanılmıştır. Bilindiği gibi mühendisliğin birçok alanında sistemler diferansiyel denklemler ile modellenmekte ve bu denklemlerin çözümleri ile sonuçlar elde edilebilmektedir.

İlk önce aktif elemanlar kullanarak yaptığımız devre sonuçları ile karşılaştırabilmek amacıyla diferansiyel denklemlerin matematiksel çözümleri matlab ortamında grafiği ile birlikte elde edilmiştir. Daha sonra opamp, OTA ve CCII kullanarak diferansiyel denklemi çözecek olan devreler kurulmuş ve $y(t)$ işaretinin bulunduğu düğüm geriliminin zaman domeni analizi ile sonuçlar elde edilmiştir. Beklenen sonuç devrelerin $y(t)$ işaretinin sayısal çözüm ile benzeşmesidir ve bu benzeşme çok büyük bir ölçüde gerçekleşmiştir.

OTA ve CCII elemanlarının lineer çalışma bölgelerinin opamp elemanına göre çok farklı olması nedeni ile devrelerin davranışlarının çok iyi bilinmesi gerekliliği sonucu ortaya çıkmıştır. Özellikle analog işlem bloklarının temelini oluşturan integral alıcı devresinin OTA ve CCII ile elde edilmesinde eleman değerlerinin çok iyi ayarlanması gerekmektedir.

Sonuçta analog blokların opamp ile gerçekleştirilebildiği gibi OTA ve CCII elemanları ile de gerçekleştirilebileceği belirlenmiştir.

BÖLÜM 8. TARTIŞMA VE ÖNERİLER

Bu tez çalışmasında OTA ve CCII elemanları ile tasarım yapılmıştır. Bu elemanların çok sayıda değişkenleri bulunmaktadır. Bu değişkenlerin devre sonuçlarını nasıl etkileyeceği üzerinde durulabilir.

OTA ile kurulmuş alt devrelerde 1mV, 2mV gibi değerlerde istenmeyen bir DC bileşen etkisi ile çıkış işaretinin yukarı kaydığı gözlemlenmiştir. Bu ve bunun gibi bozucu etkilerin sebepleri araştırılabilir. OTA elemanının ofset ayarının nasıl yapıldığı, karakteristik eğrilerinin nasıl çıkarıldığı gibi konular ve bu eğrilerin analog bilgisayar devresine etkileri laboratuvar ortamında çalışılarak araştırılabilir.

CCII ile kurulmuş alt devrelerde 1mV, 2mV gibi değerlerde istenmeyen bir DC bileşen etkisi ile çıkış işaretinin aşağı kaydığı gözlemlenmiştir. Bu ve bunun gibi bozucu etkilerin sebepleri araştırılabilir. OTA elemanının ofset ayarının nasıl yapıldığı, karakteristik eğrilerinin nasıl çıkarıldığı gibi konular ve bu eğrilerin analog bilgisayar devresine etkileri laboratuvar ortamında çalışılarak araştırılabilir.

Bu tez çalışmasının devamı olarak diferansiyel denklem çözümede kullanılacak yeni bir eleman tasarımı üzerinde düşünülebilir.

Labaratuvar ortamında kullanılmak üzere belirli türdeki işlemleri yapabilen, belirli türdeki diferansiyel denklemleri katsayıları ayarlanabilir şekilde çözebilen bir analog bilgisayar seti gerçek elemanlar ile gerçekleştirilebilir.

Herhangi bir otomatik kontrol sistemi içersine, analog blok ile çözüm mantığı katılarak sistem diğer çözümler ile karşılaştırılarak incelenebilir.

KAYNAKLAR

- [1] ACAR, C., "Elektrik Devrelerinin Analizi", İstanbul Teknik Üniversitesi, İstanbul 1995
- [2] BERLİN, H.M., "Desing of op-Amp Circuits, With Experiments", E&L Instruments, Inc. USA
- [3] FERİKOĞLU, A., "Devre Analizi I-II", Değişim Yayınları, İstanbul 2003
- [4] GRATZ, A., "Operational Transductance Amplifier", Stromecko 2005
- [5] KUNTMAN, H.H., "Analog Tümdevre Tasarımı", Birsen Yayınevi, İstanbul 1998
- [6] MARSTON, R., "Understanding And Using OTA ICs", NutsVolts 2003
- [7] RASHID, M.H., "Spice for Power Electronics and Electric Power", Prentice-Hall International
- [8] YAŞAR, İ. B., "Diferansiyel Denklemler ve Uygulamaları", Siyasal Kitapevi, Ankara 2005

ÖZGEÇMİŞ

Mustafa KOCATEPE, 7 Şubat 1973 tarihinde Afyon'da doğmuştur. Afyon'da, ilk öğrenimini Gedik Ahmet Paşa İlkokulu'nda, ortaokulu Afyon Cumhuriyet Lisesi'nde tamamlamış, Balıkesir'de, Bigadiç Cumhuriyet Lisesi'ni 1990 yılında bitirdikten sonra 1991 yılında İ.T.Ü. Sakarya Mühendislik Fakültesi Elektrik-Elektronik Mühendisliği'nde lisans eğitimine başlamıştır. Bu bölümden 1995 yılında iyi derece ile mezun olmuştur. 1996 yılında Milli Eğitim Bakanlığı'na bağlı meslek liselerinde öğretmenliğe başlamış ve halen devam etmektedir.